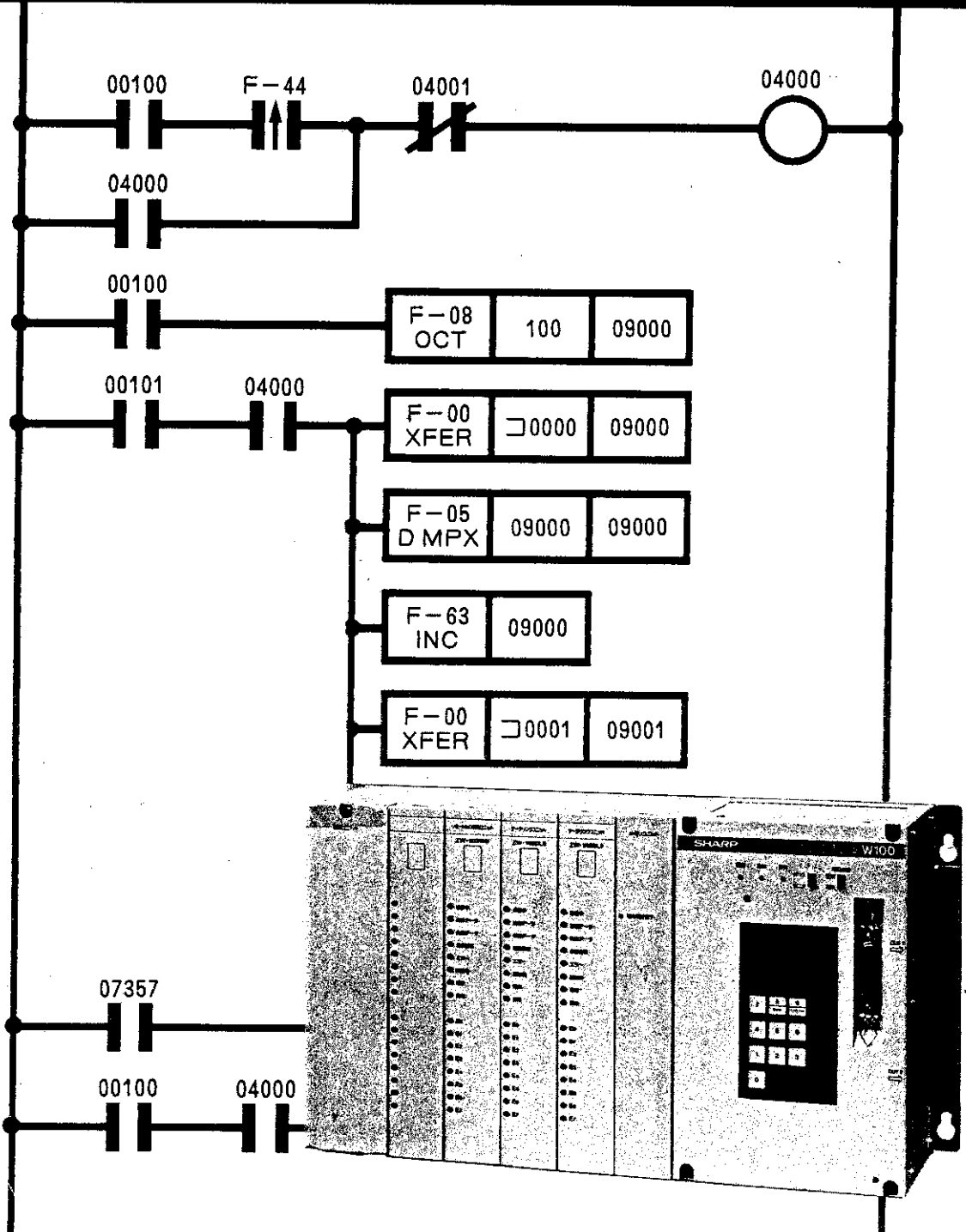


SHARP®

シャーププログラマブルコントローラ

ニューサテライトW100

プログラミングマニュアル



目 次

§ 1	はじめに	1
§ 2	コントロールユニットの構成と動作	2
2-1	コントロールユニットの構成	2
2-2	コントロールユニットアドレスマップ	3
2-3	データメモリ	3
(1)	データメモリの種類	3
(2)	データメモリの機能	4
(3)	キーリレーの特殊領域	5
(4)	TMR、CNT、MDのデータ格納領域	6
(5)	リレー領域のバイトアドレス	6
(6)	ファイル0のアドレス(ファイルアドレス)	6
(7)	データメモリのアドレスマップ	7
2-4	システムメモリ	11
(1)	PCの異常コードを格納する領域	11
(2)	コントロールユニットの各種機能を設定する領域	11
(3)	データリンク、リモートIO等各オプションが使用する領域	12
2-5	プログラムメモリとファイル1のレジスタ	13
(1)	プログラムメモリ	13
(2)	ファイル1のレジスタ(ファイルレジスタ)	13
(3)	ROM運転	13
2-6	システムメモリの設定とメモリクリア	14
2-7	運転サイクル	15
(1)	動作フローチャート	15
(2)	パワーON処理	16
(3)	スキャンサイクル	16
(1)	ハードウェアチェック	16
(2)	フラグのクリア	17
(3)	ゼロクロス同期	17
(4)	入出力処理	18
(5)	ウォッチドグタイマ	18
(6)	プログラマ、オプションからのリクエストに対する処理	18
(7)	0.1秒 1秒クロックのセット/リセット	18
(8)	ユーザプログラム処理	18
(9)	スキャンタイム	20
2-8	自己診断	22
(1)	自己診断内容	22
(2)	停止出力	23
(3)	特殊リレー	23
(4)	異常コード	23
(5)	異常時の出力ユニットのON/OFF状態	23
§ 3	命令語の説明	23
3-1	命令語一覧表	24

3-2	ビット処理部の動作	31
3-3	基本命令の説明	32
	(1) STR/OUT	32
	(2) STR NOT	32
	(3) AND	33
	(4) AND NOT	33
	(5) OR	33
	(6) OR NOT	34
	(7) AND STR	34
	(8) OR STR	34
	(9) TMR	35
	(10) CNT	36
	(11) MD	37
3-4	ラダー設計に関する留意事項	40
	(1) リレー盤用ラダー図から書換えを必要とする回路	40
	(2) 入出力一括処理方式	41
	(3) プログラム順序による影響	42
	(4) プログラムの簡略化	43
	(5) 直並列回路のプログラム	43
3-5	応用命令に関する留意事項	45
	(1) 数値の表現方法	45
	(2) ソースとテストディネーション	47
	(3) 間接アドレス指定	47
	(4) 応用命令とスタックレジスタ	48
	(5) 演算実行条件	51
	(6) データ処理命令とフラグ	51
	(7) 倍長演算	54
	(8) データメモリのブロックと基準アドレス	56
	(9) 数値信号の入出力方法	58
3-6	応用命令の説明	62
	(1) W16/W51/W100 共通命令	62
	F-00 1バイトデータの転送	62
	F-01 BCD定数(2桁)の転送	63
	F-02 1バイトデータの交換	64
	F-03 BCD(2桁)→BIN(8ビット)変換	65
	F-04 BIN(8ビット)→BCD(2桁)変換	66
	F-05 1バイトデータの分配	67
	F-06 1バイトデータの抽出	69
	F-07 10進定数(1バイト)の転送	70
	F-08 8進定数(1バイト)の転送	71
	F-09 8ビットデータの反転	72
	F-10 レジスタ間(BCD2桁)の加算	73
	F-10 レジスタとBCD定数(2桁)の加算	75
	F-11 レジスタ間(BCD2桁)の減算	76

F c11	レジスタとBCD定数(2桁)の減算	78
F-12	レジスタ間(1バイト)の比較	79
F c12	レジスタと定数(1バイト)の比較	80
F-13	レジスタ(1バイト)間の論理積	81
F c13	レジスタと定数(1バイト)の論理積	82
F-14	レジスタ間(1バイト)の論理和	83
F c14	レジスタと定数(1バイト)の論理和	84
F-15	レジスタ間(BCD4桁)の乗算	85
F c15	レジスタ(BCD4桁)とBCD定数(3桁)の乗算	86
F-16	レジスタ(BCD4桁)とレジスタ(BCD2桁)の除算	87
F c16	レジスタ(BCD4桁)とBCD定数(2桁)の除算	89
F-17	レジスタ間(1バイト)の一致	90
F c17	レジスタと定数(1バイト)の一致	91
F-18	レジスタ間(1バイト)の排他的論理和	92
F c18	レジスタと定数(1バイト)の排他的論理和	93
F-30	マスタコントロールセット	94
F-31	マスタコントロールリセット	94
F-40	エンド命令	97
F-41	ジャンプコントロールセット	98
F-42	ジャンプコントロールリセット	98
F-43	ビット反転	100
F-44	ON時微分	101
F-45	OFF時微分	102
F-50	4→16デコーダ	103
F-51	16→4エンコーダ	104
F-52	7SEGデコーダ	105
F-53	BCD(4桁)→BIN(16ビット)変換	106
F-54	BIN(16ビット)→BCD(6桁)変換	107
F-55	上位4ビットと下位4ビットの変換	108
F-60	両方向シフトレジスタ(1バイト)	109
F-61	非同期両方向シフトレジスタ(1バイト)	111
F-62	BCD2桁のアップダウンカウンタ	112
F-63	加算カウンタ(1バイト)	113
F-64	減算カウンタ(1バイト)	114
F-70	nバイト一括転送	115
F-71	8進定数(1バイト)一括転送	116
F-72	ファイル1のレジスタへのnバイト分配	117
F-73	ファイル1のレジスタからのnバイト抽出	118
(2)	W100 専用命令	119
F-00w	1ワードデータの転送	119
F-01w	BCD定数(4桁)の転送	120
F-02w	レジスタ間(1ワード)のデータ交換	121
F-03w	BCD(4桁)→BIN(16ビット)変換	122
F-04w	BIN(16ビット)→BCD(6桁)変換	123

F-05w	1ワードデータの分配	124
F-06w	1ワードデータの抽出	125
F-07w	10進定数(1ワード)の転送	126
F-08w	8進定数(1ワード)の転送	127
F-09w	16ビットデータの反転	128
F-10w	レジスタ間(BCD4桁)の加算	129
F c10w	レジスタとBCD定数(4桁)の加算	131
F-11w	レジスタ間(BCD4桁)の減算	132
F c11w	レジスタとBCD定数(4桁)の減算	134
F-12w	レジスタ間(1ワード)の比較	135
F c12w	レジスタと定数(1ワード)の比較	136
F-13w	レジスタ間(1ワード)の論理積	137
F c13w	レジスタと定数(1ワード)の論理積	138
F-14w	レジスタ間(1ワード)の論理和	139
F c14w	レジスタと定数(1ワード)の論理和	140
F-17w	レジスタ間(1ワード)の一致	141
F c17w	レジスタと定数(1ワード)の一致	142
F-18w	レジスタ間(1ワード)の排他的論理和	143
F c18w	レジスタと定数(1ワード)の排他的論理和	144
F-20	メンテナンスディスプレイ	145
F-47	レベル演算条件セット	146
F-48	レベル演算条件リセット	146
F-49	条件END	147
F-56	1バイトデータの10の補数	148
F-56w	1ワードデータの10の補数	149
F-57	1バイトデータの2の補数	150
F-57w	1ワードデータの2の補数	151
F-58	ONビット数の合計	152
F-60w	両方向シフトレジスタ(1ワード)	153
F-61w	非同期シフトレジスタ(1ワード)	154
F-62w	BCD4桁のアップ・ダウンカウンタ	155
F-63w	加算カウンタ(1ワード)	156
F-64w	減算カウンタ(1ワード)	157
F-70w	nワード一括転送	158
F-71w	8進定数(1ワード)一括転送	159
F-72w	ファイル1のレジスタへのnワード分配	160
F-73w	ファイル1のレジスタからのnワード抽出	161
F-74	nバイト転送	162
F-74w	nワード転送	163
F-100	間接アドレス設定(ファイル0のみ)	164
F-101	間接アドレスの設定	165
F-102	直接指定アドレスのレジスタからの読出(1バイト)	166
F-102w	直接指定アドレスのレジスタからの読出(1ワード)	167
F-103	直接指定アドレスのレジスタへの書込(1バイト)	168

F-103w	直接指定アドレスのレジスタへの書込 (1ワード)	169
F-130	ビット抽出 (間接指定)	170
F-131	ビット抽出 (直接指定)	171
F-132	ビットセット/リセット (間接指定)	172
F-133	ビットセット/リセット (直接指定)	173
F-140	ラベルの設定	174
F-141	ラベルへジャンプ	175
F-142	ラベルをサブルーチンコール	176
F-143	サブルーチンからのリターン	176
F-144	ループ回数の設定	178
F-145	ループの終了	178
F-153	BCD (8桁) → BIN (32ビット) 変換	179
F-154	BIN (32ビット) → BCD (10桁) 変換	180
F-163	加算 (+2) カウンタ (1バイト)	181
F-163w	加算 (+2) カウンタ (1ワード)	182
F-164	減算 (-2) カウンタ (1バイト)	183
F-164w	減算 (-2) カウンタ (1ワード)	184
F-200	ポートへの書込	185
F-201	ポートからの読出	185
F-210	レジスタ間のバイナリ加算 (8ビット+8ビット)	186
F-210w	レジスタと定数のバイナリ加算 (16ビット+16ビット)	187
F c 210	レジスタ間のバイナリ加算 (8ビット+8ビット)	188
F c 210w	レジスタと定数のバイナリ加算 (16ビット+16ビット)	189
F-211	レジスタ間のバイナリ減算 (8ビット-8ビット)	190
F-211w	レジスタ間のバイナリ減算 (16ビット-16ビット)	191
F c 211	レジスタと定数のバイナリ減算 (8ビット-8ビット)	192
F c 211w	レジスタと定数のバイナリ減算 (16ビット-16ビット)	193
F-212	ウィンドウコンパレータ (1バイトレジスタ間)	194
F-212w	ウィンドウコンパレータ (1ワードレジスタ間)	195
F c 212	ウィンドウコンパレータ (1バイト定数間)	196
F c 212w	ウィンドウコンパレータ (1ワード定数間)	197
F-215	レジスタ間のバイナリ乗算 (8ビット×8ビット)	198
F-215w	レジスタ間のバイナリ乗算 (16ビット×16ビット)	199
F c 215	レジスタと定数のバイナリ乗算 (8ビット×8ビット)	200
F c 215w	レジスタと定数のバイナリ乗算 (16ビット×16ビット)	201
F-216	レジスタ間のバイナリ除算 (8ビット÷8ビット)	202
F-216w	レジスタ間のバイナリ除算 (15ビット÷15ビット)	203
F c 216	レジスタと定数のバイナリ除算 (8ビット÷8ビット)	204
F c 216w	レジスタと定数のバイナリ除算 (15ビット÷15ビット)	205
§ 4	入力ユニット、出力ユニットのリレー番号について	206
§ 5	追補	211

§ 1 はじめに

ニューサテライトW100は、最大入出力点数1024点(32点ユニット使用時は2048点)、従来機種(W16/W51)の命令を含め、更に充実した豊富な応用命令群と一基本命令当たり0.5 μ secの高速演算処理を実現する大規模・高機能なプログラマブルコントローラです。

本書によりプログラミングの方法をマスタしていただき、機能を十二分に引出していただきますようお願いいたします。

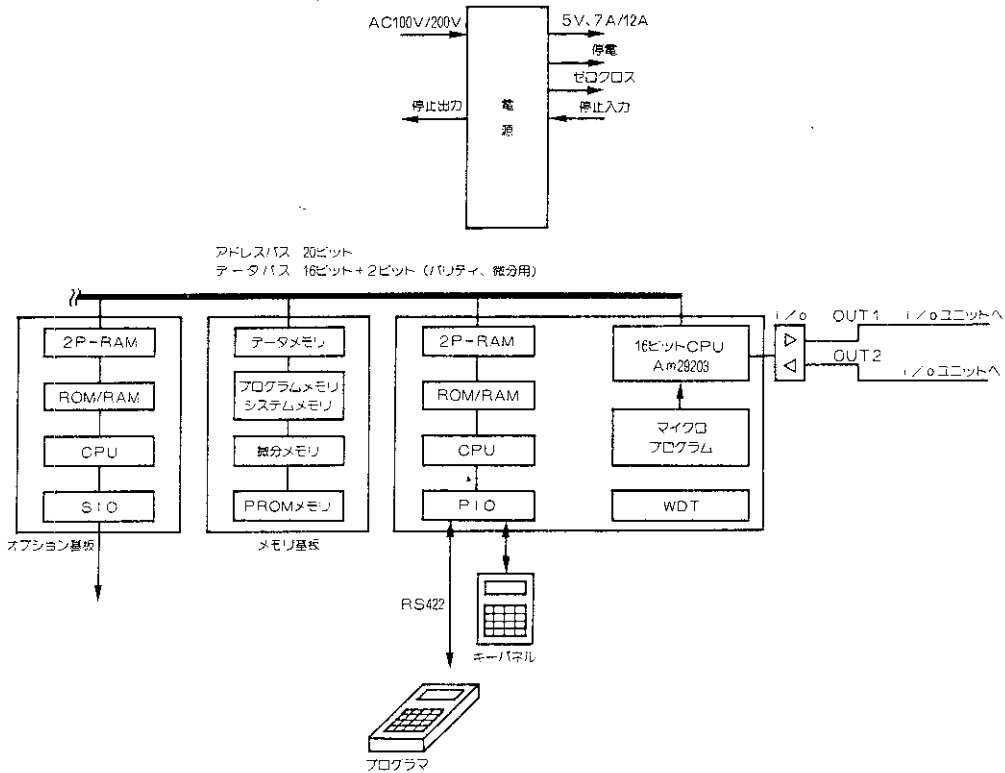
なお、取付け、配線方法などは「W100取扱説明書」を、プログラマ等の周辺装置の操作方法は各周辺装置の「取扱説明書」を、データリンク等のオプションに関しては各オプションの「取扱説明書」をご覧ください。

また、ZW-1K0CU、ZW-1K1CU、ZW-1K2CU、ZW-1K3CU(以下W100と略す)には下記に示す違いがありますのでそれぞれのコントロールユニットの違いをよく理解したうえでご使用ください。

	CPUユニット	メモリユニット	モニタ装置	オプション用スロット	入出力ユニット用スロット	電源ユニット用スロット
ZW-1K0CU	○	○	○	4スロット	—	1スロット
ZW-1K1CU	○	○	○	—	—	1スロット
ZW-1K2CU	○	○	—	4スロット	—	1スロット
ZW-1K3CU	○	○	—	1スロット	3スロット	1スロット

§ 2 コントロールユニットの構成と動作

2-1 コントロールユニットの構成



ブロック図の説明

名称	内 容
16ビット CPU Am29203	W100全体をコントロールしているCPUで、主に下記内容を行なっています。 ①シーケンス演算、基本命令、応用命令 ②I/Oユニットとのデータ転送 ③2P-RAMとメモリ間のDMA動作
I/O	I/Oユニットへの入出力ケーブルを接続します。OUT1はリレー番号00000から開始します。OUT2はシステムメモリの設定により、任意アドレスから開始できます。
プログラムメモリ	シーケンスプログラム用メモリでリチウム電池で停電保護しています。
データメモリ	I/O、タイマ、カウンタ、レジスタ用メモリでリチウム電池で停電保護しています。
微分メモリ	プログラム上、リレーの立上りを検出するためのメモリです。
システムメモリ	CPUの機能指定、異常コードの格納、オプションモジュールの機能指定用メモリです。
2P-RAM	周辺装置（オプション等）によって2P-RAMに書込まれたDMAコマンドに従って、本体CPU（Am29203）がDMA転送を行ないます。

2-2 コントロールユニットアドレスマップ

ファイル番号	用 途	メモリ容量 バイト(最大)
0	I/O、補助リレー、レジスタ等に使用	4K
1	データメモリ領域	64K
2	拡張用データメモリ領域	〃
3	〃	〃
4	〃	〃
5	〃	〃
6	〃	〃
7	〃	〃
10	プログラムメモリ用	〃
11	予約領域	〃
12	プログラムメモリ(PROM)用	〃
13	予約領域	〃
14	〃	〃
15	〃	〃
16	〃	〃
17	2P-RAM領域	32K

注1 ファイル番号0の一部、及び10~17について応用命令での書込は出きません。
ファイル番号については § 5-(1) (ファイルアドレス) をご参照ください。

2-3 データメモリ

(1) データメモリの種類

種 類	容 量	リレー番号(ビットアドレス)	バイトアドレス	ファイルアドレス	停電後の状態	
ファイル0	入出カリレー	2048点(256/バイト)	00000~03777	コ0000~コ0377	000000~000377	クリア
	補助リレー	1536点(192/バイト)	04000~06777	コ0400~コ0677	000400~000677	クリア
	キーブリレー	512点(64/バイト)	07000~07777	コ0700~コ0777	000700~000777	保持
	汎用リレー	3072点(384/バイト)	10000~15777	コ1000~コ1577	001000~001577	保持
	TMR・CNT 限時接点	1024点(128/バイト)	T000~T777 C000~C777		001600~001777	TMR接点 クリア CNT接点 保持
	TMR・CNT・MD	512点(現在値1024/バイト)		b0000~b1777	002000~003777	TMR 設定保持 CNT・MD 保持
	レジスタ	1024/バイト		09000~09777 19000~19777	004000~004777 005000~005777	保持
ファイル1のレジスタ	64Kバイト			000000~177777	保持	

注1 データメモリのアドレスはビットアドレス、バイトアドレス、ファイルアドレスとも、8進数で扱います。(ただしレジスタ領域の4桁目の9は例外)したがって00007の次は00008ではなく、00010となります。(詳細は(7)“データメモリのアドレスマップ”をご参照ください。8進数に関しては、3-5(1)“数値の表現方法”をご参照ください。)

注2 キーブリレーとは停電後の電源投入時、停電直前の状態を保持するデータメモリのリレー領域です。システムメモリの#230、#231にキーブリレー領域を指定することにより、キーブリレー領域の拡大、縮小が可能です。

詳細は2-4“システムメモリ”の項をご参照ください。キーブ指定していない領域は電源投入時クリアされます。

注3 ファイル0のファイルアドレス006000~はCPUの内部処理に使用しているためレジスタとして使用することはできません。

注4 ファイル1のレジスタは増設メモリモジュール1(ZW-1K0MA1)または増設メモリモジュール2(ZW-1K0MA2)を使用時に使用可能です。

詳細は、2-5(2)“ファイル1のレジスタ”の項をご参照ください。

(2) データメモリの機能

入出力リレー	入力ユニットを装着した領域	<ul style="list-style-type: none"> ●毎スキャンサイクルの入出力処理で入力ユニットのON/OFF状態を読み込み、1スキャンサイクル中保持します。[注1] ●プログラムで入力情報（接点、データ）として使用します。
	出力ユニットを装着した領域	<ul style="list-style-type: none"> ●ユーザプログラムで、コイル、テストステーションとして演算結果を書込みます。 ●入出力処理で出力ユニットにON/OFF状態が転送されます。 ●演算結果はプログラム中で接点、ソースとして使用できます。
	ユニット未装着領域	<ul style="list-style-type: none"> ●ユーザプログラムで、演算結果を書込みます。 ●補助リレー、リモートI/O用リレーとして使用できます。
補助リレー		<ul style="list-style-type: none"> ●ユーザプログラムでコイル、テストステーションとして演算結果を書込みます。 ●外部に出力する必要のない演算結果の一時記憶に使用します。 ●演算結果はプログラム中、接点、ソースとして使用できます。
キーブリレー		<ul style="list-style-type: none"> ●ユーザプログラム処理でコイル、テストステーションとして演算結果を書込みます。 ●外部に出力する必要のない演算結果の一時記憶に使用します。 ●演算結果はプログラム中、接点、ソースとして使用できます。 ●停電時保持する必要のある接点、データの記憶用に使用します。
特殊領域 (07340~07377)		<ul style="list-style-type: none"> ●異常コードの格納、各種フラグの領域でプログラム中、コイル、テストステーションとしては使用できません。接点、ソースとして使用できます。
TMR・CNT・MD領域	TMRとして使用している場合	<ul style="list-style-type: none"> ●現在値が0になるとTMR接点がONします。 ●TMR接点はプログラム中何度でも使用できます。 ●現在値はプログラム中、ソース、(特殊用途としてテストステーション)として使用できます。
	CNTとして使用している場合	<ul style="list-style-type: none"> ●現在値が0になるとCNT接点がONします。 ●CNT接点はプログラム中何度でも使用できます。 ●現在値はプログラム中、ソース(特殊用途としてテストステーション)として使用できます。
	MDとして使用している場合	<ul style="list-style-type: none"> ●出力指示条件がONのとき、現在値領域にMD情報が書き込まれます。 ●現在値領域のMD情報はプログラム中ソースとして使用できます。
	TMR、CNT、MDとして使用していない領域	<ul style="list-style-type: none"> ●現在値領域 (bxxxx) をレジスタとして使用できます。 <small>元のTMR設定のとき b1600~b1777を使用不可</small>
レジスタ		<ul style="list-style-type: none"> ●ユーザプログラムでテストステーションとして演算結果を書込みます。 ●演算結果はプログラム中、ソースとして使用します。 ●設定値変更モードで、プログラム等からデータを書込むこともできます。
ファイル1のレジスタ		<ul style="list-style-type: none"> ●レジスタ領域 (09000~09777、19000~19777) の1024バイト以上にレジスタ領域が必要な場合に使用します。 ●ユーザプログラム処理で間接アドレス指定、F-102、F-103命令等により読出し、書込みが可能です。

[注1] 入力ユニットを装着している領域は、入出力処理で読込んだON/OFF状態を次のサイクルの入出力処理まで保持しますが、プログラム中でこれをコイル、テストステーションとして使用すると、そのスキャンサイクル中は演算結果によりデータメモリが書換えられます。

[注2] ソース、テストステーションとは応用命令で、演算結果を入れるレジスタをテストステーション、演算前のデータを入れるレジスタをソースと呼びます。
 詳細は、3-5“応用命令に関する留意事項”の項をご参照ください。

[注3] 汎用リレーに関しては、オプションの取扱説明書をご参照ください。

[注4] キーブリレーの特殊領域は、2-3(3)“キーブリレーの特殊領域”の項をご参照ください。

[注5] ファイル1のレジスタの詳細は、2-5“プログラムメモリとファイル1のレジスタ”の項をご参照ください。

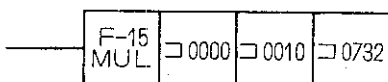
〔3〕キーブリレーの特殊領域

キーブリレーの07340~07377の32点は、以下のような特殊な領域になっています。

07340	自己診断結果の異常コードを収納する特殊レジスタでバイトアドレスコ0734として扱います。	
07341		
07342		
07343		
07344		
07345		
07346		
07347		
07350	PCの内部演算に使用しますのでプログラムに使用することはできません。	
07351		
07352		
07353		
07354	ノンキャリアフラグ	
07355	エラーフラグ	
07356	キャリアフラグ	
07357	ゼロフラグ	
07360	0.1秒クロック	
07361		
07362		
07363		
07364		1秒クロック
07365		設定値変更スイッチ
07366		常時OFFの接点
07367	ゼロクロススイッチ	
07370	メモリ異常	
07371	CPU異常	
07372	電池異常	
07373	入出力異常	
07374	オプション異常	
07375		
07376		
07377	電源異常	

これらのキーブリレーは、07365、07367の2点を除き、CPUから書込まれる領域で、ユーザプログラムでは接点、ソースとして使用します。ユーザプログラムでコイル、テストネーションとして使用することの無いようご注意ください。2バイト以上のデータメモリを扱う命令や、分配・抽出命令、一括転送命令では特に注意が必要です。

(例)



(コ0001、コ0000) × (コ0011、コ0010) の演算結果を(コ0735、コ0734、コ0733、コ0732)の4バイトに書込む命令です。

コ0734、コ0735の特殊領域に演算結果が書込まれてしまいます。

①07340~07347 (コ0734)

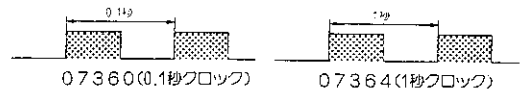
- 現在発生している異常内容のコードが格納される特殊レジスタです。
- 複数の異常が同時に発生した場合は優先順位の高い方の異常コードが入ります。
- 異常が回復すると異常コードはクリアされます。
- 異常コードについては2-8“自己診断”の項をご参照ください。

②07354~07357 (フラグ)

- フラグに影響を与える応用命令の実行時、演算内容に応じてセットされます。
- 詳細は3-5(6)“データ処理命令とフラグ”をご参照ください。

③07360 (0.1秒クロック)、07364 (1秒クロック)

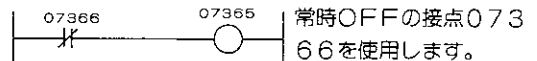
- CNT命令のクロックや各種応用命令のクロックとして使用します。



④07365 (設定値変更スイッチ)

- プログラム等の周辺装置でキーブリレー (07000~15777) 以外のリレーのセット、リセットを行なうとき、プログラム上07365をONとする必要があります。

●常時ONとするプログラム



⑤07366 (常時OFFの接点)

- プログラムで常時OFF (a接点として使用)、常時ON (b接点として使用) となる接点として使用します。

⑥07367 (ゼロクロススイッチ)

- ゼロクロス同期が不要な場合、07367をONとします。

- ゼロクロス同期に関しては2-7(3)“スキャンサイクル”の項をご参照ください。

⑦07370~07377 (自己診断結果)

- 自己診断の結果、異常であれば、異常内容に応じた接点がONとなります。
- 詳細は、2-8“自己診断”の項をご参照ください。

注1 リモートI/O、データリンクの各オプションモジュールを使用しますと、07300~07337のキーブリレー領域も特殊領域となります。詳細は各オプションの取扱説明書をご参照ください。

〔4〕TMR、CNT、MDのデータ格納領域

b0000～b1777の1024バイトはTMR、CNTの現在値、MD命令のMD情報を格納する領域です。TMR、CNT、MDは合計512点で、1点当り、2バイトを使用します。TMR、CNT、MD番号とb××××の領域の関係は次のようになります。

TMR、CNT、MD番号	データ格納領域
000	b0000、b0001
001	b0002、b0003
002	b0004、b0005
003	b0006、b0007
...	...
776	b1774、b1775
777	b1776、b1777

b0000～b1777をデータ処理命令(F-00等)で指定すれば、TMR、CNTの現在値を演算に使用することができます。

b0000～b1777のデータフォーマットを下表に示します。

	7	6	5	4	3	2	1	0
TMR	($\times 10^0$)				($\times 10^{-1}$)			
	"8"	"4"	"2"	"1"	"8"	"4"	"2"	"1"
(TMR/CNT)のとき	0	0	注1	"1"	($\times 10^1$)			
CNT	($\times 10^1$)				($\times 10^0$)			
	"8"	"4"	"2"	"1"	"8"	"4"	"2"	"1"
(TMR/CNT)のとき	0	1	注1	"1"	($\times 10^2$)			
MD	($\times 10^1$)				($\times 10^0$)			
	"8"	"4"	"2"	"1"	"8"	"4"	"2"	"1"
(MD)のとき	1	入力情報			($\times 10^2$)			
	S ₁	S ₂	S ₃		"8"	"4"	"2"	"1"

注1 設定値変更モードで強制リセットすると0 (OFF) になります。通常1 (ON) となっています。

注2 b0000～b1777では数値をBCDで扱います。

〔5〕リレー領域のバイトアドレス

W100は、AND、ORといったビット単位の演算のみではなく、四則演算や転送といったデータ処理の機能を豊富に備えたプログラマブルコントローラです。データ処理命令は、バイト単位またはワード単位で扱います。入出力リレー、補助リレー、キーリレー、汎用リレーの各領域をデータ処理の対象とすると、これらの領域をバイトアドレスで指定します。

バイトアドレスはリレー番号と対応したバイト単位のアドレスで、5桁のリレー番号の最下位桁を捨てた上4桁にバイト単位であることを明確にするためコ(コードの意味)を付加したものです。

(例)

10137	10136	10135	10134	10133	10132	10131	10130
-------	-------	-------	-------	-------	-------	-------	-------

 のバイトアドレスはコ1013となります。

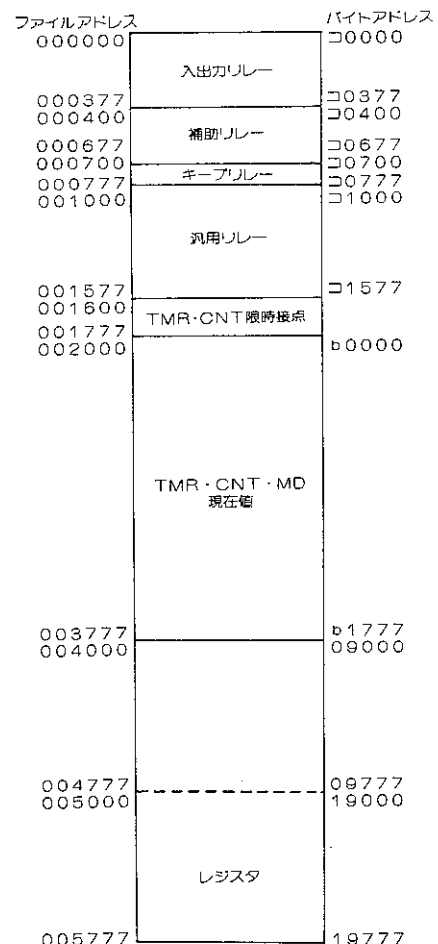
応用命令でソース、デスティネーションとして、リレー領域をバイト指定するとき、このバイトアドレスを使用します。

〔6〕ファイル0のアドレス(ファイルアドレス)

2-2 "コントロールユニットアドレスマップ" に示されるようにファイル0は入出力リレー、補助リレー、レジスタ等に使用され、それぞれアドレスが付けられています。

このアドレスは応用命令の間接アドレス設定時や、キーリレー領域、異常時の出力保持領域、OUT2のi/o開始アドレス設定時等に使用します。

バイトアドレスとファイルアドレスの関係は次図のようになっています。



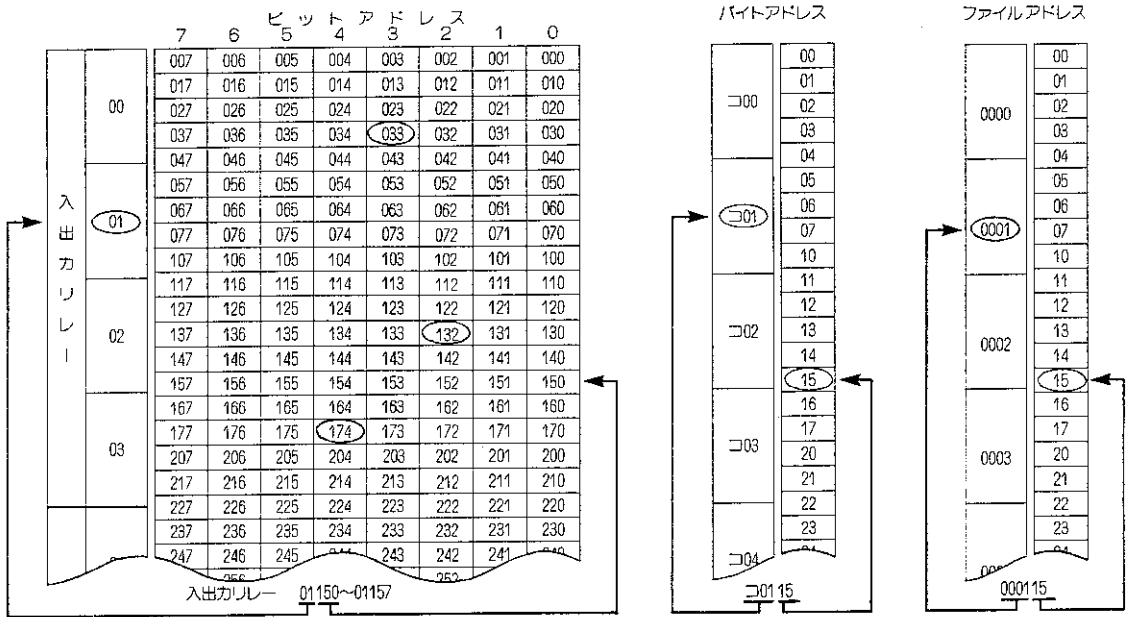
注1 ファイルアドレスの006000～はCPUの内部処理に使用しているため応用命令でレジスタとして使用することはできません。

(7) データメモリのアドレスマップ

1) 入出力リレー(00000~03777)、補助リレー(04000~06777)、キーリレー(07000~07777)、汎用リレー(10000~15777)

		ビットアドレス								バイトアドレス		ファイルアドレス				
		7	6	5	4	3	2	1	0							
入出力リレー	00	007	006	005	004	003	002	001	000	コ00	00	0000	00			
		017	016	015	014	013	012	011	010		01		01			
		027	026	025	024	023	022	021	020		02		02			
	01	037	036	035	034	033	032	031	030	コ01	03		0001	03		
		047	046	045	044	043	042	041	040		04			04		
		057	056	055	054	053	052	051	050		05			05		
	02	067	066	065	064	063	062	061	060	コ02	06			0002	06	
		077	076	075	074	073	072	071	070		07				07	
		107	106	105	104	103	102	101	100		10				10	
	03	117	116	115	114	113	112	111	110	コ03	11				0003	11
		127	126	125	124	123	122	121	120		12					12
		137	136	135	134	133	132	131	130		13					13
04	147	146	145	144	143	142	141	140	コ04	14	0004	14				
	157	156	155	154	153	152	151	150		15		15				
	167	166	165	164	163	162	161	160		16		16				
05	177	176	175	174	173	172	171	170	コ05	17		0005	17			
	207	206	205	204	203	202	201	200		20			20			
	217	216	215	214	213	212	211	210		21			21			
06	227	226	225	224	223	222	221	220	コ06	22			0006	22		
	237	236	235	234	233	232	231	230		23				23		
	247	246	245	244	243	242	241	240		24				24		
07	257	256	255	254	253	252	251	250	コ07	25				0007	25	
	267	266	265	264	263	262	261	260		26					26	
	277	276	275	274	273	272	271	270		27					27	
08	307	306	305	304	303	302	301	300	コ08	30	0008				30	
	317	316	315	314	313	312	311	310		31					31	
	327	326	325	324	323	322	321	320		32					32	
09	337	336	335	334	333	332	331	330	コ09	33		0009			33	
	347	346	345	344	343	342	341	340		34					34	
	357	356	355	354	353	352	351	350		35					35	
10	367	366	365	364	363	362	361	360	コ10	36			0010		36	
	377	376	375	374	373	372	371	370		37					37	
	407	406	405	404	403	402	401	400		40					40	
11	417	416	415	414	413	412	411	410	コ11	41				0011	41	
	427	426	425	424	423	422	421	420		42					42	
	437	436	435	434	433	432	431	430		43					43	
12	447	446	445	444	443	442	441	440	コ12	44	0012				44	
	457	456	455	454	453	452	451	450		45					45	
	467	466	465	464	463	462	461	460		46					46	
13	477	476	475	474	473	472	471	470	コ13	47		0013			47	
	507	506	505	504	503	502	501	500		50					50	
	517	516	515	514	513	512	511	510		51					51	
14	527	526	525	524	523	522	521	520	コ14	52			0014		52	
	537	536	535	534	533	532	531	530		53					53	
	547	546	545	544	543	542	541	540		54					54	
15	557	556	555	554	553	552	551	550	コ15	55				0015	55	
	567	566	565	564	563	562	561	560		56					56	
	577	576	575	574	573	572	571	570		57					57	
16	607	606	605	604	603	602	601	600	コ16	60	0016				60	
	617	616	615	614	613	612	611	610		61					61	
	627	626	625	624	623	622	621	620		62					62	
17	637	636	635	634	633	632	631	630	コ17	63		0017			63	
	647	646	645	644	643	642	641	640		64					64	
	657	656	655	654	653	652	651	650		65					65	
18	667	666	665	664	663	662	661	660	コ18	66			0018		66	
	677	676	675	674	673	672	671	670		67					67	
	707	706	705	704	703	702	701	700		70					70	
19	717	716	715	714	713	712	711	710	コ19	71				0019	71	
	727	726	725	724	723	722	721	720		72					72	
	737	736	735	734	733	732	731	730		73					73	
20	747	746	745	744	743	742	741	740	コ20	74	0020				74	
	757	756	755	754	753	752	751	750		75					75	
	767	766	765	764	763	762	761	760		76					76	
21	777	776	775	774	773	772	771	770	コ21	77		0021			77	

(アドレスマップの使い方)



1. 前ページのアドレスマップを14枚コピーし、ビットアドレスの上位2桁(00~15)、バイトアドレスの上位2桁(コ00~コ15)、ファイルアドレスの上位4桁(0000~0015)に印をつけておきます。

- 1枚目 00、コ00、0000
- 2枚目 01、コ01、0001
- 3枚目 02、コ02、0002
- ...
- 14枚目 15、コ15、0015

にそれぞれ印をつけます。

上記例の場合は、2枚目を示しています。

2. 使用したリレー番号や、レジスタ番号に印をつけて使用してください。

上記例の場合、入出力リレーの01033、01132、01174とレジスタのコ0115を使用しています。

3. アドレスマップはビットアドレスとバイトアドレス、ファイルアドレスの早見表に使用できます。3種のアドレスの上位と下位はそれぞれ表の一直線上に位置します。

例えば、入出力リレーの01150~01157はバイトアドレスではコ0115、ファイルアドレスでは000115となります。

(キーリレーの特殊領域)

07340	自己診断結果の異常コードを収納する特殊レジスタでバイトアドレスコ0734として扱います。	07360	0.1秒クロック
07341		07361	
07342		07362	
07343		07363	
07344		07364	1秒クロック
07345		07365	設定値変更スイッチ
07346		07366	常時OFFの接点
07347		07367	ゼロクロススイッチ
07350	PCの内部演算に使用しますのでプログラムに使用することはできません。	07370	メモリ異常
07351		07371	CPU異常
07352		07372	電池異常
07353		07373	入出力異常
07354	ノンキャリアフラグ	07374	オプション異常
07355	エラーフラグ	07375	
07356	キャリアフラグ	07376	
07357	ゼロフラグ	07377	電源異常

オプションモジュール使用時は、07300~07337の領域も特殊領域となります。詳細は各オプションの取扱説明書をご参照ください。

2) TMR・CNT・MD 現在価格納レジスタ

TMR・CNT ・MD番号		バイトアドレス		ファイルアドレス		TMR・CNT ・MD番号		バイトアドレス		ファイルアドレス	
0	00	b00	00	0020	00	0	40	b01	00	0021	00
	01 ←		01		01 ←		41		01		
	02		02		02 ←		42		02		
	03		03		03 ←		43		03		
1	04	b02	04	0022	04	1	44	b03	04	0023	04
	05		05		05		45		05		
	06		06		06		46		06		
	07		07		07		47		07		
2	10	b04	10	0024	10	2	50	b05	10	0025	10
	11		11		11		51		11		
	12		12		12		52		12		
	13		13		13		53		13		
3	14	b06	14	0026	14	3	54	b07	14	0027	14
	15		15		15		55		15		
	16		16		16		56		16		
	17		17		17		57		17		
4	20	b10	20	0030	20	4	60	b11	20	0031	20
	21		21		21		61		21		
	22		22		22		62		22		
	23		23		23		63		23		
5	24	b12	24	0032	24	5	64	b13	24	0033	24
	25		25		25		65		25		
	26		26		26		66		26		
	27		27		27		67		27		
6	30	b14	30	0034	30	6	70	b15	30	0035	30
	31		31		31		71		31		
	32		32		32		72		32		
	33		33		33		73		33		
7	34	b16	34	0036	34	7	74	b17	34	0037	34
	35		35		35		75		35		
	36		36		36		76		36		
	37		37		37		77		37		

(アドレスマップの使い方)

- このページを8枚コピーし、使用したTMR、CNT、MD番号やレジスタに印をつけて使用してください。
- 上表で、例えば、TMR、CNT、MDの301(←部)は、バイトアドレスのb0602とb0603に現在値等の情報

が格納されます。また、ファイルアドレスでは002602と002603となります。

3) レジスタ(09000~09777、19000~19777)

レジスタ		ファイルアドレス		レジスタ		ファイルアドレス	
090	00	0040	00	190	00	0050	00
	01		01		01		01
	02		02		02		02
	03		03		03		03
	04		04		04		04
	05		05		05		05
	06		06		06		06
	07		07		07		07
091	10	0041	10	191	10	0051	10
	11		11		11		11
	12		12		12		12
	13		13		13		13
	14		14		14		14
	15		15		15		15
	16		16		16		16
	17		17		17		17
092	20	0042	20	192	20	0052	20
	21		21		21		21
	22		22		22		22
	23		23		23		23
	24		24		24		24
	25		25		25		25
	26		26		26		26
	27		27		27		27
093	30	0043	30	193	30	0053	30
	31		31		31		31
	32		32		32		32
	33		33		33		33
	34		34		34		34
	35		35		35		35
	36		36		36		36
	37		37		37		37
094	40	0044	40	194	40	0054	40
	41		41		41		41
	42		42		42		42
	43		43		43		43
	44		44		44		44
	45		45		45		45
	46		46		46		46
	47		47		47		47
095	50	0045	50	195	50	0055	50
	51		51		51		51
	52		52		52		52
	53		53		53		53
	54		54		54		54
	55		55		55		55
	56		56		56		56
	57		57		57		57
096	60	0046	60	196	60	0056	60
	61		61		61		61
	62		62		62		62
	63		63		63		63
	64		64		64		64
	65		65		65		65
	66		66		66		66
	67		67		67		67
097	70	0047	70	197	70	0057	70
	71		71		71		71
	72		72		72		72
	73		73		73		73
	74		74		74		74
	75		75		75		75
	76		76		76		76
	77		77		77		77

(アドレスマップの使い方)

●このページを8枚コピーし、使用したレジスタに印をつけて使用してください。

●上表で、例えば、レジスタの09245(←部)はファイルアドレスでは004245となります。

2-4 システムメモリ

システムメモリは#000～#377の256バイトのメモリで、電池でバックアップされています。

- #000～#177の128バイトは、コントロールユニット内のCPUが使用する領域で、異常コードの格納等に使用します。
- #200～#377の128バイトは、PCの各種機能の設定、データリンク等のオプション類の機能設定等に使用します。 **注1**

注1 #200～#256の領域内で指定された機能以外のアドレス（#200等）はすべて000が設定されており、機能向上用に予約されていますので、000以外は設定しないでください。

(1) PCの異常コードを格納する領域

#160 ～#167	自己診断結果の 異常コード	自己診断の結果、異常と判断した場合、異常内容に応じ、異常コードが格納されます。
---------------	------------------	---

#160～#167はシフトレジスタとして働き、8回の異常発生を記憶することができます。異常コードの詳細：2-8 “自己診断”の項をご参照ください。 **注2**

注2 異常が解消してもクリアされませんので、クリアする必要があるときは、プログラマ等の周辺装置で00を書込んでください。

アドレス	設定項目	内容
#050	異常スロット	§5-(2)追加説明を参照ください。
#052 #053	ユーザープログラムの 異常アドレスモニタ	
#201	TMRのリセット 条件設定	TMR命令の復電時の状態を設定します。 設定数値は8進数で設定し、 000……復電時リセット 001……停電時の状態記憶 のようになります。 初期状態は000に設定されています。
#202	CNTのリセット 条件設定	CNT命令、F-60、F-60W(F B SFR)、F-62 F-62W(U: D CNT)のリセット入力条件を設定します。 設定数値は8進数で設定し、 000……ONでリセット 001……OFFでリセット のようになります。 初期状態は000に設定されています。
#204	プログラムメモリ 容量	プログラムメモリの容量を8進数で設定します。 200……7.5K 201……15.5K 202……23.5K 203……31.5K 初期状態は200に設定されています。
#227	10msタイマ機能の選択	345(8進)に設定すると、700～777のタイマは10ms単位にてカウントします。 初期状態は000に設定されています。

#230 #231	キーリレー領域の設定	<p>キーリレー領域を初期の状態から増減したい場合に設定します。</p> <p>設定数値はファイルアドレスを8進数で設定します。(#230…Low、#231…High)</p> <p>初期状態は07000~のため、#230は300に、#231は001に設定されています。</p> <p>#230を200、#231を000と設定すると、02000以降がキーリレーとなります。</p>
#232 #233	出力保持アドレス	<p>本体停止時に出力ユニットの出力を保持する出力リレーの先頭アドレスを設定します。</p> <p>設定数値はファイルアドレスを8進数で設定します。(#232…Low、#233…High)</p> <p>初期状態は#232、#233ともに000のため、0000以降の全出力ユニットが出力を保持しています。#232を002、#233を000としたときは00000、00001のみ本体停止時に出力がOFFとなり、00002以降は出力を保持します。</p>
#234 #235	入出力ユニットの先頭アドレス	<p>OUT2の入出力ユニットの先頭アドレスを設定します。設定数値はファイルアドレスを8進数で設定します。</p> <p>(#234…Low、#235…High)</p> <p>初期状態は、02000~すなわち、#234は200、#235は000に設定されています。</p> <p>#234を330、#235を000と設定すると、03300が先頭アドレスとなります。</p>

注1 キーリレー領域を縮小する場合、00734(データリンク、リモートi/o等のオプションモジュール使用時は、00731)以後の領域のキー機能を解除しないようにしてください。

注2 出力保持アドレスの00401以後の設定は無意味です。出力保持を解除した領域は、PCをプログラムモードに切換えたり、自己診断の結果PCの運転が停止したときに出力ユニットのラッチがリセットされ、出力がOFFとなります。ただし、データメモリはリセットされませんのでご注意ください。

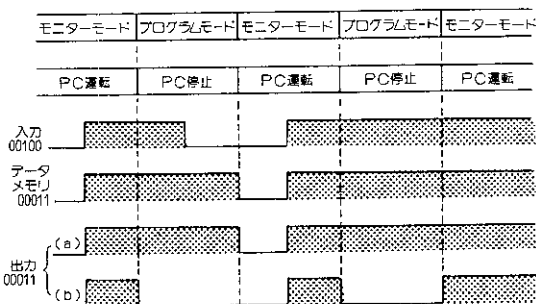
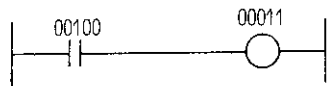
自己診断の結果、異常が検知されPCの運転が停止する場合、異常内容によっては、出力保持を解除した領域の出力ユニットをOFFにできない場合があります。PC異常時にOFFにする必要がある出力は、コントロールユニット(ZW-1K0CU、ZW-1K1CU、ZW-1K2CU、ZW-1K3CU)の停止出力(トライアック出力、AC100V/200V、1A)を直列に接続してください。

(3)データリンク、リモートi/o等各オプションが使用する領域。

#170~#177……リンクユニット異常

#260~#377……データリンク情報

詳細は各オプションの取扱説明書をご参照ください。



(a)……00011が出力保持領域になるとき

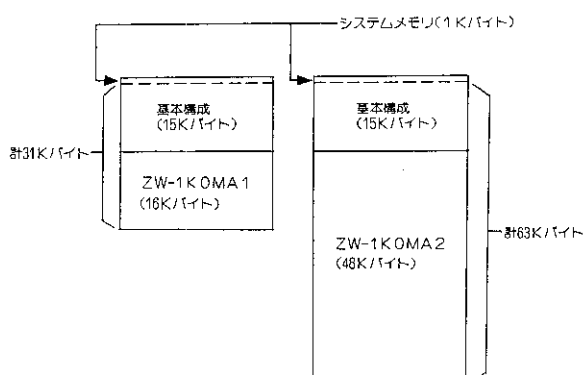
(b)……00011が出力保持解除領域にあるとき

2-5 プログラムメモリとファイル1のレジスタ

(1) プログラムメモリ

プログラムメモリとは、ユーザプログラムを書込む領域で、PCが運転中はプログラムの先頭アドレスから順次読出され、プログラム内容に応じて演算が行われます。W100では基本構成時16Kバイトのプログラムメモリ（このうち1Kバイトはシステムメモリ）が標準実装されています。

増設メモリモジュール1（ZW-1K0MA1）を使用しますと31Kバイト、増設メモリモジュール2（ZW-1K0MA2）を使用しますと63Kバイトまでプログラムメモリを拡張することができます。



命令には1語命令、2語命令、3語命令、4語命令があり、1語は2バイトで構成されます。

	代表的な命令	使用バイト数
1語命令	STR、AND等	2
2語命令	TMR、CNT等	4
3語命令	F-00、F-01等	6
4語命令	F-10、F-11等	8

プログラムメモリの容量を表現するとき、一般にバイト数ではなく、語数を用います。従って1Kバイトは0.5K語と表現されます。

	プログラムメモリ容量	
	バイト数	語数
基本構成時	15Kバイト	7.5K語
ZW-1K0MA1 使用時	31Kバイト	15.5K語
ZW-1K0MA2 使用時	63Kバイト	31.5K語

[注1] 1Kは1024を示します。従って7.5K語は正確には7680語となります。

(2) ファイル1のレジスタ(ファイルレジスタ)

増設メモリモジュール1（ZW-1K0MA1）または、増設メモリモジュール2（ZW-1K0MA2）を使用しますとファイル1のレジスタとして応用命令のデータ処理格納レジスタに使用できます。

ファイル1のレジスタはプログラムメモリの容量によって16Kバイトから最大64Kバイトまで使用できます。

	プログラムメモリ		ファイル1のレジスタ	
	容量	アドレス	容量	アドレス
基本構成時	7.5K語	00000~16777	使用不可	
ZW-1K0MA1	15.5K語	00000~36777	16Kバイト	000000~037777
使用時	7.5K語	00000~16777	32Kバイト	000000~077777
ZW-1K0MA2	31.5K語	00000~76777	16Kバイト	000000~037777
	23.5K語	00000~56777	32Kバイト	000000~077777
	15.5K語	00000~36777	48Kバイト	000000~137777
使用時	7.5K語	00000~16777	64Kバイト	000000~177777

ファイル1のレジスタの容量の設定は、増設メモリモジュールのスイッチの設定によって行ないます。スイッチの設定方法に関しては“W100取扱説明書”をご参照ください。

● ファイル1のレジスタを使用できる命令

- ① 間接アドレス指定可能な命令
- ② F-05、F-05w（分配）
- ③ F-06、F-06w（抽出）
- ④ F-70、F-70w（nバイト、nワード一括転送）
- ⑤ F-71、F-71w（8進定数一括転送）
- ⑥ F-72、F-72w（ファイル1のレジスタへのnバイト、nワード分配）
- ⑦ F-73、F-73w（ファイル1のレジスタからのnバイト、nワードの抽出）

(3) ROM運転

増設メモリモジュールには、PROM装着用のICソケットが

ZW-1K0MA1……1ヶ（32Kバイト）

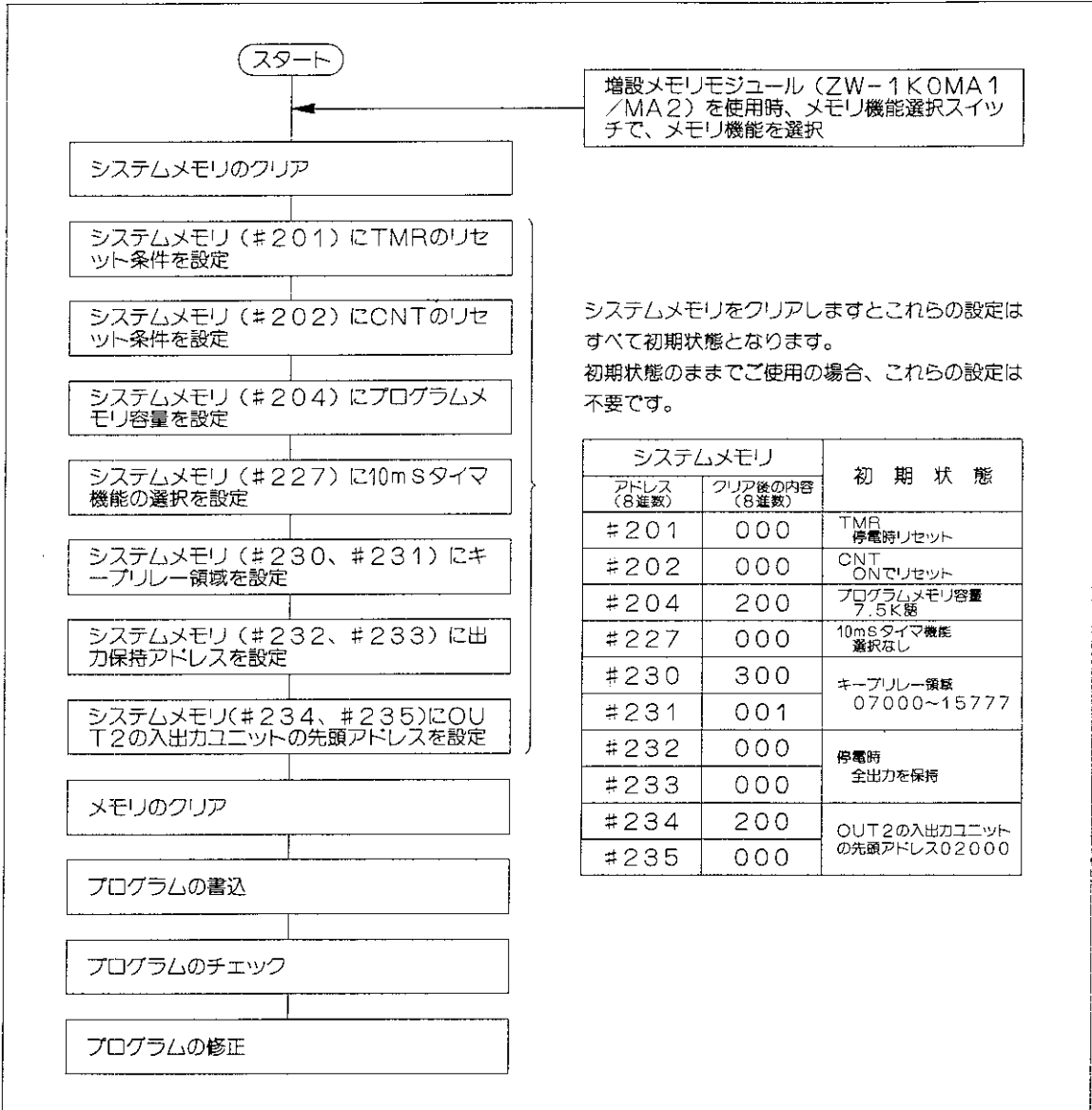
ZW-1K0MA2……2ヶ（64Kバイト）

実装されていますので、市販の256Kbit EPROM（27C256）にユーザプログラムを書込み後、ソケットに装着することにより、ROM運転が可能となります。（EPROM書込みには、Z-100LP2およびPROMライターが必要です）。

[注1] EPROMに書込まれているユーザプログラムは、ZW-101PG1からの操作により、RAMに転送され、RAM上で演算されます。従って増設メモリモジュールのスイッチはプログラムメモリ容量に合った設定が必要です。

2-6 システムメモリの設定とメモリクリア

ラダー設計が完了しましたら、プログラマ（ZW-101PG1）等の周辺装置を使って、次の手順でプログラムを書込んでください。

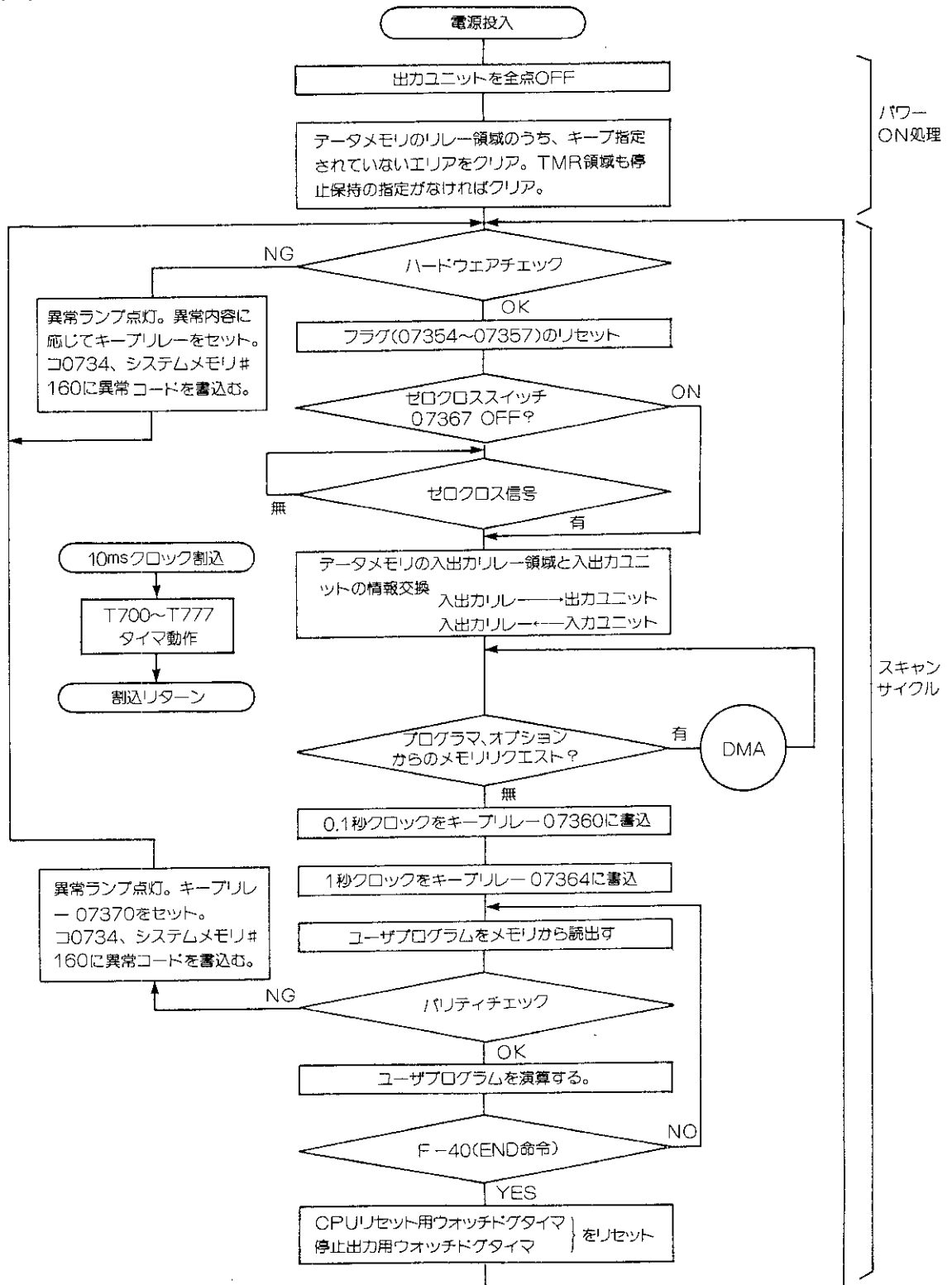


注① “メモリのクリア” はシステムメモリの#204、の設定状態に基づき、クリアする範囲を判断し、次の処理を行います。

- プログラムメモリはすべてNOP命令（何もし
ない命令）が書込まれ、最終アドレスにはEN
D命令が書込まれます。
- データメモリをすべて0にします。したがって
システムメモリの設定後、メモリのクリアを行
う必要があります。

2-7 運転サイクル

(1) 動作フローチャート



(2) パワーON処理

電源が投入されると、停電信号（5V電源が完全に立上ってから約10msの間“L”）をチェックし、停電信号が無くなれば、アータメモリをイニシャライズします。この

イニシャライズの結果、アータメモリは次の様になります。

アータメモリ	アドレス	イニシャライズ処理後の状態
入出力リレー	00000~03777	システムメモリ#230、#231にキープ機能の開始アドレスを指定することができます。 キープ機能指定以前のアドレス→全てOFF キープ機能指定以後のアドレス→停電前のON/OFF状態を保持
補助リレー	04000~06777	
キープリレー	07000~07777	
汎用リレー	10000~15777	
TMR, CNT, MD	000~777	TMR システムメモリ#201に電源投入時の状態を指定することができます。 000—現在値は設定値になります。TMR接点はリセットされます。 001—現在値は停電前の値を保持。TMR接点は停電前のON/OFF状態を保持
		CNT 現在値は停電前の状態を保持。 CNT接点も停電前の状態を保持。
		MD MDデータ、入力情報とも停電前の状態を保持
レジスタ	09000~09777 19000~19777	停電前の値を保持
ファイル1のレジスタ	000000~177777	停電前の値を保持

注1 電源投入時、上記のイニシャライズ処理の前に、各出力ユニット内の出力アータ用ラッチがリセットされ、全出力はOFFとなります。

注2 電源投入時、アータメモリは上記の如くイニシャライズされますが、最初のスキャンサイクルの入出力処理によってアータメモリの入出力リレー領域は次の様に変化します。

(1)入力ユニットが装着されている領域

入力ユニットに接続された入力機器（リミットスイッチ等）のON/OFF状態に従ってON又はOFFとなります。

(2)出力ユニットが装着されている部分および入出力ユニット未装着の領域

ユーザプログラムの演算に入るまでイニシャライズ処理の状態から変化しません。

(3) スキャンサイクル

パワーON処理が終了と、スキャンサイクルに入ります。スキャンサイクルはハードウェアチェックからプログラム終了（F-40のEND命令が書かれているステップの実行）までで構成され、プログラム終了後は再びハードウェアチェックに戻り以下この動作を繰り返します。この1サイクルに要する時間をスキャンタイムと呼びます。

(1)ハードウェアチェック

コントロールユニットのハードウェアが正常に機能することを自己診断します。

a.RAMチェック

アータメモリ用RAMが書込、読出し可能であるかチェックします。

注1 アータメモリ用RAMのチェック専用領域を使います。

b.ハードウェア動作チェック

ビット処理（AND、OR等の演算）用のアキュムレータ、スタックが正しく動作するかチェックします。

c.パリティチェック機能の動作チェック

命令の演算実行時にプログラムメモリのパリティチェックを行います。このチェックはハードウェアで行っています。このハードウェアが正しく機能しているかチェックします。

d. 入出力データバスのチェック

ハードウェアチェックの段階では入出力ユニットとデータの交換を行う入出力データバスはフローティング状態になっているのが正常です。もしフローティング状態でなければ入出力データバス異常として処理されます。

e. システムメモリ設定チェック

システムメモリ#200～#256までのサムチェックコードが#257に格納され毎サイクル、サムチェックが正しいかチェックします。

注1 自己診断としては、上記の5種類以外に次の各項目があります。

- ① 入出力信号チェック
- ② パリティチェック
- ③ 電源異常
- ④ オプション異常
- ⑤ 電池異常

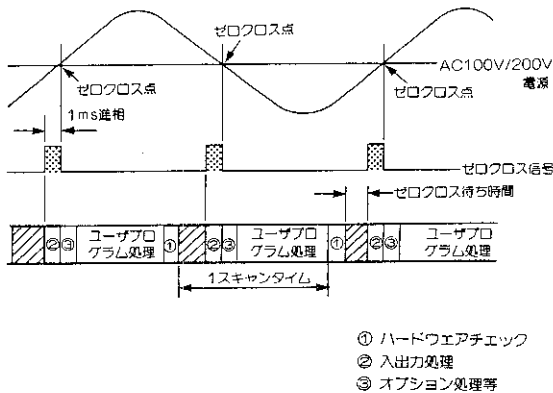
2-8 “自己診断” の項をご参照ください。

(2) フラグのクリア

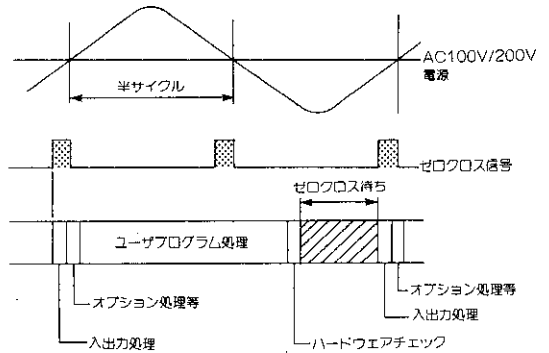
データ処理命令には、演算の結果、フラグ(Flag)に影響を与えるものがあります。毎スキャンサイクルのユーザプログラム処理の前にフラグをクリアします。フラグに関しては3-5(6)“データ処理命令とフラグ”をご参照ください。

(3) ゼロクロス同期

ゼロクロス同期は入出力処理をAC電源のゼロクロス付近で行うためのものです。入出力処理によりデータメモリの内容が出力ユニットに書き込まれると、出力ユニットはデータメモリの内容に従ってON又はOFFとなります。AC100V用またはAC200V用の出力ユニットを使用する場合、ゼロクロス点で入出力処理を行うと、サージの防止や相反動作をするソレノイドの焼損防止に効果があります。ゼロクロス同期処理では、電源のゼロクロス点があるまで入出力処理に入らず待機します。



注1 入出力処理、オプション処理、ユーザプログラム処理、ハードウェアチェックの合計処理時間が電源の半サイクルに納まらない場合は次のようになります。

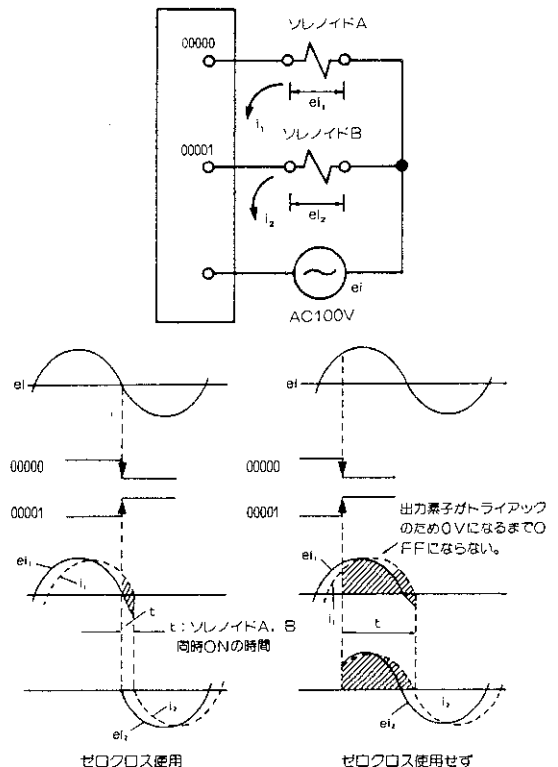


注2 出力ユニットとしてDC出力ユニットを使用する場合等ゼロクロス同期の必要が無いときは、データメモリのゼロクロススイッチ(07367)をプログラムでONにすることでゼロクロス待ち時間を0とすることができます。



07366は常時OFFの接点であり、07367は常時ONとなります。

参考 ソレノイドAのON→OFF、ソレノイドBのOFF→ONが同時に起きる時、ゼロクロスを用いる場合とそうでない場合を例に説明します。下図の通りに同時オンの時間が短くなり、ソレノイドの焼損を防ぎます。



(4) 入出力処理

増設ベースユニットに装着された入出力ユニットとデータメモリの間でデータの交換を行います。入出力リレー番号の若い入出力ユニットから順に選択して処理して行きます。

a. 入出力信号異常チェック

選択された入出力ユニットからは、入力ユニットであるか、出力ユニットであるかをCPUに知らせる「入出力信号」を発生します。CPUはこの信号に基づき、入力処理（入力ユニットの情報をデータメモリへ）あるいは出力処理（データメモリの内容を出力ユニットへ）を実行します。

入出力ユニットの選択前に、この「入出力信号」を発生しているユニットがあれば「入出力信号異常」として処理します。

このチェックは1バイト(8点)ごとに行われ、16点ユニットの場合は前半8点の選択前と、後半8点の選択前の2回実行されることとなります。

b. 入出力ユニット処理

選択したユニットが入力ユニットの場合、入力ユニットに接続された入力機器（リミットスイッチ等）のON/OFF状態が、この入力ユニットに相当するデータメモリのアドレス位置に書込まれます。

選択したユニットが出力ユニットの場合、この出力ユニットに相当するアドレス位置のデータメモリの内容が出力ユニットのラッチに書込まれ、出力ユニットはON又はOFFと変化します。

注1 電源投入後の1サイクル目では、「パワーON処理」でイニシャライズされたデータメモリの内容が、出力ユニットに書込まれ、以後のサイクルでは、1回前のサイクルの演算結果が出力ユニットに書込まれます。

注2 入力ユニット装着領域で、入力機器が接続されていない部分は、入出力処理でOFFとしてデータメモリに読込まれます。従って補助リレーには使えません。

注3 出力ユニット装着領域で、出力機器が接続されていない部分は、補助リレーとして使えます。(ただし、入出力処理で出力ユニットにはデータメモリの内容が書込まれ、出力ユニットのLEDは点灯します。)

注4 入出力リレー領域のユニット未装着部分および出力ユニット装着領域で出力機器の未接続部分を補助リレーとして使用した場合、将来入出力機器の追加でこの領域を使用すると、プログラムの大中変更（他の領域に補助リレーを移す）となることがありますのでご注意ください。

(5) ウォッチドグタイム

CPUが内部処理フローに従い、正常に動作しているかどうかをハードウェアのウォッチドグタイムでチェックしています。

スキャンサイクルを正常に処理している場合、CPUからウォッチドグタイムにリセットが掛るため、タイムアップすることはありません。

何らかの原因でスキャンが異常となるとCPUからのリセットが掛らずウォッチドグタイムがタイムアップし、「停止出力」がOFFとなります。またパネル面の「運転中」のLEDは消灯、「異常」のLEDが点灯します。(2-8 "自己診断"参照)

(6) プログラム、オプションからのリクエストに対する処理

プログラムからのモニタ/設定値変更、データリンク、リモートI/Oとのデータの交信を行います。

コントロールユニットに対してプログラムやオプションモジュールからメモリリクエスト（コントロールユニット内のデータメモリ、ユーザプログラムメモリに対して書込み、読出しを要求する信号）があれば、コントロールユニット内のCPUはDMA動作状態となります。

この間ウォッチドグタイムがタイムアップすることの無いようウォッチドグタイムをリセットします。

(7) 0.1秒クロック(07360)、1秒クロック(07364)のセット/リセット

0.1秒クロックのON/OFF状態をキーリレー07360に、0.1秒クロックを分周した1秒クロックのON/OFF状態をキーリレー07364に書込みます。

(8) ユーザプログラム処理

ユーザプログラムメモリの先頭からプログラムを順次読み出し、パリティチェックがOKの場合、プログラム内容に従い演算を実行します。

a. ユーザプログラムのパリティチェック

ユーザプログラムは1語当たり2バイトで構成されています。プログラム等でプログラムを書込むとき、1語ごとにパリティが生成されユーザプログラムに付加されます。ユーザプログラム処理ではユーザプログラムメモリを1語読出すごとにパリティのチェックを行い、異常の場合、パリティエラーの処理に入ります。ユーザプログラムメモリが何らかの原因で変化した場合、このパリティチェックで検定されるため、演算のステップには進みません。

b. ユーザプログラムの演算

パリティチェックがOKの場合、ユーザプログラムの内容に従い演算します。

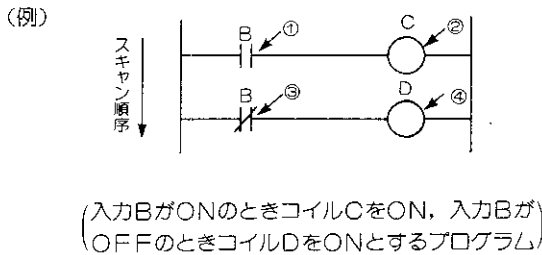
STR、STR NOT、AND、AND NOT、OR、OR NOT、AND STR、OR STRの各命令では演算結果をアキュムレータ、スタックレジスタに格納します。

OUT、TMR、CNT、MD、及び殆どどの応用命令（F-××）では演算結果をデータメモリに書込みます。

注1 各命令の詳細は“§3命令語の説明”をご参照ください。

注2 ユーザプログラムの演算に先立ち、“入出力処理”において入力ユニットのON/OFF状態を一括してデータメモリに読み込み、各命令の演算時にはデータメモリの内容を参照する方式を採用しているため「入力のレーシング」といった異常現象は発生しません。

参考 入力のレーシング現象
命令の演算時にその都度入力ユニットのON/OFF状態を読み込む方式のPCの場合、次のような現象が起ります。



上図のプログラムではC=̄Dとなるはずですが、①で入力Bの状態を入力ユニットからアキュムレータに入れたときBはONであったとします(CはON)。ところが③の演算までの間に入力Bの状態がOFFに変化すると、③の演算ではBはOFFとして扱われ、コイルDがONし、C、DともにONという論理的に矛盾した結果になります。

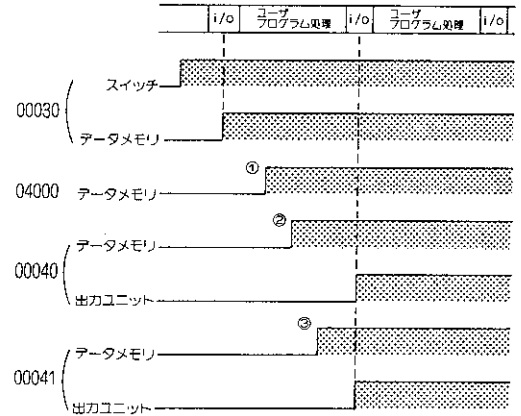
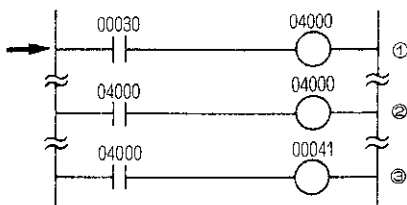
このように入力の変化するタイミングにより誤動作したり、しなかつたりするため、原因の判らない故障につながる可能性があります。

“入出力処理”を一括して行うPCではこのような現象は起りません。

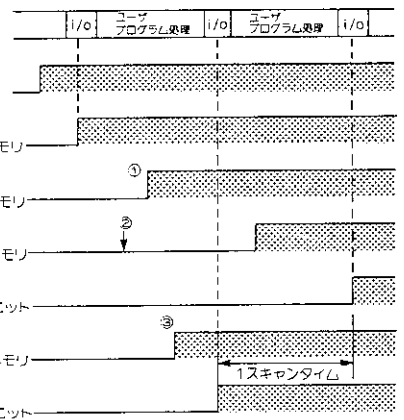
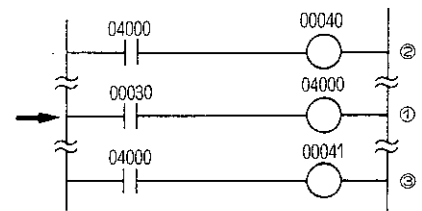
注3 O/U命令のようにデータメモリに演算結果を書込む命令では演算の都度、データメモリに演算結果を書込みます。ただし出力ユニットの状態は次のスキャンサイクルの入出力処理までは変化しません。

注4 O/U命令のようにデータメモリに演算結果を書込む命令の後に、当該データメモリを接点として使用する命令があると、O/U命令で書き換えられた内容に基づき演算されます。

(例1)



(a)

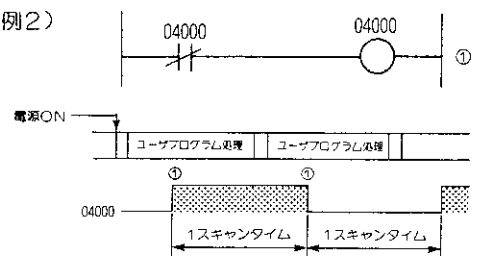


(b)

(a)と(b)に示すようにプログラムの書き込み順を入れ替えると、演算結果が異なったものとなります。並列に処理されるリレー盤では、(a)も(b)も差はありませんが、直列処理形のプログラマブルコントローラ（現在市販されているプログラマブルコントローラは殆んど直列処理形です）では上記のような現象が起ります。したがってコイルの補助接点を使うとき(例1では04000)、次の事項に注意してプログラムを作成する必要があります。

「コイルの前に書かれた補助接点の状態変化は、コイルの状態が変わった次のスキャンに生ずる。」

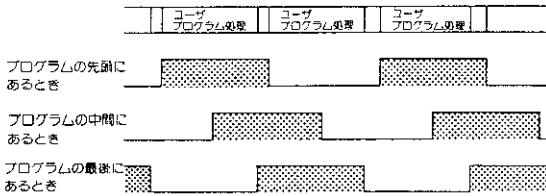
(例2)



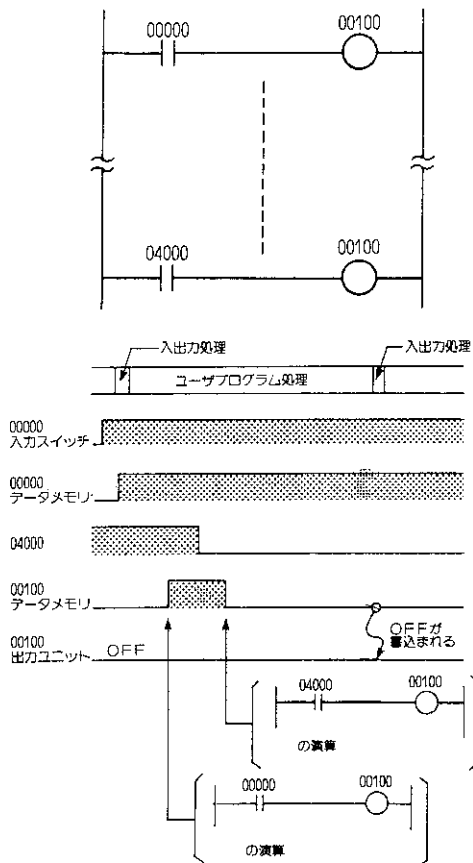
例2は「コイルの前に書かれた補助接点の状態変化は、コイルの状態が変化した次のスキャンに生ずる」ことを逆に応用したもので、1スキャンサイクルごとにON/OFFを繰り返します。(発振回路)

このパルスは、点滅回路の基本クロックや、1スキャンおきの演算起動信号として使用することができます。

(注) タイムチャートに示すように、発振回路のプログラムがユーザプログラムメモリ上でどの位置に書かれているかによって、ON/OFFとなるタイミングが変わります。このパルスを演算の起動信号として使用するときには注意する必要があります。



注5 プログラム上、同一リレー番号をコイルとして複数回使用すると、プログラムENDでは、最後にコイルとして使用したプログラムの演算結果がデータメモリに残っていて、これが次のスキャンサイクルの入出力処理で出力ユニットに書込まれるため、目的と違った動作となることがあります。



W100用プログラム(ZW-101PG1)では、プログラムチェックを行うと、このようなコイルの二重使用があるとき“DOUBLE OUT”として表示されます。

⑨スキャンタイム

ハードウェアチェックからEND命令(F-40)の演算までの1スキャンに要する時間をスキャンタイムと呼び、次のようにして概略計算することができます。ただしプログラム、オプションからのリクエストに対する処理に要する時間はリクエストの有無、処理内容により異なるため、一般にスキャンタイムに含まれません。またハードウェアチェック、0.1秒・1秒クロックのキープリレーへの書込、フラグのリセット等に要する時間は他の処理時間に比べ短いため無視して計算します。

1スキャンタイム(T) = 入出力処理時間(t₁) + ユーザプログラム処理時間(t₂)

①入出力処理時間(t₁)

CPUが入力ユニットの入力情報を読み込み、出力ユニットへ出力情報を書き込むのに必要とする時間です。本機の場合、入出力点数に関係なく500μsです。

②ユーザプログラム処理時間(t₂)

プログラムアドレス00000からEND命令までの全命令の処理時間の合計となります。各命令の処理時間は3-1“命令語一覧表”をご参照ください。

注1 応用命令の処理時間は実行時と非実行時で異なります。

③END命令

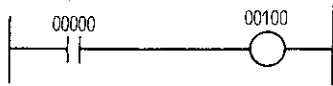
プログラムメモリをクリアすると、プログラムメモリにすべてNOP命令を書き込み、最終アドレスにはF-40 (END命令) が書き込まれます。この状態でプログラムメモリの途中まで命令を書き込んだ場合、NOP命令の処理時間がスキャンタイムに加算されません。

最後のプログラムを書き込んだアドレスの次にF-40を書き込みますと、そのアドレスでユーザプログラムの処理が終わり、スキャンタイムを短くすることができます。

●NOP命令の処理時間 0.5μs

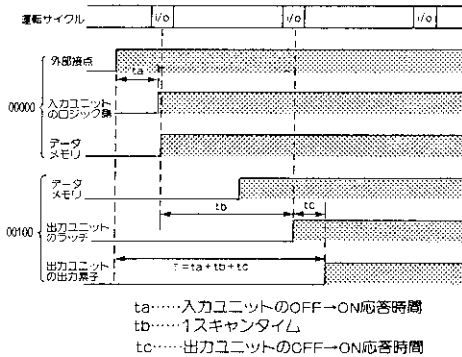
3-6“応用命令の説明”のF-40をご参照ください。

注2 入出力ユニットの応答時間を含めたPC全体の応答時間は次のようになります。

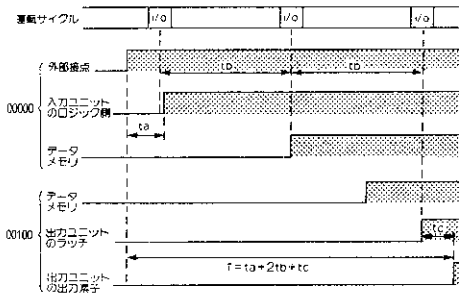


上記のプログラムで、外部接点00000が変化してから、出力ユニットの出力素子（トランジスタ、トライアック、リレー）が変化するまでの時間を示します。

(a)最も短時間の場合

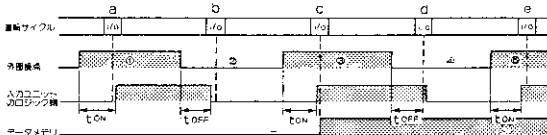


(b)最も長時間の場合



ON→OFFの場合も入力ユニット、出力ユニットの応答時間による遅れが影響します。

注3 外部接点のON/OFF状態を確実にデータメモリに取込むためには、入力ユニットのロジック側のONまたはOFFの時間として、1スキャンタイム以上が必要です。



t_{ON} ……入力ユニットのOFF→ON応答時間
 t_{OFF} ……入力ユニットのON→OFF応答時間

①の外部接点のONは、入力ユニットのロジック側がONとなったとき、既に当該入力の入出力処理が終了しているため、bの入出力処理の直前に入力ユニットのロジック側はOFFとなるため、データメモリはOFFのままとなります。

③の外部接点のONでは、cの入出力処理の直前に入力ユニットのロジック側もONになっているため、データメモリにはONが書込まれます。

④の外部接点のOFFは、dの入出力処理の時、入力ユニットのロジック側は未だONのため、データメモリはONのままとなります。eの入出力処理では、入力ユニットが再びONのため、データメモリはONを維持します。

このように入力ユニットのロジック側のON/OFFの時間が1スキャンタイムより短いと、データメモリに取込まれたり、取込まれなかったりします。

入力ユニットのロジック側のON/OFF時間、入出力ユニットの応答時間については“ニューサテライトW100取扱説明書”の“入力ユニットご使用時の留意事項”をご参照ください。

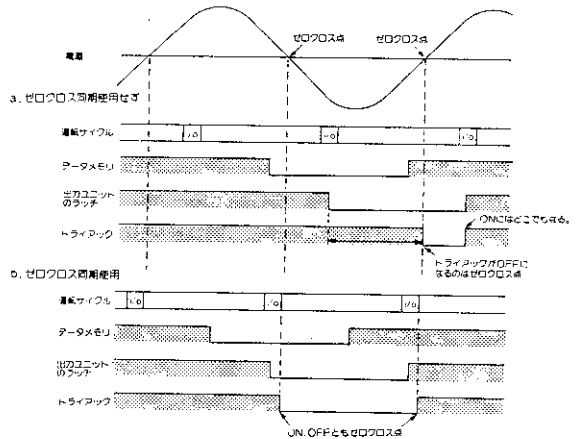
④ゼロクロス同期を使う場合

1スキャンタイムは電源周波数により決定されます。

$T = t_1 + t_2$	50HZ	60HZ
電源の半サイクル以下のとき	10ms	約 8.3ms
電源の1サイクル以下のとき	20ms	約16.7ms

2-7(3)“スキャンサイクル”の③ゼロクロス同期をご参照ください。

注1 出力ユニットとしてトライアック出力のもの（ZW-16S1、ZW-16S3等）を使用すると、出力のトライアックがON→OFFとなるのは、電源のゼロクロス点となります。



2-8 自己診断

W100で行っている自己診断は次表のとおりです。

項目	内容	PCの運転状態	停止出力	パネルの表示灯			特殊リレー	異常コード		
				運転中	異常	電源		特殊レジスタ 0734	システムメモリ	優先順位
メモリ異常	パリティチェック	停止	開	消灯			07370	20	21	5
	命令コードチェック								24	5
	システムメモリ設定チェック								23	2
CPU異常	RAMチェック (R/W)						07371	30	32	1
	パリティチェック								33	3
	ハードウェアチェック								35	3
入出力異常	入出力データバス						07373	40	44	4
	入出力信号								45	4
電源異常	停電 電源電圧低下						07377	10	13	7
オプション異常	オプションモジュールの異常						07374	50	53	6
電池異常	電池電圧低下	07372	20	22	8					

注① 異常コードはすべてBCDコードです。

注② メモリ異常については § 5-(2)(追加説明)をご参照ください。

(1) 自己診断内容

- メモリのパリティチェック
すべての命令の演算実行時プログラムメモリのパリティをチェックします。
- 命令コードチェック
すべての命令の演算実行時プログラムメモリのコード異常をチェックします。
- システムメモリ設定チェック
システムメモリ#200~#256のサムチェックを行いません。
- RAMチェック
毎運転サイクルごとにデータメモリ用RAMが書込、読出し可能であるかチェックします。
- CPUによるパリティチェック
メモリのパリティチェックはハードウェアで実行します。
毎運転サイクルごとにハードウェアのパリティチェック機能が正常かどうかCPUがチェックします。
- ハードウェア動作
毎運転サイクルごとにアキュムレータ、スタックが正しく設定されることをチェックします。
- 入出力データバス
入出力処理の前に入出力データバスがフローティング状態であることを確認します。
- 入出力信号
入出力処理サイクルに入ると入出力ユニットが順次選択されますが、選択された入出力ユニットはCPUに対し入力であるか出力であるかを知らせる信号を発生します。
入出力処理の前にこの信号が発生している入出力ユニットが無いことをチェックします。
- 電源
 - 本機は約10ms以下の瞬時停電の場合、これにตอบสนองせず運転を続行します。
これ以上の停電の場合、CPUが停止し停止出力が開放となります。
停電が復旧すると自動的に運転を再開します。
 - 電源電圧が徐々に低下(スローダウン)してきた場合、定格電圧の80%以下になるとCPUが停止し、停止出力が開放となります。

この場合も電源電圧が復旧すれば自動的に運転を再開します。

10. オプション異常

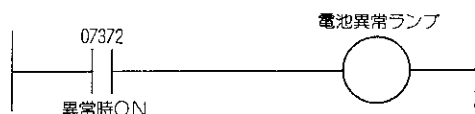
データリンク、リモートI/Oを使用時、これらのオプションモジュールに異常が無いかチェックします。

11. 電池

メモリバックアップ用電池の電圧が正常であるかチェックします。

特殊リレー07372を使って、電池異常時ランプを点灯させたり、ブザーを鳴らすことができます。

PCに電源が投入されている限り、電池異常状態でもPCの運転には影響はありませんが、万一の停電にそなえ、できるだけ速やかに電池を交換する必要があります。



(2) 停止出力

- 自己診断により異常と判断されたとき、“開”となる出力で正常運転中は“閉”となります。
- システムの非常停止回路にW100の停止出力を接続することにより、PC異常時システムを非常停止させることができます。
- トライアック出力 AC100V又はAC200V、1A

(3) 特殊リレー

データメモリの特殊リレー領域に自己診断結果を書き込みます。

自己診断の結果異常が検知されPCが停止した場合、周辺装置により特殊リレー(07370~07377)を検索し異常内容を知ることができます。

- 注1) 自己診断は毎演算サイクルごとに行われますので異常が回復すればPCは運転を再開し停止出力も閉となります。
また自己診断用特殊リレーもリセットされます。

(4) 異常コード

1. 特殊レジスタ

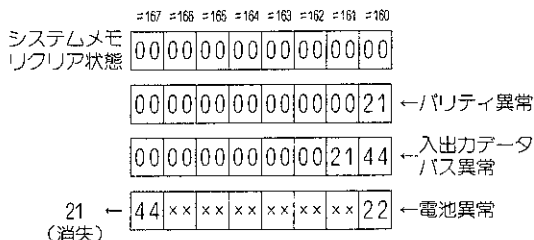
自己診断の結果、異常と判断された場合、データメモリの特殊レジスタ(バイトアドレス0734)に異常コードを書き込みます。

- 異常発生中に他の異常が発生した場合、優先順位の高い方の異常コードに書き換わります。
- 異常が回復すると異常コードはクリアされます。

2. システムメモリ

自己診断の結果、異常と判断された場合、システムメモリ(#160~#167)にも異常コードが書き込まれます。

#160~#167はシフトレジスタとして働き、8回の異常発生を記憶することができます。異常が8回以上になると、最初に書き込まれた異常コードから順に消失して行きます。



- 特殊レジスタには代表コードを書き込みますが、システムメモリには異常内容をさらに分類した個別コードを書き込みます。
- システムメモリの異常コードは異常回復後もクリアされません。クリアするときは、プログラマ等の周辺装置でシステムメモリ(#160~#167)に“00”を書き込んでください。
- 同じ異常が連続して発生した場合、異常コードは書き込まれません。

(5) 異常時の出力ユニットのON/OFF状態

システムメモリ(#232、#233)の出力保持アドレスの設定内容により、自己診断の結果PCが運転を停止する場合の出力ユニットのON/OFF状態が決まります。

- 出力保持アドレス以前の出力ユニット——OFF
- 出力保持アドレス以後の出力ユニット——停止直前のON/OFF状態を保持



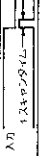
ただし、異常内容によっては出力保持アドレス以前の出力ユニットをOFFにできない場合があります。PC異常時にOFFにする必要がある出力は、コントロールユニット(ZW-1K0CU、ZW-1K1CU、ZW-1K2CU、ZW-1K3CU)の停止出力を直列に接続してください。接続方法に関してはW100取扱説明書の“システム設計に際しての留意事項”をご参照ください。

§ 3 命令語の説明

3-1 命令語一覧表

■ W16/W51/W100共通命令

命令語	シンボル	語数	機能	演算内容	間接アドレスの指定	実行条件	フラグ	処理時間(μS)	ページ
STR		1	e接点で論理を開始。中間結果の記憶					0.5	32
STR NOT		1	b接点で論理を開始。中間結果の記憶					0.5	32
AND		1	論理積					0.5	33
AND NOT		1	論理積否定					0.5	33
OR		1	論理和					0.5	33
OR NOT		1	論理和否定					0.5	34
AND STR		1	中間結果との論理積					0.5	34
OR STR		1	中間結果との論理和					0.5	34
OUT		1	演算結果の出力					0.95	32
TMR		2	タイマ ①スタート入力(ONで計数) ②TMR番号(000~777) ③数値(0.1~199.9秒) ④数値(0.01~19.99秒) 内部クロック0.1秒又は0.01秒	スタート入力ONの間、0.1秒又は0.01秒ごとに現在値を-1、現在値=0でTMR接点ON		スタート入力 ON		6.5	35
CNT		2	カウンタ ①計数入力 ②リセット入力 ③CNT番号(000~777) ④数値(1~1999)	リセット入力OFFの間、計数入力の立上りで現在値を-1、現在値=0でCNT接点ON		計数入力		7.1	36
MD		2	メンテナ ①②出力指示旗 ③出力指示旗子 ④出力旗子 ⑤旗子出力 ⑥MD番号(000~777) ⑦MDデータ(000~999)	出力指示旗子ONの時、①②③の出力旗子、④のMDデータを、⑤で指定のMD番号のデータスタスタに書き込む。		出力指示旗子 ON		2.5	37
F-00		3	データレジスタ間の1バイト転送	S → D	S, D			3.5 (1.0)	62
F-01		3	BCD定数(2桁)の転送	n → D	D			2.6 (1.0)	63
F-02		3	レジスタ間(1バイト)のデータ交換	D1 ↔ D2	D1, D2			3.4 (1.0)	64
F-03		3	BCD(2桁) → BIN(8ビット)変換	(BCD) (BIN) S → D	S, D			9.0 (1.0)	65
F-04		3	BIN(8ビット) → BCD(2桁)変換	(BIN) (BCD) S → D	S, D			9.0 (1.0)	66
F-05		3	1バイトデータの分配	S + 1 → D + S	S, D			3.2 (1.0)	67
F-06		3	1バイトデータの抽出	S + (D) → D + 1	S, D			3.2 (1.0)	69
F-07		3	10進定数(1バイト)の転送	n → D	D			2.6 (1.0)	70
F-08		3	8進定数(1バイト)の転送	n → D	D			2.6 (1.0)	71
F-09		3	8ビットデータの反転	S → D	S, D			3.5 (1.0)	72

命令語	シンボル	話数	機能	演算内容	間接アドレスの指定	実行条件	フラグ	処理時間(μS)	ページ
F-10	F-10 ADD s ₁ s ₂ D	4	レジスタ間(BCD2桁)の加算	$S_1 + S_2 \rightarrow D$	S ₁ X S ₂ D D X	↑ ↑ ↑	↑ ↑ ↑	8.2 (2.7)	73
Fc10	Fc10 ADD s ₁ n D	4	レジスタとBCD定数(2桁)の加算	$S_1 + n \rightarrow D$ n=00~99	S ₁ X D X	↑ ↑	↑ ↑	8.8 (2.7)	75
F-11	F-11 SUB s ₁ s ₂ D	4	レジスタ間(BCD2桁)の減算	$S_1 - S_2 \rightarrow D$	S ₁ X S ₂ D D X	↑ ↑ ↑	↑ ↑ ↑	8.8 (2.7)	76
Fc11	Fc11 SUB s ₁ n D	4	レジスタとBCD定数(2桁)の減算	$S_1 - n \rightarrow D$ n=00~99	S ₁ X D X	↑ ↑	↑ ↑	8.4 (2.7)	78
F-12	F-12 CMP s ₁ s ₂	3	レジスタ間(1バイト)の比較	$S_1 <=> S_2 \rightarrow$ フラグ	S ₁ X S ₂ X	ON	↑ ↑ ↑	7.3 (2.4)	79
Fc12	Fc12 CMP s ₁ n	3	レジスタと定数(1バイト)の比較	$S_1 <=> n \rightarrow$ フラグ n=000~377	S ₁ X	ON	↑	7.2 (2.4)	80
F-13	F-13 AND s ₁ s ₂	3	レジスタ間(1バイト)の論理積	$S_1 \cap D \rightarrow D$	S ₁ X D X	↑		2.3 (1.0)	81
Fc13	Fc13 AND s ₁ n D	3	レジスタと定数(1バイト)の論理積	$n \cap D \rightarrow D$ n=000~377	D X	↑		2.3 (1.0)	82
F-14	F-14 OR s ₁ s ₂	3	レジスタ間(1バイト)の論理和	$S_1 \cup D \rightarrow D$	S ₁ X D X	↑		2.3 (1.0)	83
Fc14	Fc14 OR s ₁ n D	3	レジスタと定数(1バイト)の論理和	$n \cup D \rightarrow D$ n=000~377	D X	↑		2.3 (1.0)	84
F-15	F-15 MUL s ₁ s ₂ D	4	レジスタ間(BCD4桁)の乗算	$(S_1, S_1+1) \times (S_2, S_2+1) \rightarrow D, D+1, D+2, D+3$	S ₁ X S ₂ X D X	↑ ↑ ↑	↑ ↑ ↑	32.0 (1.0)	85
Fc15	Fc15 MUL s ₁ n D	4	レジスタ(BCD4桁)とBCD定数(3桁)の乗算	$(S_1, S_1+1) \times n \rightarrow D, D+1, D+2, D+3$ n=000~999	S ₁ X D X	↑ ↑	↑ ↑	32.0 (1.0)	86
F-16	F-16 DIV s ₁ s ₂ D	4	レジスタ(BCD4桁)とレジスタ(BCD2桁)の除算	$(S_1, S_1+1) \div S_2 \rightarrow D, D+1, D+2$ 商(D, D+1) 余(D+2)	S ₁ X S ₂ X D X	↑ ↑ ↑	↑ ↑ ↑	27.0 (1.0)	87
Fc16	Fc16 DIV s ₁ n D	4	レジスタ(BCD4桁)とBCD定数(2桁)の除算	$(S_1, S_1+1) \div n \rightarrow D, D+1, D+2$ 商(D, D+1) 余(D+2) n=00~99	S ₁ X D X	↑ ↑	↑ ↑	27.0 (1.0)	89
F-17	F-17 XNR s ₁ s ₂	3	レジスタ間(1バイト)の一致	$S_1 \oplus D \rightarrow D$	S ₁ X D X	↑		2.3 (1.0)	90
Fc17	Fc17 XNR s ₁ n D	3	レジスタと定数(1バイト)の一致	$n \oplus D \rightarrow D$ n=000~377	D X	↑		2.3 (1.0)	91
F-18	F-18 XOR s ₁ s ₂	3	レジスタ間(1バイト)の排他的論理和	$S_1 \oplus D \rightarrow D$	S ₁ X D X	↑		2.3 (1.0)	92
Fc18	Fc18 XOR s ₁ n D	3	レジスタと定数(1バイト)の排他的論理和	$n \oplus D \rightarrow D$ n=000~377	D X	↑		2.3 (1.0)	93
F-30	F-30 MCS	1	マスターコントロールのセット	F-31(MGR)までの演算は、MCS条件とANDされる。		OFF		1.5	94
F-31	F-31 MGR	1	マスターコントロールのリセット	マスターコントロールの終了を示す。		↑		1.3	94
F-40	F-40 END	1	END命令	演算を終了し、新たなスキャンサイクルに移る。		↑		2.1	97
F-41	F-41 JCS	1	ジャンプコントロールのセット	入力条件OFFのとき、F-42(JCR)までの演算を実行しない。		OFF		2.0	98
F-42	F-42 JCR	1	ジャンプコントロールのリセット	ジャンプコントロールの終了を示す。		↑		2.0	98
F-43	F-43	1	ビット反転(AOCの内容を反転)					1.7	100
F-44	F-44	1	ON時部分接点					1.8	101
F-45	F-45	1	OFF時部分接点					2.7	102

命令語	シンボル	語数	機能	演算内容	間接アドレ スの指定	実行 条件	フ ラ グ	処理時間(μs) ()中の値は非実行時	ページ
F-50	$\begin{matrix} \text{F-50} \\ \text{4-16} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	4 → 16デコーダ	S → 0, D+1 (7ビット)	S X X X	f		4.0 (1.4)	103
F-51	$\begin{matrix} \text{F-51} \\ \text{16-4} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	16 → 4エンコーダ	S, S+1 → 0	S X X X	f		9.4 (1.4)	104
F-52	$\begin{matrix} \text{F-52} \\ \text{7SE0} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	7SE0デコーダ	S → 0 (7ビット)	S X X X	f		4.5 (1.4)	105
F-53	$\begin{matrix} \text{F-53} \\ \text{BIN} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	BOD(4桁) → BIN(16ビット)変換	(BOD) S, S+1 → D, D+1	S D X X	f	0 ↑ 0 0	9.0 (1.0)	106
F-54	$\begin{matrix} \text{F-54} \\ \text{BOS} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	BIN(16ビット) → BOD(6桁)変換	(BOD) S, S+1 → D, D+1, D+2	S D X X	f		9.0 (1.0)	107
F-55	$\begin{matrix} \text{F-55} \\ \text{SWP} \end{matrix} \begin{matrix} \text{S} & \text{D} \\ \text{S} & \text{D} \end{matrix}$	3	上位4ビットと下位4ビットの交換	S → D	S D X X	f		4.7 (1.4)	108
F-60	$\begin{matrix} \text{F-60} \\ \text{SFR} \end{matrix} \begin{matrix} \text{D} \\ \text{D} \end{matrix}$	2	両方向シフトレジスタ(11ビット) ①シフト方向指示入力 ②データ入力 ③シフト入力 ④リセット入力	①シフト方向指示入力ONのとき ②データ入力 ③シフト方向指示入力OFFのとき ④リセット入力	D X X X	f	0 ↓ 1	6.1 (3.1)	109
F-61	$\begin{matrix} \text{F-61} \\ \text{ASFR} \end{matrix} \begin{matrix} \text{D} \\ \text{D} \end{matrix}$	2	非同相シフトレジスタ(11ビット) ①シフト方向指示入力 ②シフト入力	①シフト方向指示入力ONのとき ②シフト方向指示入力OFFのとき D+1 → D	D X X X	f	0 ↓ 0	3.8 (2.0)	111
F-62	$\begin{matrix} \text{F-62} \\ \text{VDC} \end{matrix} \begin{matrix} \text{D} \\ \text{D} \end{matrix}$	2	BOD2桁のアップ・ダウンカウンタ ①アップ・ダウン指示入力 ②カウント入力 ③リセット入力	①アップ・ダウン指示入力ONのとき <D>+1 → D ②アップ・ダウン指示入力OFFのとき <D>-1 → D	D X X X	f	↑ ↑ ↑	5.7 (3.1)	112
F-63	$\begin{matrix} \text{F-63} \\ \text{INC} \end{matrix} \begin{matrix} \text{D} \\ \text{D} \end{matrix}$	2	バイナリ加算カウンタ(11ビット)	<D>+1 → D	D X X X	f	↑ 0 ↑	4.8 (2.5)	113
F-64	$\begin{matrix} \text{F-64} \\ \text{DEC} \end{matrix} \begin{matrix} \text{D} \\ \text{D} \end{matrix}$	2	バイナリ減算カウンタ(11ビット)	<D>-1 → D	D X X X	f	↑ 0 ↑	4.8 (2.5)	114
F-70	$\begin{matrix} \text{F-70} \\ \text{FILE} \end{matrix} \begin{matrix} \text{n} & \text{S} & \text{D} \\ \text{n} & \text{S} & \text{D} \end{matrix}$	4	nバイト一括転送	S ₁ ...S+n-1 → D, ...D+n-1 n=000~377	S D X X	f	↑ ↑ ↑	8.3+0.9B(1.4) (B=1~256)B:/バイト数	115
F-71	$\begin{matrix} \text{F-71} \\ \text{SOAS} \end{matrix} \begin{matrix} \text{n} & \text{D}_1 & \text{D}_2 \\ \text{n} & \text{D}_1 & \text{D}_2 \end{matrix}$	4	8進定数(11バイト)一括転送	n → D ₁ , ...D ₇ n=000~377	D X X X	f	↑ ↑ ↑	5.3+0.45B(1.4) (B=1~1024)B:/バイト数	116
F-72	$\begin{matrix} \text{F-72} \\ \text{DMFX} \end{matrix} \begin{matrix} \text{n} & \text{S} & \text{D} \\ \text{n} & \text{S} & \text{D} \end{matrix}$	4	ファイル1のレジスタ8へのnバイト分配	X+(S), ...X+(S)+n-1 →<D, D+1>, ...<D, D+1>+n-1 X...Xが書まれるデータメモリアドレス の先頭アドレス n=000~377	S D X X	f		4.3+0.7B(1.4) (B=1~256)B:/バイト数	117
F-73	$\begin{matrix} \text{F-73} \\ \text{MPX} \end{matrix} \begin{matrix} \text{n} & \text{S} & \text{D} \\ \text{n} & \text{S} & \text{D} \end{matrix}$	4	ファイル1のレジスタ8からのnバイト抽出	X+(S), ...X+(S)+n-1 →X+(D), ...X+(D)+n-1 X...Xが書まれるデータメモリアドレス の先頭アドレス n=000~377	S D X X	f		4.5+0.9B(1.4) (B=1~256)B:/バイト数	118
NOF		1	無効命令	何もしていないで次のステップに移る。				0.5	

W100専用命令

命令語	シンボル	語数	機能	演算内容	接続アドレスの指定	実行条件	フラグ	処理時間(μS)	ページ
F-00W	$\overline{F_{00W}}$ XFER S D	3	データレジスタ間の1ワード転送	$S_i, S_{i+1} \rightarrow D, D+1$	S _i D _i O _i O _i	f		3.5 (1.0)	119
F-01W	$\overline{F_{01W}}$ BCD n D	3	BCD定数(4桁)の転送	$n \rightarrow D, D+1$ $n=0000\sim9999$	O _i O _i	f		2.6 (1.0)	120
F-02W	$\overline{F_{02W}}$ XCHG D ₁ D ₂	3	レジスタ間(1ワード)のデータ交換	$D_1, D_1+1 \leftrightarrow D_2, D_2+1$	D ₁ D ₂ O ₁ X ₁	f		3.4 (1.0)	121
F-03W	$\overline{F_{03W}}$ BIN S D	3	BCD(4桁)→BIN(10ビット)変換	$S_i, S_{i+1} \rightarrow D, D+1$	S _i D _i O _i X _i	f	0	9.0 (1.0)	122
F-04W	$\overline{F_{04W}}$ BCD S D	3	BIN(10ビット)→BCD(6桁)変換	$S_i, S_{i+1} \rightarrow D, D+1, D+2$	S _i D _i O _i X _i	f		9.0 (1.0)	123
F-05W	$\overline{F_{05W}}$ DMPX S D	3	1ワードデータの分配	$S+2, S+3 \rightarrow D+(S), D+(S)+1$	S _i D _i X _i X _i	f		3.2 (1.0)	124
F-06W	$\overline{F_{06W}}$ MPX S D	3	1ワードデータの抽出	$S+(D), S+(D)+1 \rightarrow D+2, D+3$	S _i D _i X _i X _i	f		3.2 (1.0)	125
F-07W	$\overline{F_{07W}}$ DCML n D	3	10進定数(1ワード)の転送	$n \rightarrow D, D+1$ $n=00000\sim65535$	D _i O _i	f		2.6 (1.0)	126
F-08W	$\overline{F_{08W}}$ OCT n D	3	8進定数(1ワード)の転送	$n \rightarrow D, D+1$ $n=000000\sim17777$	D _i O _i	f		2.6 (1.0)	127
F-09W	$\overline{F_{09W}}$ INV S D	3	10ビットデータの反転	$S, S+1 \rightarrow D, D+1$	S _i D _i O _i X _i	f		3.5 (1.0)	128
F-10W	$\overline{F_{10W}}$ ADD S ₁ S ₂ D	4	レジスタ間(BCD 4桁)の加算	$(S_i, S_{i+1})+(S_2, S_2+1) \rightarrow D, D+1$	S ₁ D ₁ O ₁ X ₁	f	↑ ↑ ↑ ↑	9.6 (2.7)	129
Fc10W	$\overline{F_{c10W}}$ ADD S ₁ n D	4	レジスタとBCD定数(4桁)の加算	$(S_i, S_{i+1})+n \rightarrow D, D+1$ $n=0000\sim9999$	S ₁ D ₁ O ₁ X ₁	f	↑ ↑ ↑ ↑	9.2 (2.7)	131
F-11W	$\overline{F_{11W}}$ SUB S ₁ S ₂ D	4	レジスタ間(BCD 4桁)の減算	$(S_i, S_{i+1})-(S_2, S_2+1) \rightarrow D, D+1$	S ₁ D ₁ O ₁ X ₁	f	↑ ↑ ↑ ↑	9.6 (2.7)	132
Fc11W	$\overline{F_{c11W}}$ SUB S ₁ n D	4	レジスタとBCD定数(4桁)の減算	$(S_i, S_{i+1})-n \rightarrow D, D+1$ $n=0000\sim9999$	S ₁ D ₁ O ₁ X ₁	f	↑ ↑ ↑ ↑	9.2 (2.7)	134
F-12W	$\overline{F_{12W}}$ CMP S ₁ S ₂	3	レジスタ間(1ワード)の比較	$S_i, S_{i+1} <=> S_2, S_2+1 \rightarrow$ フラグ	S ₁ S ₂ O ₁ X ₁	ON	↑ ↑ 0 ↑ ↑	7.0 (2.4)	135
Fc12W	$\overline{F_{c12W}}$ CMP S ₁ n	3	レジスタと定数(1ワード)の比較	$S_i, S_{i+1} <=> n \rightarrow$ フラグ $n=000000\sim17777$	S ₁ S ₂ O ₁ X ₁	ON	↑ ↑ 0 ↑ ↑	7.0 (2.4)	136
F-13W	$\overline{F_{13W}}$ AND S D	3	レジスタ間(1ワード)の論理積	$S, S+1 \cap D, D+1 \rightarrow D, D+1$	S _i D _i O _i X _i	f		2.3 (1.0)	137
Fc13W	$\overline{F_{c13W}}$ AND n D	3	レジスタと定数(1ワード)の論理積	$n \cap D, D+1 \rightarrow D, D+1$	D _i X _i	f		2.3 (1.0)	138
F-14W	$\overline{F_{14W}}$ OR S D	3	レジスタ間(1ワード)の論理和	$S, S+1 \cup D, D+1 \rightarrow D, D+1$	S _i D _i O _i X _i	f		2.3 (1.0)	139
Fc14W	$\overline{F_{c14W}}$ OR n D	3	レジスタと定数(1ワード)の論理和	$n \cup D, D+1 \rightarrow D, D+1$ $n=000000\sim17777$	D _i X _i	f		2.3 (1.0)	140
F-17W	$\overline{F_{17W}}$ XNR S D	3	レジスタ間(1ワード)の一致	$S, S+1 \oplus D, D+1 \rightarrow D, D+1$	S _i D _i O _i X _i	f		2.3 (1.0)	141
Fc17W	$\overline{F_{c17W}}$ XNR n D	3	レジスタと定数(1ワード)の一致	$n \oplus D, D+1 \rightarrow D, D+1$	D _i X _i	f		2.3 (1.0)	142
F-18W	$\overline{F_{18W}}$ XOR S D	3	レジスタ間(1ワード)の排他的論理和	$S, S+1 \oplus D, D+1 \rightarrow D, D+1$	S _i D _i O _i X _i	f		2.3 (1.0)	143
Fc18W	$\overline{F_{c18W}}$ XOR n D	3	レジスタと定数(1ワード)の排他的論理和	$n \oplus D, D+1 \rightarrow D, D+1$ $n=000000\sim17777$	D _i X _i	f		2.3 (1.0)	144
F-20	$\overline{F_{20}}$ (M) ① ② ③ ④	2	メンテナス 出力指示端子 ①出力 ②MIO番号(000~777) ③MIOアドレス(000~999) ④MIOアドレス(000~999)	出力指示端子ONの時①、②、③の出力情報 とのMIOアドレスを④で指定のMIO番号の データメモリに書き込む。	S _i D _i O _i X _i	出力指示端子 ON		2.5	145

命令語	シンボル	語数	機能	演算内容	間接アドレスの指定	実行条件	フロッピー	処理時間(S)	ページ
F-47	F-47 ONLS	1	レベル演算条件セット	F-48(ONLR)までの命令の立上り演算条件をレベル演算条件ONで演算する。				1.5	146
F-48	F-48 ONLR	1	レベル演算条件リセット	レベル演算条件を終了し、新たなスキャンサイクルに移る。				1.1	146
F-49	F-49 ENDC	1	条件END			OFF		2.1	147
F-56	F-56 NEG S D	3	1バイトデータの10の補数	100-S → D	S D X	↑	0 ↑ 0 0	4.5 (2.2)	148
F-56W	F-56W NEG S D	3	1ワードデータの10の補数	10000-(S,S+1) → D, D+1	S D X	↑	0 ↑ 0 0	4.9 (2.2)	149
F-57	F-57 ZNEG S D	3	1バイトデータの2の補数	0-S → D	S D X	↑		3.0 (1.4)	150
F-57W	F-57W ZNEG S D	3	1ワードデータの2の補数	0-(S,S+1) → D, D+1	S D X	↑		3.3 (1.4)	151
F-58	F-58 ZBIT n S D	4	ONビット数の合計	ONビット数 → D n=0-7	S D X	↑		2.7+4.05B(1.4) (B=1-8)B:バイト数	152
F-60W	① F-60W D ② SFR	2	両方向シフトレジスタ(1ワード) ①シフト方向指示入力 ②データ入力 ③シフト入力 ④リセット入力	①シフト方向指示入力ONのとき 15 ← 0 → ②データ入力 ①シフト方向指示入力OFFのとき データ → 15 → 0 → ③シフト入力	D X	↑	0 ↑ ↑	5.7 (3.1)	163
F-61W	① F-61W ASFR	2	非同相シフトレジスタ(1ワード) ①シフト方向指示入力 ②シフト入力	①シフト方向指示入力ONのとき D-2, D-1 → D, D+1 ②シフト方向指示入力OFFのとき D+2, D+3 → D, D+1	D X	↑	0 ↑ 0	3.8 (2.0)	164
F-62W	① F-62W W/D C ② ③	2	BDD4桁のアップ・ダウンカウンタ ①アップ・ダウン指示入力 ②カウンタ入力 ③リセット入力	①アップ・ダウン指示入力ONのとき (D, D+1)+1 → D, D+1 ②アップ・ダウン指示入力OFFのとき (D, D+1)-1 → D, D+1	D X	↑	↑ ↑ ↑	6.0 (3.1)	165
F-63W	F-63W INC D	2	1バイト加算カウンタ(1ワード)	(D, D+1)+1 → D	D X	↑	0 ↑ ↑	4.6 (2.5)	166
F-64W	F-64W DEC D	2	1バイト減算カウンタ(1ワード)	(D, D+1)-1 → D	D X	↑	0 ↑ ↑	4.6 (2.5)	167
F-70W	F-70W FILE n S D	4	nワード一括転送	S, ..., S+2n-1 → D, D+1 D+2n-1	S D X	↑		8.9+0.9W(1.4) (W=1-256)W:ワード数	168
F-71W	F-71W DMS n D ₁ D ₂	4	8進定数(1ワード)一括転送	n → (D, D+1), ..., (D, D+1) n=00000-47777	D X	↑		5.5+0.45W(1.4) (W=1-512)W:ワード数	169
F-72W	F-72W DMPX n S D	4	ファイル1のレジスタへのnワード分配	X+(S, ..., X+(S)+2n-1 → (D, D+1), ..., (D, D+1)+2n-1 X...Sが含まれるターナメモリブロックの先頭アドレス n=000-977	S D X	↑		4.7+0.7W(1.4) (W=1-256)W:ワード数	160
F-73W	F-73W DPA n S D	4	ファイル1のレジスタからのnワード抽出	X+(D), ..., X+(D)+2n-1 X...Dが含まれるターナメモリブロックの先頭アドレス n=000-977	S D X	↑		4.9+0.9W(1.4) (W=1-256)W:ワード数	161
F-74	F-74 INFR n S D	4	nバイト転送	S, S+1 → D, D+1, ..., D+2n	S D X	↑		5.7+0.65B(1.4) (B=1-256)B:バイト数	162
F-74W	F-74W DMPX n S D	4	nワード転送	-2, D+2n-1 n=000-977	S D X	↑		5.9+0.65W(1.4) (W=1-256)W:ワード数	163

命令語	シンボル	語数	機能	演算内容	間接アドレスの指定		実行条件	フラグ		処理時間(μs)	ページ
					間接	直接		ゼロ	オーバーフロー		
F-100	F-100 ADRS #S D	3	間接アドレスの設定(ファイル0のみ)	#S → D, D+1 0 → D+2	S X	D X	f		2.8	164	
F-101	F-101 SEMI n file N D	4	間接アドレスの設定	n → D, D+1 n=00000~17777 file N → D+2 N=0~7	D X	D X	f		3.0	165	
F-102	F-102 MRO n file N D	4	直接指定アドレスレジスタからの読出(1バイト)	n: file N → D n=00000~17777 N=0~7	D X	D X	f		3.0	166	
F-102W	F-102W MRO n file N D	4	直接指定アドレスレジスタからの読出(1ワード)	n: file N, n+1: file N → D, D+1 n=00000~17776 N=0~7	D X	D X	f		3.0	167	
F-103	F-103 MWR S n file N	4	直接指定アドレスレジスタへの書込(1バイト)	S → n: file N n=00000~17777 N=0~7	S X	S X	f		3.6	168	
F-103W	F-103W MWR S n file N	4	直接指定アドレスレジスタへの書込(1ワード)	S, S+1 → n: file N, n+1: file N n=00000~17776 N=0~7	S X	S X	f		3.6	169	
F-130	F-130 BIT S ₁ S ₂	3	ビット抽出(間接指定)	Sのビット(S) → キャリーフラグ	S X	S X	ON 0 0 ↑ 0		3.7	170	
F-131	F-131 BIT n S	3	ビット抽出(直接指定)	Sのビットn → キャリーフラグ	S X	S X	ON 0 0 ↑ 0		3.7	171	
F-132	F-132 SR S D	3	ビットセット、リセット(間接指定) ①セット、リセット指示入力 ②入力条件	①の状態 → Dのビット(S)	S X	D X	ON		3.8 (1.4)	172	
F-133	F-133 SR n D	3	ビットセット、リセット(直接指定) ①セット、リセット指示入力 ②入力条件	①の状態 → Dのビットn	D X	D X	ON		3.6 (1.4)	173	
F-140	F-140 LAB LBN	2	ラベルの設定	PC(プログラムアドレス) → LBN(ラベル用レジスタ)					1.4	174	
F-141	F-141 JMP LBN	2	ラベルジャンプ	LBN → PC			ON		1.4	175	
F-142	F-142 CALL LBN	2	ラベルをサブルーチンコール	PC+2 → RAR(リターンアドレスレジスタ) LBN → PC			f		2.7	176	
F-143	F-143 RET	1	サブルーチンからのリターン	RAR → PC					2.2	176	
F-144	F-144 FOR n	2	ループ回数の設定	n → LGNT(ループカウンタ) PC+2 → LAR(ループアドレスレジスタ)			f		2.7	178	
F-145	F-145 NEXT	1	ループの終了	LGNT=0 PC+1					2.8	178	
F-153	F-153 BIN S D	3	BCD(8桁) → BIN(32ビット)変換	S, S+1, S+2, S+3 → 0, D+1, D+2, D+3 ①②③④⑤⑥⑦⑧	S X	D X	f 0 ↑ 0 0		16.0 (1.0)	179	
F-154	F-154 BCD S D	3	BIN(32ビット) → BCD(10桁)変換	S, S+1, S+2, S+3 → 0, D+1, D+2, D+3, D+4 ①②③④⑤⑥⑦⑧⑨⑩	S X	D X	f		19.0 (1.0)	180	
F-163	F-163 INC2 D	2	バイナリ加算(+2)カウンタ(1バイト)	<D>+2 → D	D X	D X	f ↑ 0 ↑ ↑		4.8 (2.5)	181	
F-163W	F-163W INC2 D	2	バイナリ加算(+2)カウンタ(1ワード)	<D, D+1>+2 → D, D+1	D X	D X	f ↑ 0 ↑ ↑		4.6 (2.5)	182	
F-164	F-164 DEC2 D	2	バイナリ減算(-2)カウンタ(1バイト)	<D>-2 → D	D X	D X	f ↑ 0 ↑ ↑		4.8 (2.5)	183	
F-164W	F-164W DEC2 D	2	バイナリ減算(-2)カウンタ(1ワード)	<D, D+1>-2 → D, D+1	D X	D X	f ↑ 0 ↑ ↑		4.6 (2.5)	184	
F-200	F-200 POR TASKn #S PORTn	4	ポートへの書込	TASKn → PORTn S(Nバイト) → PORTn	Sは間接指定のみ Dは間接指定のみ	Sは間接指定のみ Dは間接指定のみ	f ↑ ↑ ↑ 0		190.0 (5.0)	185	
F-201	F-201 POR TASKn PORTn #D	4	ポートからの読出	TASKn PORTn PORTn (D(Nバイト))	0は間接指定のみ	0は間接指定のみ	f ↑ ↑ ↑ 0		190.0 (5.0)	185	

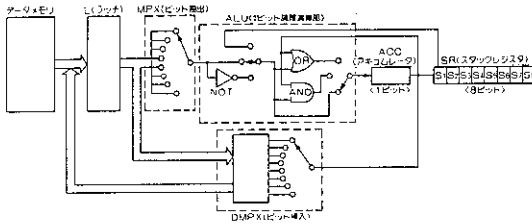
命令語	シンボル	語数	機能	演算内容	間接アドレ スの指定	実行 条件	フ ラ グ （ INT 0.055 0.056 0.057）	処理時間(μS) (内の値は非実行時	ページ
F-210	ADD S ₁ , S ₂ , D	4	レジスタ間のバイナリ加算 (8ビット+8ビット)	S ₁ +S ₂ →D	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	7.4 (2.3)	186
F-210w	ADD S ₁ , S ₂ , D	4	レジスタ間のバイナリ加算 (16ビット+16ビット)	(S ₁ , S ₂ +1)+(S ₂ , S ₂ +1) →D, D+1	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	6.8 (2.3)	187
Fc210	ADD S ₁ , n, D	4	レジスタと定数のバイナリ加算 (8ビット+8ビット)	S ₁ +n →D n=000~377	S ₁ , D O X X	↑ ↑ 0	↑ ↑	6.9 (2.3)	188
Fc210w	ADD S ₁ , n, D	4	レジスタと定数のバイナリ加算 (16ビット+16ビット)	(S ₁ , S ₁ +1)+n →D, D+1 n=000000~177777	S ₁ , D O X X	↑ ↑ 0	↑ ↑	6.4 (2.3)	189
F-211	SUB S ₁ , S ₂ , D	4	レジスタ間のバイナリ減算 (8ビット-8ビット)	S ₁ -S ₂ →D	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	6.6 (2.3)	190
F-211w	SUB S ₁ , S ₂ , D	4	レジスタ間のバイナリ減算 (16ビット-16ビット)	(S ₁ , S ₁ +1)-(S ₂ , S ₂ +1) →D, D+1	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	6.6 (2.3)	191
Fc211	SUB S ₁ , n, D	4	レジスタと定数のバイナリ減算 (8ビット-8ビット)	S ₁ -n →D n=000~377	S ₁ , D O X X	↑ ↑ 0	↑ ↑	6.4 (2.3)	192
Fc211w	SUB S ₁ , n, D	4	レジスタと定数のバイナリ減算 (16ビット-16ビット)	(S ₁ , S ₁ +1)-n →D, D+1 n=000000~177777	S ₁ , D O X X	↑ ↑ 0	↑ ↑	6.2 (2.3)	193
F-212	WDRK S ₁ , S ₂ , S ₃	4	ワードワコンパレータ(1バイトレジスタ間)	S ₁ <S ₂ , S ₁ <S ₃ , S ₂ <S ₃ S ₁ <S ₂ , S ₂ <S ₃ →フラグ	S ₁ , S ₂ , S ₃ O X X	↑ ↑ ON	↑ ↑	6.6 (2.0)	194
F-212w	WDRK S ₁ , S ₂ , S ₃	4	ワードワコンパレータ(1ワードレジスタ間)	(S ₁ , S ₁ +1)<(S ₂ , S ₂ +1) (S ₁ , S ₁ +1)<(S ₂ , S ₂ +1) (S ₂ , S ₂ +1)<(S ₃ , S ₃ +1) S ₁ <S ₂ , S ₂ <S ₃ →フラグ	S ₁ , S ₂ , S ₃ O X X	↑ ↑ ON	↑ ↑	6.8 (2.0)	195
Fc212	WDRK S ₁ , n ₁ , n ₂	4	ワードワコンパレータ(1バイト定数間)	S ₁ <n ₁ , n ₁ <S ₂ , n ₁ <n ₂ n ₁ <S ₁ , n ₂ <n ₁ →フラグ	S ₁ , D O X X	↑ ↑ ON	↑ ↑	6.5 (2.0)	196
Fc212w	WDRK S ₁ , n ₁ , n ₂	4	ワードワコンパレータ(1ワード定数間)	(S ₁ , S ₁ +1)<n ₁ , n ₁ <(S ₂ , S ₂ +1) n ₁ <(S ₂ , S ₂ +1), n ₂ <n ₁ →フラグ	S ₁ , D O X X	↑ ↑ ON	↑ ↑	6.3 (2.0)	197
F-215	MUL S ₁ , S ₂ , D	4	レジスタ間のバイナリ乗算 (8ビット×8ビット)	S ₁ ×S ₂ →D, D+1	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	6.8 (1.4)	198
F-215w	MUL S ₁ , S ₂ , D	4	レジスタ間のバイナリ乗算 (16ビット×16ビット)	(S ₁ , S ₁ +1)×(S ₂ , S ₂ +1) →D, D+1, D+2, D+3	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	8.0 (1.4)	199
Fc215	MUL S ₁ , n, D	4	レジスタと定数のバイナリ乗算 (8ビット×8ビット)	S ₁ ×n →D, D+1 n=000~377	S ₁ , D O X X	↑ ↑ 0	↑ ↑	6.4 (1.4)	200
Fc215w	MUL S ₁ , n, D	4	レジスタと定数のバイナリ乗算 (16ビット×16ビット)	(S ₁ , S ₁ +1)×n →D, D+1, D+2, D+3 n=000000~177777	S ₁ , D O X X	↑ ↑ 0	↑ ↑	7.3 (1.4)	201
F-216	DIV S ₁ , S ₂ , D	4	レジスタ間のバイナリ除算 (8ビット+8ビット)	S ₁ ÷S ₂ →D, D+1 高(D)除(D+1)	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	11.1 (2.3)	202
F-216w	DIV S ₁ , S ₂ , D	4	レジスタ間のバイナリ除算 (16ビット+16ビット)	(S ₁ , S ₁ +1)÷(S ₂ , S ₂ +1) →D, D+1, D+2, D+3 高(D, D+1)除(D+2, D+3)	S ₁ , S ₂ , D O X X	↑ ↑ 0	↑ ↑	10.9 (2.3)	203
Fc216	DIV S ₁ , n, D	4	レジスタと定数のバイナリ除算 (8ビット+8ビット)	S ₁ ÷n →D, D+1 高(D)除(D+1)	S ₁ , D O X X	↑ ↑ 0	↑ ↑	11.6 (2.3)	204
Fc216w	DIV S ₁ , n, D	4	レジスタと定数のバイナリ除算 (16ビット+16ビット)	(S ₁ , S ₁ +1)÷n →D, D+1, D+2, D+3 高(D, D+1)除(D+2, D+3)	S ₁ , D O X X	↑ ↑ 0	↑ ↑	10.4 (2.3)	205

- 注1 MDとF-20, F-53とF-03W, F-54とF-04Wはそれぞれ同一命令です。
- 注2 間接アドレ指定する場合は、レジスタには、偶数アドレスを設定してください。
- 注3 ワード処理命令の場合は、S、D等のレジスタには偶数アドレスを設定してください。
- 注4 処理時間は、細かく場合分けが可能ですので、表中の値は平均値を示しています
- 注5 スキャンタイムが100ms以上になると、TMR、0.1秒クロック、1秒クロックに誤差を生じます。
- 注6 CNT、F-60, F-62, F-60w, F-62wのレジセット条件はシステムメモリ(＃202)の設定により決まります。(000...0N)レジット、001...0FFFレジット)

○.....間接アドレ指定可
 ×.....間接アドレ指定不可
 「.....入力の立上り(OFF→ON)で実行する。
 |.....演算により影響を受け変化する。
 0.....演算の結果、0となる。

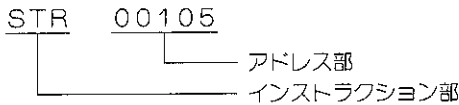
3-2 ビット処理部の動作

ビット処理とは、接点信号の論理演算のことでW100のビット処理部の概略ブロック図を示します。



(1) L(ラッチ)

ビット処理命令は、インストラクション部とアドレス部で構成されます。

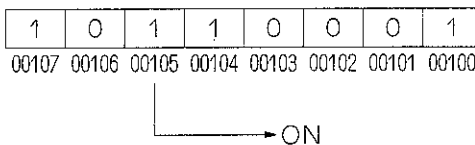


アドレス部はデータメモリのリレー領域(入出力リレー、補助リレー、キーリレー、汎用リレー)のリレー番号を表わします。データメモリからリレーのON/OFF情報を読み出す場合、そのリレー番号が含まれる1バイト(8ビット)の内容をまとめてL(ラッチ)に読み出します。

STR 00105の場合、00100~00107の8ビットが読み出されることになります。

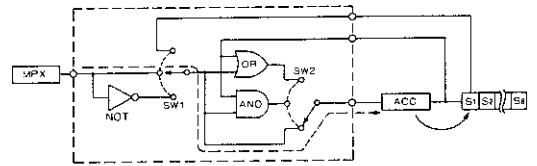
(2) MPX(マルチプレクサ)

L(ラッチ)に読み出された8ビットのうち、必要な1ビットを抽出します。STR 00105の場合00100~00107から00105のON/OFF情報が抽出されます。



(3) ALU(1ビット論理演算部)

命令のインストラクション部の内容に従い論理演算を行います。



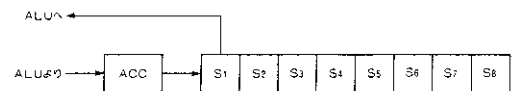
上図はSTR命令の場合の演算状態を示します。インストラクション部の内容により、SW1、SW2が切換えられます。

(4) ACC(アキュムレータ)

ALUの演算結果を格納する1ビットのレジスタです。

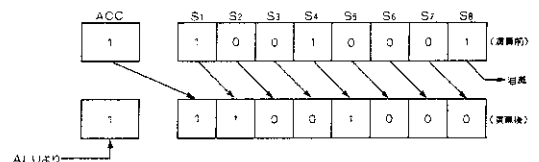
(5) SR(スタックレジスタ)

直並列回路の演算や、複数の入力条件をもつ応用命令の演算時に、演算の中間結果を記憶する8ビットのレジスタです。



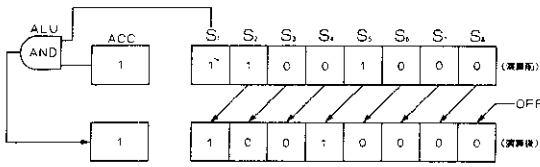
① STR、STR NOT命令実行時のSRの動き

- STR、STR NOT命令では、データメモリから読み出された1ビットのON/OFF情報がACCに入ります。(STR NOTでは反転後ACCに入ります。)
- それ以前にACCに入っていたON/OFF情報はS1に、S1の情報はS2に、以後S2→S3、S3→S4、S4→S5、S5→S6、S6→S7、S7→S8とシフトされ、S8に入っていた情報は消滅します。

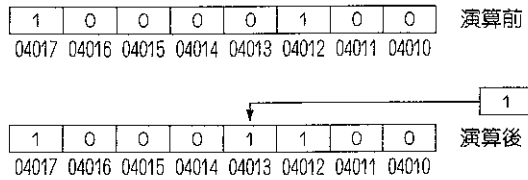


② AND STR、OR STR命令実行時のSRの動き

- AND STR、OR STR命令では、S1のON/OFF情報がALUに入り、ACCの内容との間でAND又はORの演算が行われ、演算結果はACCに格納されます。
- 演算後不要となったS1のON/OFF情報は消滅し、S1にはS2の情報が、S2にはS3が、以後S3→S4、S4→S5、S5→S6、S6→S7、S7→S8とシフトされ、S8にはOFFの情報が入ります。



(OUT 04013で、演算結果がONの場合)



注1 各ビット処理命令におけるビット処理部の動作は3-3 “基本命令の説明”をご参照ください。

(6) DMPX(デマルチプレクサ)

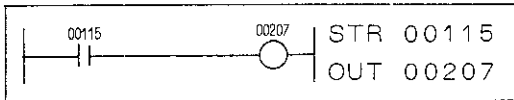
OUT命令では、L(ラッチ)に読出された8ビットのうち、命令のアドレス部で示される1ビットを、演算結果(ACCの内容)に書き換え、データメモリに1バイト分を転送します。

3-3 基本命令の説明

(1) STR/OUT

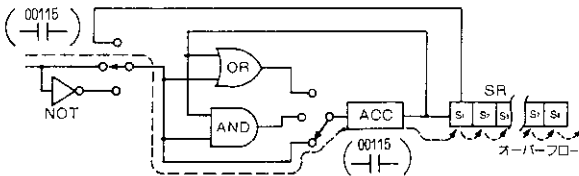
STR 指定されたデータメモリの内容(ON/OFF状態)をアキュムレータ(ACC)に格納します。また、以前にあったACCの内容をスタックレジスタ(SR)のS1にシフトします。

OUT アキュムレータ(ACC)の内容を指定されたデータメモリへ送ります。



STR 00115

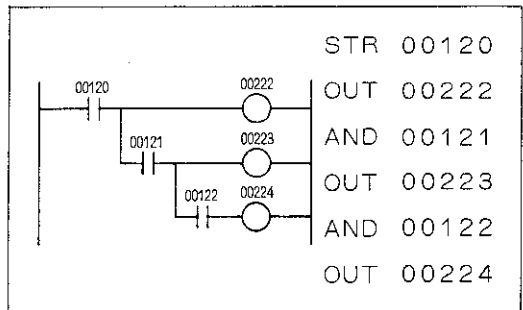
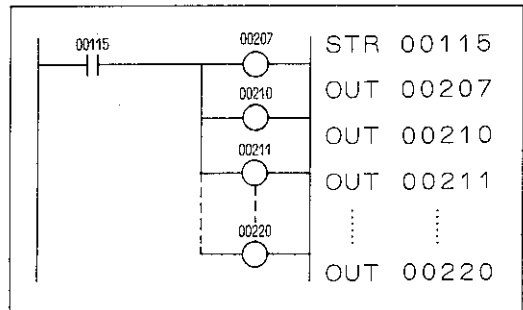
- L(ラッチ)…データメモリから(00110)~(00117)の8ビットが読出されます。
- MPX…L(ラッチ)内の8ビットから(00115)の1ビットを抽出します。
- ALU、ACC、SR…MPXの出力をそのままACCに書込みます。また、以前のACCの内容はSRのS1にシフトします。



OUT 00207

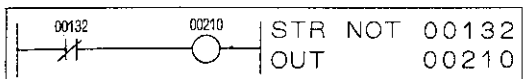
- L(ラッチ)…データメモリから(00200)~(00207)の8ビットが読出されます。
- MPX…OUT命令では関与しません。
- ALU、ACC、SR…ACC、SRの内容は不変です。
- DMPX…L(ラッチ)内の8ビットの内(00207)の1ビットをACCの内容に書き換え(00200)~(00207)の8ビットをデータメモリに送ります。

参考 OUT命令の演算後もACCの内容は変化しないため、次のようなプログラムも有効です。



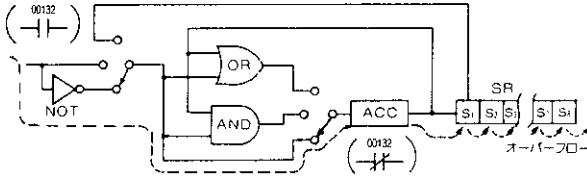
(2) STR NOT

- 指定されたデータメモリの内容を反転してACCに格納します。また、以前にあったACCの内容をSRのS1にシフトします。



STR NOT 00132

- L(ラッチ)…データメモリから(00130)~(00137)の8ビットが読出されます。
- MPX………L(ラッチ)内の8ビットから(00132)の1ビットを抽出します。
- ALU、ACC、SR…MPXの出力を反転してACCに書き込みます。
また、以前のACCの内容はSRのS1にシフトします。

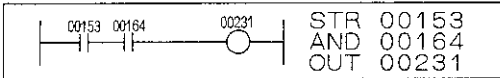


OUT 00210

データメモリの(00210)は $\overline{00132}$ の演算結果に書換えられます。

(3) AND

- 指定されたデータメモリの内容とACCの内容をAND演算してその結果をACCに格納します。

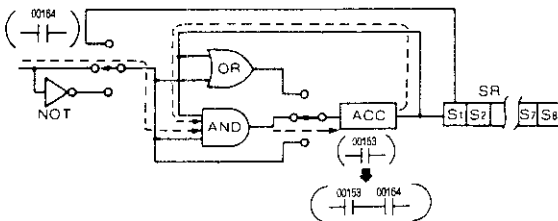


STR 00153

ACCにデータメモリの(00153)の内容が記憶されます。

AND 00164

- L(ラッチ)…データメモリから(00160)~(00167)の8ビットが読出されます。
- MPX………L(ラッチ)内の8ビットから(00164)の1ビットを抽出します。
- ALU、ACC、SR…ACCの内容(00153)とMPXの出力(00164)のANDを演算し、ACCに書き込みます。SRの内容は保持されます。



OUT 00231

データメモリの(00231)は $\overline{00153} \overline{00164}$ の演算結果に書換えられます。

(4) AND NOT

- 指定されたデータメモリの内容を反転し、ACCの内容とAND演算して、その結果をACCに格納します。

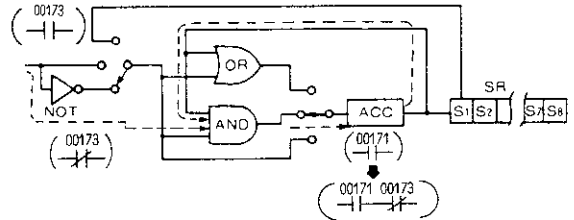


STR 00171

ACCにデータメモリの(00171)の内容が記憶されます。

AND NOT 00173

- L(ラッチ)…データメモリから(00170)~(00177)の8ビットが読出されます。
- MPX………L(ラッチ)内の8ビットから(00173)の1ビットを抽出します。
- ALU、ACC、SR…ACCの内容(00171)と、MPXの出力(00173)の反転したもののANDを演算しACCに書き込みます。SRの内容は保持されます。

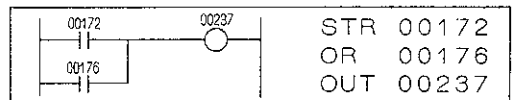


OUT 00235

データメモリの(00235)は $\overline{00171} \overline{00173}$ の演算結果に書換えられます。

(5) OR

- 指定されたデータメモリの内容とACCの内容をOR演算してその結果をACCに格納します。

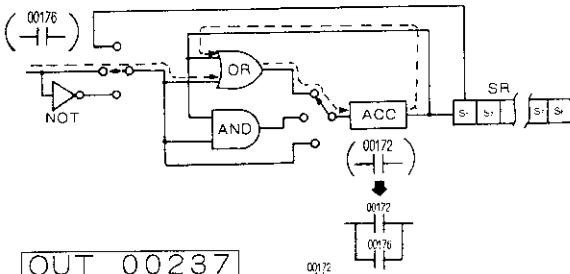


STR 00172

ACCにデータメモリの(00172)の内容が記憶されます。

OR 00176

- L(ラッチ)…データメモリから(00170)~(00177)の8ビットが読出されます。出されます。
- MPX………L(ラッチ)内の8ビットから(00176)の1ビットを抽出します。
- ALU、ACC、SR…ACCの内容(00172)とMPXの出力(00176)のORを演算し、ACCに書き込みます。SRの内容は保持されます。



OUT 00237

データメモリの(00237)は $\begin{matrix} 00172 \\ \text{AND} \\ 00176 \end{matrix}$ の演算結果に書換えられます。

(6) OR NOT

●指定されたデータメモリの内容を反転し、ACCの内容とOR演算して、その結果をACCに格納します。

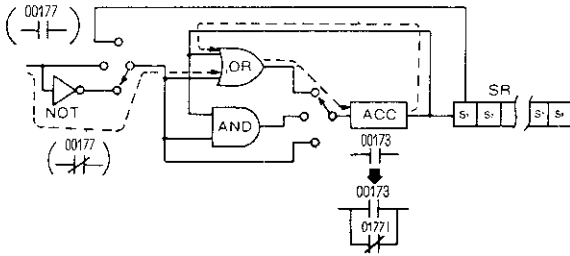


STR 00173

ACCにデータメモリの(00173)の内容が記憶されず。

OR NOT 00177

- L(ラッチ)…データメモリから(00170)～(00177)の8ビットが読出されます。
- MPX……………L(ラッチ)内の8ビットから(00177)の1ビットを抽出します。
- ALU、ACC、SR…ACCの内容(00173)とMPXの出力(00177)を反転したもののORを演算しACCに書込みます。SRの内容は保持されます。

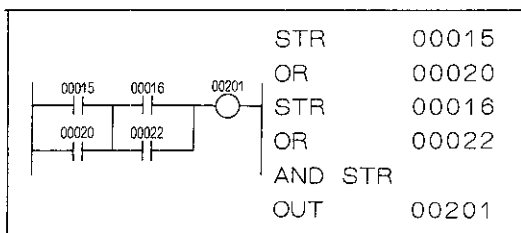


OUT 00240

データメモリの(00240)は $\begin{matrix} 00173 \\ \text{OR} \\ 00177 \end{matrix}$ の演算結果に書換えられます。

(7) AND STR

●スタックレジスタ(SR)のS1の内容とACCの内容をAND演算して、その結果をACCに格納します。



STR 00015

ACCにデータメモリの(00015)の内容が記憶されます。

OR 00020

ACCには $\begin{matrix} 00015 \\ \text{OR} \\ 00020 \end{matrix}$ の演算結果が記憶されます。

STR 00016

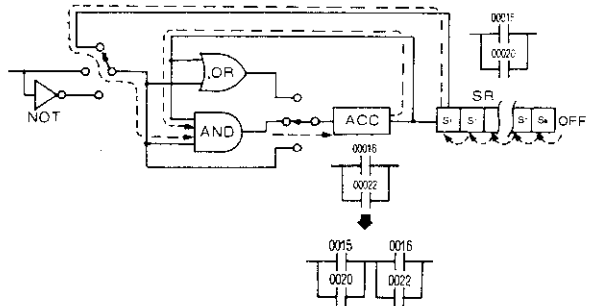
ACCに入っているそれ迄の演算結果 $\begin{matrix} 00015 \\ \text{OR} \\ 00020 \end{matrix}$ をSRのS1に待避させ、データメモリ(00016)の内容をACCに書込みます。

OR 00022

ACCには $\begin{matrix} 00016 \\ \text{OR} \\ 00022 \end{matrix}$ の演算結果が記憶されます。

AND STR

- L(ラッチ)…AND STR命令の場合 関与しません。
- MPX……………AND STR命令の場合 関与しません。
- ALU、ACC、SR…SRのS1の内容 $\begin{matrix} 00015 \\ \text{OR} \\ 00020 \end{matrix}$ とACCの内容 $\begin{matrix} 00016 \\ \text{OR} \\ 00022 \end{matrix}$ のANDを演算し、ACCに書込みます。

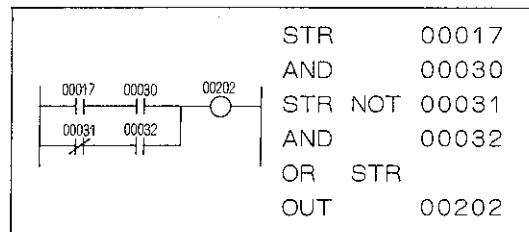


OUT 00201

データメモリの(00201)は $\begin{matrix} 00015 & 00016 \\ \text{AND} & \text{AND} \\ 00020 & 00022 \end{matrix}$ の演算結果に書換えられます。

(8) OR STR

●スタックレジスタ(SR)のS1の内容とACCの内容をOR演算して、その結果をACCに格納します。



STR 00017

ACCにデータメモリの(00017)の内容が記憶されます。

AND 00030

ACCには 00017 00030 の演算結果が記憶されます。

STR NOT 00031

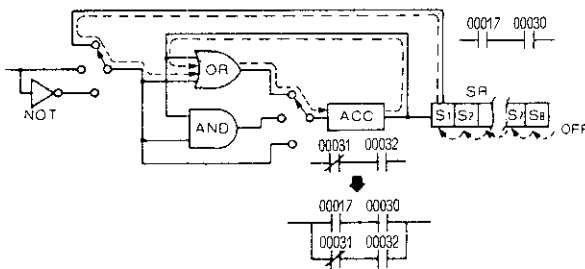
ACCに入っているそれ迄の演算結果 00017 00030 を SRのS1に待避させ、アータメモリ(00031)の内容を反転してACCに書き込みます。

AND 00032

ACCには 00031 00032 の演算結果が記憶されます。

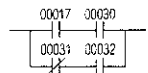
OR STR

- L(ラッチ)…OR STR命令の場合
関与しません。
- MPX……………OR STR命令の場合
関与しません。
- ALU、ACC、SR…SRのS1の内容 00017 00030 とACCの内容 00031 00032 のORを演算し、ACCに書き込みます。



OUT 00202

アータメモリ(00202)は 00017 00030 の演算結果に書換えられます。



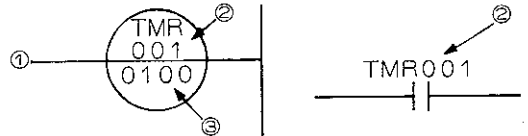
(9) TMR(タイマ命令)

TMR命令は0.1秒クロックを内部クロックとする減算式のタイマーです。スタート入力OFFの間、計数は行われず、現在値=設定値を維持し、TMR接点はOFFになっています。スタート入力ONになると0.1秒ごとに現在値は-1され、現在値が0になるとTMR接点がONし、スタート入力ONの間この状態を保持します。

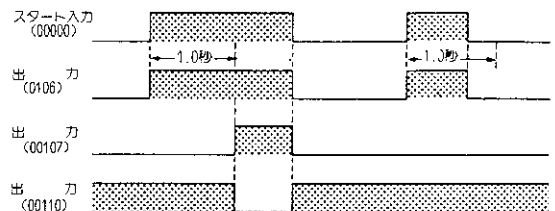
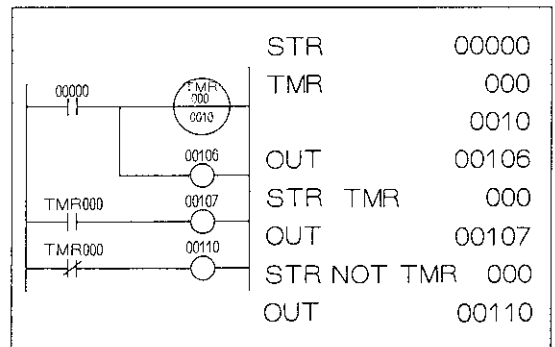
スタート入力	現在値	TMR接点
OFF	設定値	OFF
ON(現在値>0)	0.1秒ごとに-1される	OFF
ON(現在値=0)	0	ON
ON→OFF(現在値>0)	設定値にもどる	OFF
ON→OFF(現在値=0)	設定値にもどる	ON→OFF

TMRのシンボル

TMR接点のシンボル



- ①スタート入力 (ONでスタート)
- ②TMR番号 000~777(8進)……CNT、MDと共通使用
- ③設定値 0001~1999(BCD)……0.1秒単位 (0.1~199.9秒) 700~777(注4)



注1 TMR番号は、CNT、MDに共通使用しますので、CNT、MDに使用した番号は、TMRに使用しないでください。又、同一TMR番号の使用も避けてください。万一、同一番号を使用した場合、プログラム(ZW-101PG1)等のプログラムチェックによって、エラー表示します。

注2 TMR接点はTMR番号と同じ番号を指定し、a接点、b接点を何個でも使用できます。

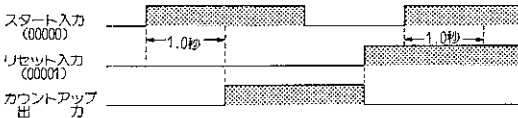
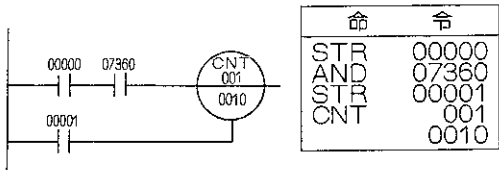
注3 TMRの現在値は、b 0000~b 1777の1024バイトに格納されます。2-3(4) "TMR、CNT、MDのアータ格納領域" をご参照ください。

注4 TMR700~TMR777までを10ms単位のタイマにするときは、システムメモリの#227に345(8)を設定します。

注5 PCの電源投入時、タイマはリセットされます。従って、タイマのスタート入力かON状態で、PCの電源が入っても、リセット機能が働き、現在値は設定値となります。

注6 タイマ命令はシステムメモリ(#201)にタイマリセット条件を設定することにより停電時の状態を記憶することもできます。2-4 “システムメモリ”の項をご参照ください。

注7 接点07360(0.1秒フロック)とCNT命令を利用して停電記憶のタイマーや、スタート条件とリセット条件の違うタイマを実現することができます。



(10) CNT(カウンタ命令)

CNT命令は計数入力の立上りで1回計算する減算式のカウンタです。

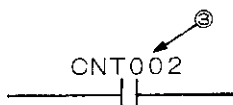
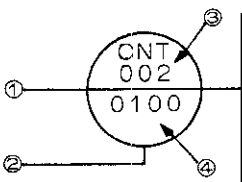
リセット入力かONの間、計数入力かOFF→ONに変化しても計数は行われず、現在値=設定値を維持し、CNT接点はOFFになっています。

リセット入力かOFFの間に、計数入力かOFF→ONに変化することに現在値は-1され、現在値が0になるとCNT接点がONし、リセット入力かOFFの間この状態を保持します。

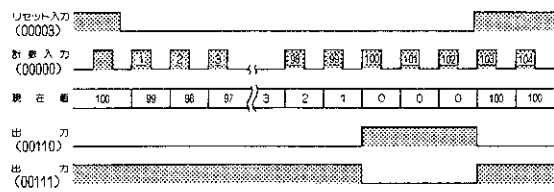
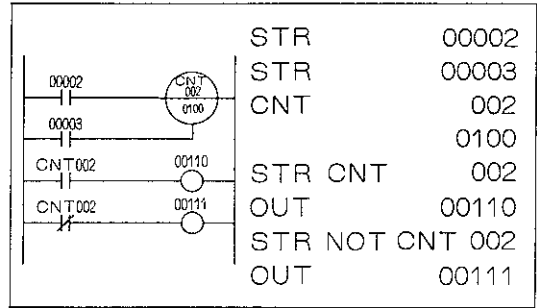
リセット入力	現在値	CNT接点
ON	設定値	OFF
OFF(現在値>0)	計数入力かOFF→ONとなることに-1	OFF
OFF(現在値=0)	0	ON
OFF→ON(現在値>0)	設定値にもどる	OFF
OFF→ON(現在値=0)	設定値にもどる	ON→OFF

CNT命令のシンボル

CNT接点のシンボル

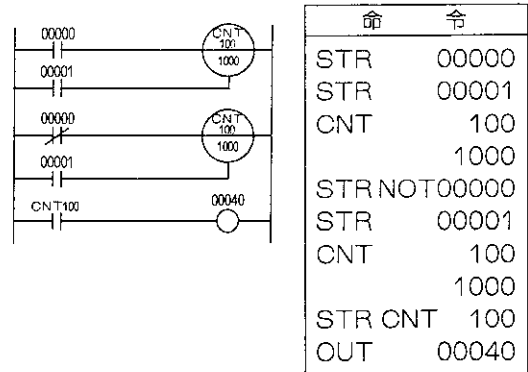


- ①計数入力 (OFF→ONを検知)
- ②リセット入力 (ONでリセット)
- ③CNT番号 000~777(8進)……TMR、MDと共通使用
- ④設定値 0001~1999(BCD)

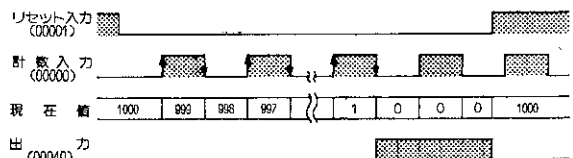


注1 CNT番号は、TMR、MDに共通使用していますので、TMR、MDに使用した番号は、CNTに使用しないでください。万一、同一番号を使用した場合、プログラマ(ZW-101PG1)等のプログラムチェックによってエラー表示します。又、同一CNT番号を使用してもエラー表示しますが意図的に同一番号を使用する場合、この警告は無視してください。

(例) 計数入力の立上り、立下りで計数するカウンタ。



●計数入力かOFF→ONに変化したとき、ON→OFFに変化したときのいずれの場合も減算するカウンタです。

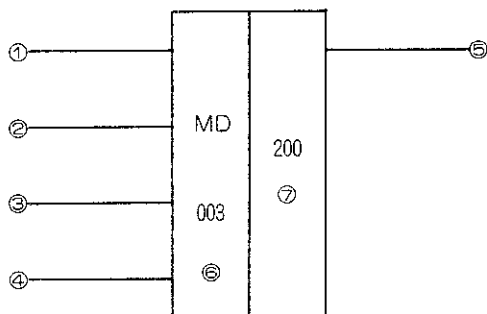


- 注2** CNT接点は、CNT番号と同じ番号を指定し、a接点、b接点を何個でも使用できます。
- 注3** カウントアップすると以後の入力を無視します。再び、計数をはじめるときはリセット入力を一旦ONした後、再びOFFにするか、プログラマ(ZW-101PG1)等により、強制リセット後に計数を開始してください。
- 注4** 計数入力と、リセット入力と同時にONの場合、リセットが優先されます。
- 注5** CNTの現在値はb0000~b1777の1024バイトに格納されます。2-3(4)“TMR、CNT、MDのデータ格納領域”の項をご参照ください。
- 注6** 停電時カウンタは現在値を記憶しています。ただしリセット入力が電源投入時ONとなる場合、現在値がリセットされてしまいます。停電時にも現在値を記憶する必要がある場合、電源投入時OFFとなるリセット入力を加えてください。
- 注7** リセット入力はシステムメモリ(#202)にリセット条件を設定することにより“OFFでリセット”することもできます。
- 注8** 10ms単位のタイマを使用するときCNT700~CNT777は使用できません。

(11) MD(メンテナンスディスプレイ)

MD(メンテナンスディスプレイ)命令は、被制御機器の動作状態の監視情報や、故障発生時の原因究明用情報をプログラマ等の周辺機器に表示したり、外部に出力する命令です。

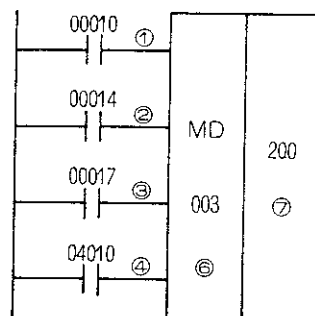
(1)シンボルの説明



① ② ③	入力情報	⑦のMDデータと共に外部に出力する接点情報で00000~15777の各リレー、TMR・CNTの接点を使用できます。
④	出力指示条件	⑥で指定したMD番号のデータメモリ又はリレー領域に、①、②、③の接点情報および⑦のMDデータを出力するかどうか指示する入力で、00000~15777の各リレー、TMR・CNTの接点を使用できます。ONのとき出力されます。OFFになっても接点情報、MDデータは変化しません。

⑤	MD拡張出力	MD命令を同一出力指示条件で連続して使用するとき、それぞれのMD命令に④の条件をプログラムする必要はありません。詳細は次項“2MD命令のプログラム手順”の項をご参照ください。
⑥	MD番号	MD命令は①、②、③の接点情報、⑦のMDデータの各情報を格納するデータメモリ領域としてTMR、CNTの現在値格納領域(b0000~b1777)またはリレー領域(00000~15777)を使用します。 (1)TMR、CNT領域を使用するとき TMR、CNTと同様000~777の番号でプログラムし、情報はプログラマ等でモニタします。 (由)TMR、CNTで使った番号と重複して使用することはできません。 (2)リレー領域を使用するとき バイトアドレスC0x×x×xでプログラムします。たとえば、C0000とプログラムすると、C0000、C0001の2バイトがMD用の領域となります。出力ユニットが装着されている領域を使用すると、①、②、③の接点情報と、⑦のMDデータを外部出力(表示)することができます。
⑦	MDデータ	BCDコードで000~999の任意の数値を使用することができます。工程番号、リレー番号、外部機器番号等と関連付けてプログラムします。

(2) MD命令のプログラム手順



```

STR 00010 —①
STR 00014 —②
STR 00017 —③
STR 04010 —④
MD 003 —⑥
    200 —⑦

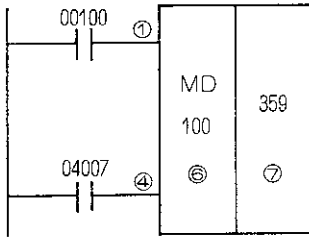
```

} 入力情報
} 出力指示
MD番号
MDデータ

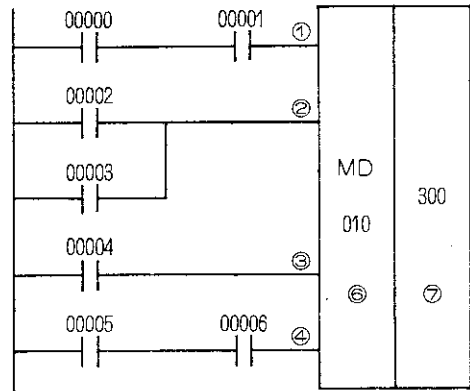
注1 入力情報をモニタ（外部出力）する必要のない場合、プログラムする必要はありません。

注2 入力情報、出力指示条件とも単一条件でない複雑な論理演算結果でもかまいません。

(例1)

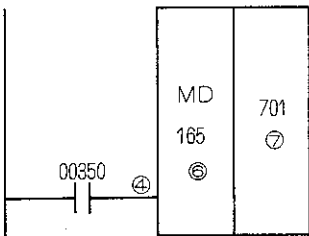


STR 00100 —① 入力情報
 STR 04007 —④ 出力指示
 MD 100 —⑥ MD番号
 MD 359 —⑦ MDデータ



STR 00000) —①
 AND 00001) —① 入力情報
 STR 00002) —②
 OR 00003) —②
 STR 00004) —③
 STR 00005) —④ 出力指示
 AND 00006) —④
 MD 010 —⑥ MD番号
 MD 300 —⑦ MDデータ

(例2)

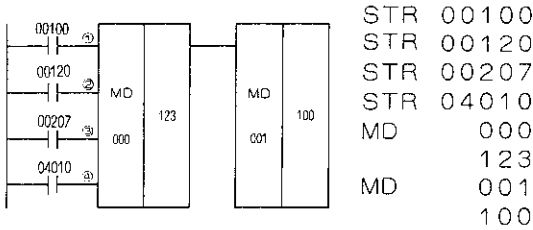


STR 00350 —④ 出力指示
 MD 165 —⑥ MD番号
 MD 701 —⑦ MDデータ

MD命令演算時のスタックレジスタの推移

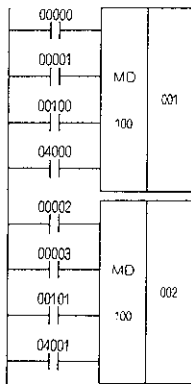
	アキュムレータ		スタックレジスタ		
	ACC		S1	S2	S3
STR 00000	00000 ├──┤				
AND 00001	00000 00001 ├──┤├──┤				
STR 00002	00002 ├──┤	→	00000 00001 ├──┤├──┤		
OR 00003	00002 ├──┤ 00003 ├──┤	→	00000 00001 ├──┤├──┤		
STR 00004	00004 ├──┤	→	00002 ├──┤ 00003 ├──┤	00000 00001 ├──┤├──┤	
STR 00005	00005 ├──┤	→	00004 ├──┤	00002 ├──┤ 00003 ├──┤	00000 00001 ├──┤├──┤
AND 00006	00005 00006 ├──┤├──┤	→	00004 ├──┤	00002 ├──┤ 00003 ├──┤	00000 00001 ├──┤├──┤
MD 010 300	出力指示④		入力情報③	入力情報②	入力情報①

注3 MD命令の演算実行後もアキュムレータおよびスタックレジスタの状態は変化しません。従って同一出力指示条件でMD命令を連続使用するときには次のようにプログラムすることができます。

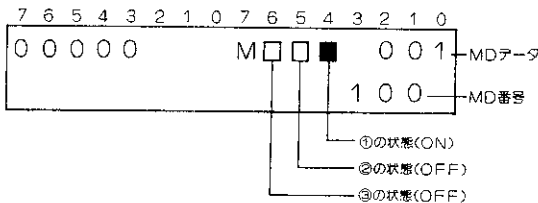


(3) MD情報モニタ

プログラマ(ZW-101PG1)でMD情報をモニタすると次のように表示されます。



(MD番号100をモニタ)

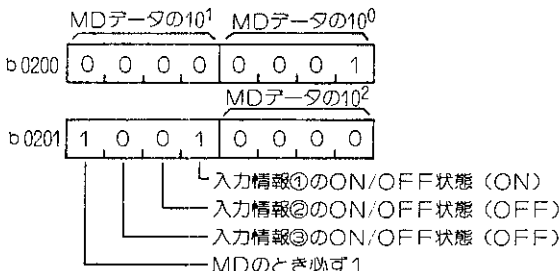


プログラマの表示から次のような情報が得られます。

MDデータが001であるから

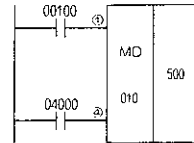
- a. 補助リル-04000がONで04001はOFF
- b. 表示中の入力情報は ①……00000 (ON)
②……00001 (OFF)
③……00100 (OFF)

参考 MD番号100のMD情報はデータメモリのb0200、b0201に格納されています。



注1 入力情報①、②、③でプログラム上使用していないものがあるとき、モニタした場合の入力情報の表示にご注意ください。

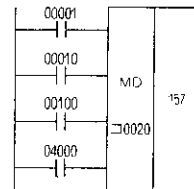
- 下図のような場合、MD 010の演算時入力情報①はスタックレジスタS1に、出力指示条件④はアキュムレータに格納されています。スタックレジスタS2、S3にはそれ以前の演算で使用された中間結果が残っているため、MD情報としては全く無意味なものです。



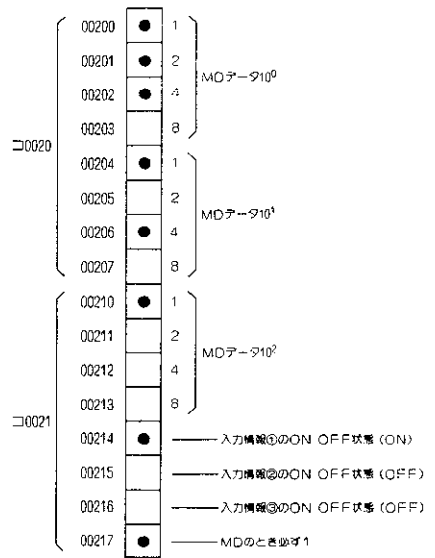
注2 MD番号は本例のように重複して使用することができますが、出力指示条件が同時にONになった場合、プログラム順が後の方の出力指示条件が有効となります。(例では04001が有効)

(4) MD情報の外部出力

MD番号の替りにデータメモリのリレー領域をバイトアドレスで指定することにより、MD情報を外部に出力したり、データリンク機能を使って他のPCに伝達したりすることができます。



C0020と指定することで、C0020、C0021の2バイトにMD情報が出力されます。C0020、C0021には出力ユニットを装着しておきます。



● EDG ON

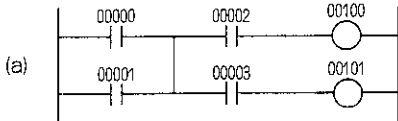
3-4 ラダー設計に関する留意事項

PCはプログラムメモリを順次読み出し、その内容に基づき演算を行う直列処理方式であるため、リレー盤用のラダー図をそのまま適用できない場合があります。また、リレー盤では必要であった廻り込み防止ダイオードが不要となったり、補助接点の使用数に制限が無い等の違いもあります。

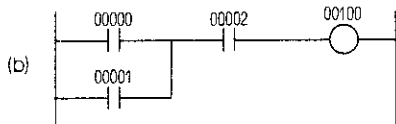
以下のリレー盤でのラダー設計とPCでのラダー設計の相違点を十分理解し、効率の良いラダー図を設計してください。

(1) リレー盤用ラダー図から書換えを必要とする回路

(例1)



(a)のラダー図は、このままではPCでは使用できません。



(b)の部分は

命 令	
STR	00000
OR	00001
AND	00002
OUT	00100

というプログラムで演算可能です。

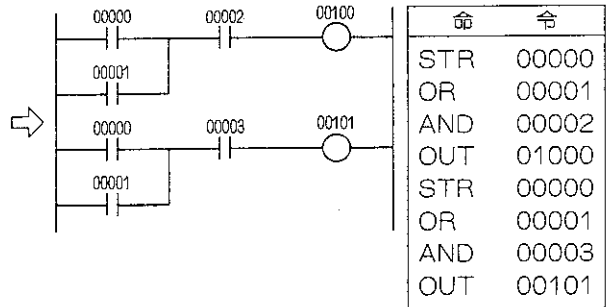
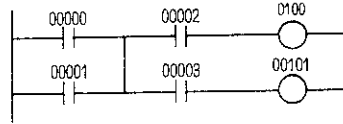
(b)のプログラムを演算する場合のACC (アキュムレータ) の状態推移は、次のようになります。

命 令	ACCの内容
STR 00000	00000
OR 00001	
AND 00002	
OUT 00100	

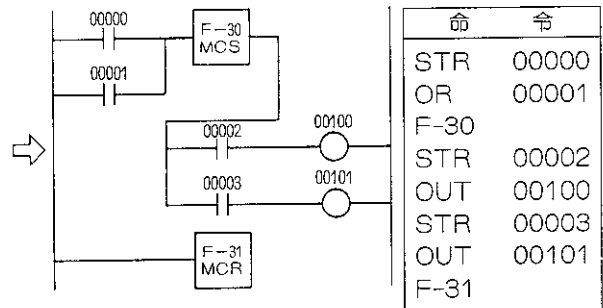
ACCにはプログラムの1命令を演算することに演算結果が0または1で入ります。

したがってAND 00002まで演算すると $\frac{00000}{00001}$ の演算結果はすでに消滅していて、これを00003に反映することはできません。

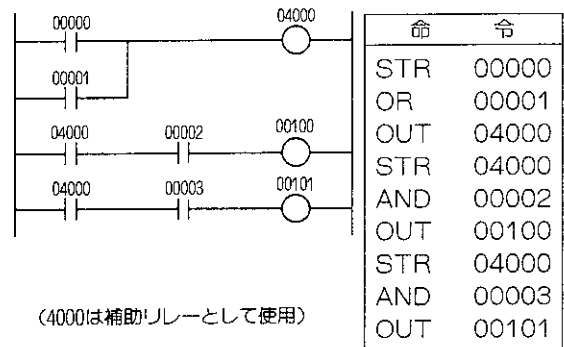
PC用のラダー図としては次のように書換えます。



または



または

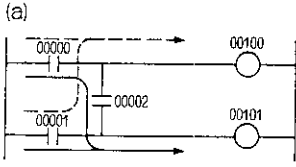


(4000は補助リレーとして使用)

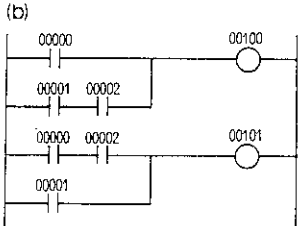
F-30 (MCS)、F-31 (MCR)に関しては、3-6 “応用命令の説明”をご参照ください。

(例2)

(a)のリレー盤のラダー図では、00002に00000からと、00001からの両方向に電流が流れ、(b)のPC用に書換えたラダー



一図と同様の動作をします。

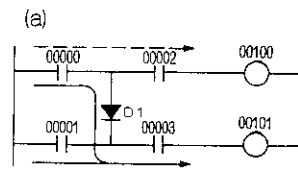


命 令	
STR	00000
STR	00001
AND	00002
OR STR	
OUT	00100
STR	00000
AND	00002
OR	00001
OUT	00101

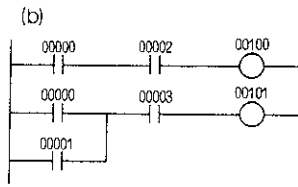
PCでは(a)の00002のようにラダー図上の1つの接点シンボルに両方向に電流が流れるような考え方は成り立ちません。PCの演算はプログラムメモリをアドレス0からEND命令まで順次スキャンする方式のため、ラダー図上の同一接点シンボルを2度通るような処理は行いません。

(例3)

(a)のリレー盤の回路は通り込み防止ダイオードD1の働きにより、00001から00002には電流は流れず、(b)のPC用



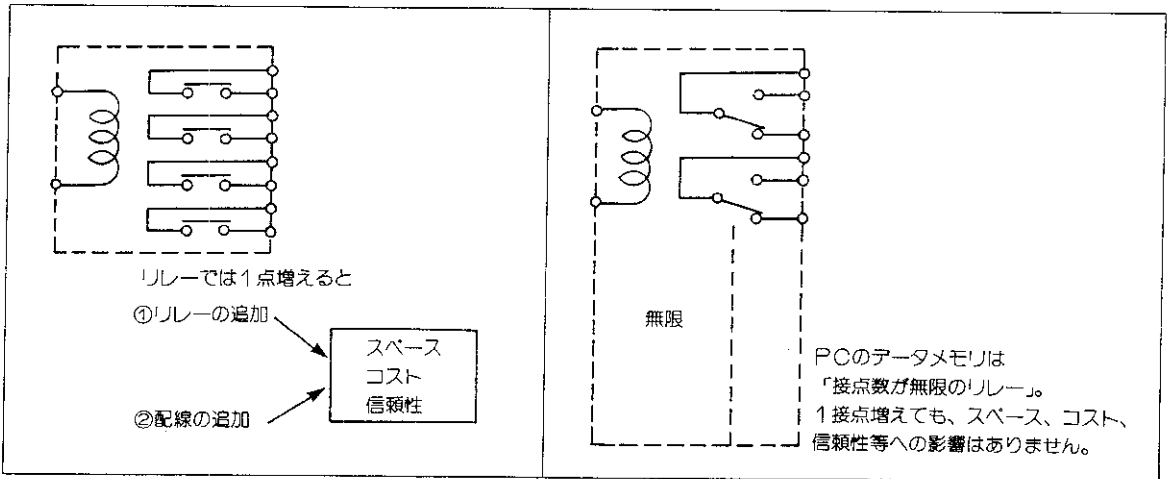
に書き換えたラダー図と同様の動作をします。



命 令	
STR	00000
AND	00002
OUT	00100
STR	00000
OR	00001
AND	00003
OUT	00101

PCでは(a)のD1のような通り込み防止ダイオードをプログラムすることはできません。

(例1)、(例2)、(例3)はリレー盤では、接点数の少ないリレーが使用できることや、盤内の配線が簡単になるため、ごく一般的に使われるテクニックですが、PCにはデータメモリという「接点数が無数にあるリレー」を使用しているため、接点数を制約する努力は不要で、むしろ誰が見ても理解できるラダー図の設計の方が望まれます。



(2) 入出力一括処理方式

2-7 “運転サイクル” で説明しましたように、W100では毎スキャンサイクルに“入出力処理”というデータメモリと入出力ユニット間でデータの交換を行う処理があります。

入出力処理では、ベースユニットに装着された入出力ユニットをリレー番号の若い方から順にスキャンし、

①入力ユニットであれば

入力ユニットに接続された外部接点のON/OFF状態をデータメモリに書込みます。

②出力ユニットであれば

当該のデータメモリのON/OFF状態を讀出し、出力ユニットのラッチに書込みます。

入出力処理で、ベースユニットに装着された全ての入出力ユニットに対して以上の処理を行った後にユーザプログラム処理に入ります。

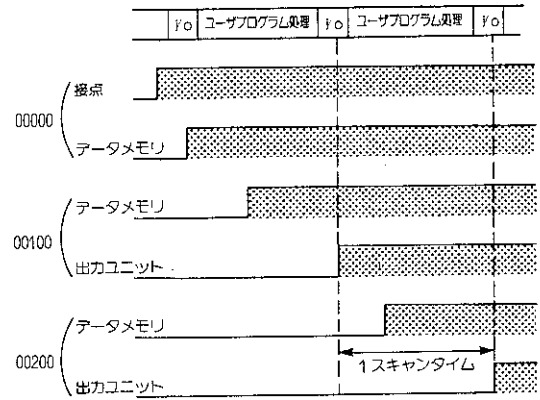
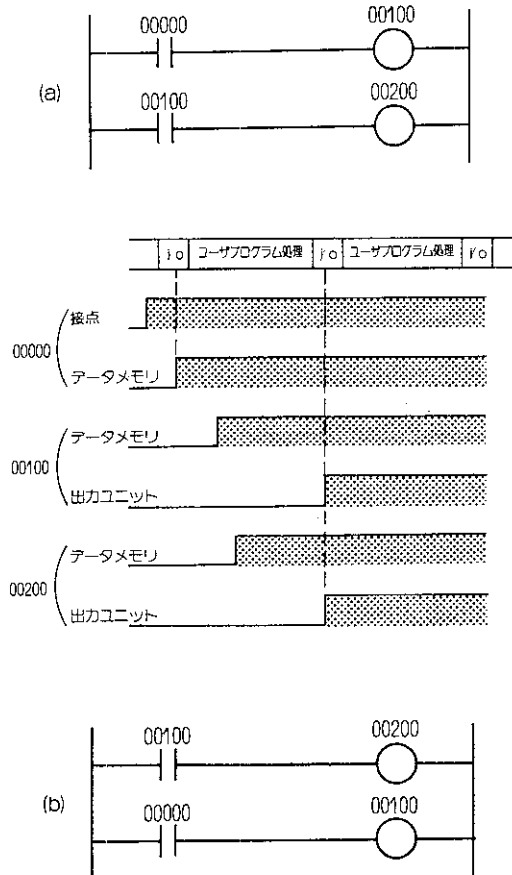
このように入出力ユニットに対する処理を一括して行うPCでは次の事項を念頭に置いてラダー設計をする必要があります。

- (1) 外部接点のON/OFF状態の変化は1スキャンに1度の入出力処理でデータメモリに取り込まれます。したがって、ユーザプログラム処理中に外部機器のON/OFF状態が変化しても、そのスキャンサイクル中はデータメモリ（入力として割当てられているもの）の内容は変化しません。このため“入力レーシング現象”(2-7(3)⑧)“ユーザプログラム処理”参照)は発生しません。
- (2) 演算結果のON/OFF状態をデータメモリから出力ユニットに書込むのは1スキャンに1度の入出力処理で行われます。したがって演算結果が出力ユニットに出力されるのは、次のスキャンの入出力処理ということになります。

〔3〕プログラム順序による影響

PCはプログラムの先頭からEND命令までを直列に演算し、これを何度も繰り返します。(サイクリック・スキヤニング方式)

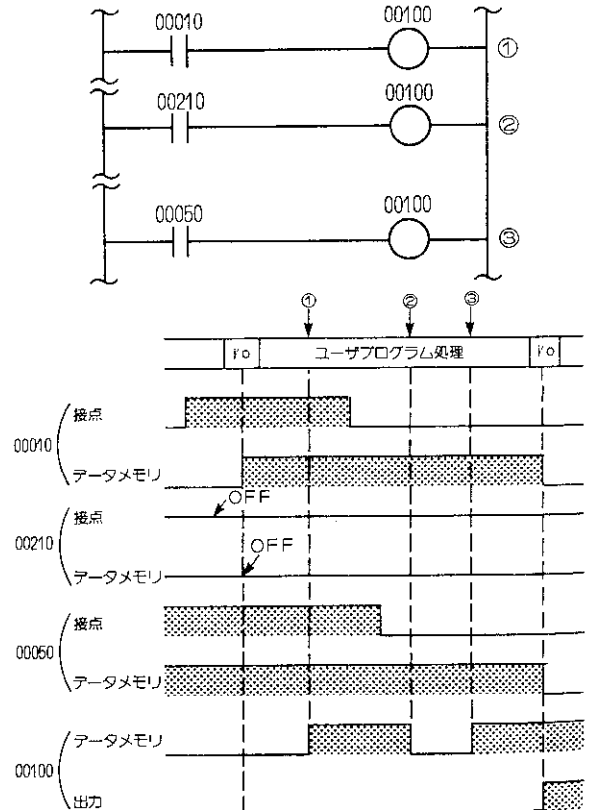
- (1) プログラム順を入れ替えると異なった動作をすることがあります。



(a)のプログラムでは、入力00000がONになると、出力00100、00200は同一スキャン内でONとなりますが、(b)では1スキャン遅れて00200がONになります。コイルの補助接点を使う場合、「コイルの前に書かれた補助接点の状態変化は、コイルの状態が変わった次のスキャンに生じる」ということを考慮してプログラムする必要があります。

- (2) コイルの2重使用

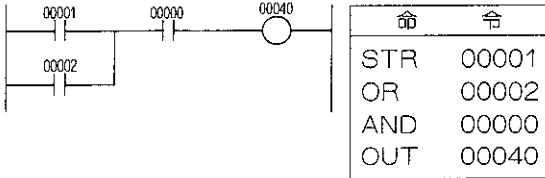
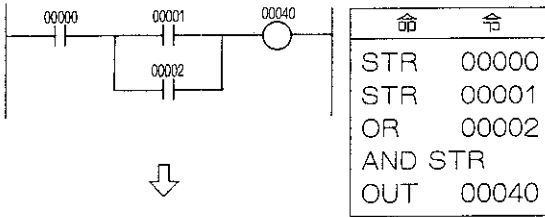
同一のリレー番号をコイルとして複数回使用すると、それぞれのプログラム内容に応じデータメモリの内容は変化し、出力ユニットには一番最後に書かれたプログラムの演算結果がデータメモリから書込まれます。



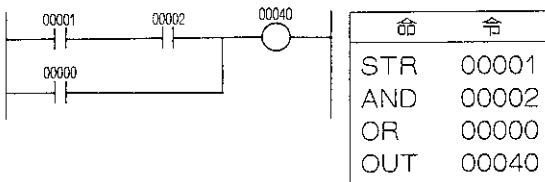
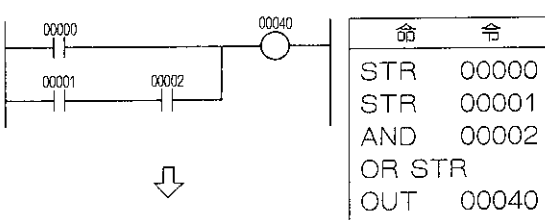
〔4〕 プログラムの簡略化

シーケンス回路によっては、回路を書換えることによってプログラムが簡単になることがあります。

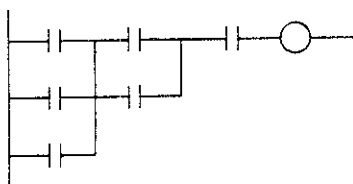
(例1)



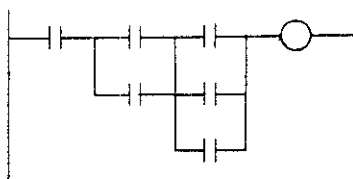
(例2)



一般に左下りの回路を作るとプログラムが簡単になります。



左下りの回路

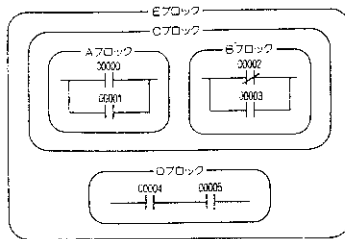
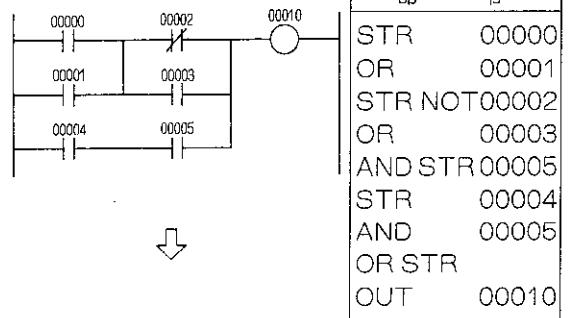


右下りの回路

〔5〕 直並列回路のプログラム

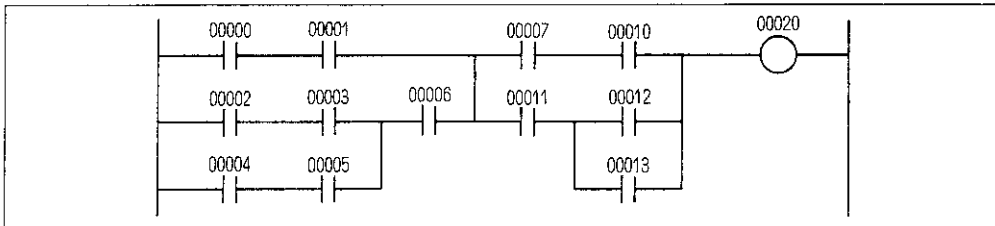
直並列回路をプログラムする場合にはまず、小さなブロックに分割し、その小さなブロック毎にプログラムし、最終的に1つの大きなブロックになるようにします。

(例1)



	命 令	アキュムレータ ACC	スタックレジスタ S1
A	STR 00000	00000	直前のACCの状態
	OR 00001	00000 00001	
B	STR NOT 00002	00002	00000 00001
	OR 00003	00002 00003	00000 00001
C	AND STR	00000 00002 00001 00003	
D	STR 00004	00004	00000 00002 00001 00003
	AND 00005	00004 00005	00000 00002 00001 00003
E	OR STR	00000 00002 00001 00003 00004 00005	
	OUT 00010	00000 00002 00001 00003 00004 00005	

(例2)



命令	アキュムレータ ACC	スタックレジスタ		
		S1	S2	S3
STR 00000	00000	直前のACCの状態		
AND 00001	00000 00001			
STR 00002	00002	00000 00001		
AND 00003	00002 00003	00000 00001		
STR 00004	00004	00002 00003	00000 00001	
AND 00005	00004 00005	00002 00003	00000 00001	
OR STR	00002 00003 00004 00005	00000 00001		
AND 00006	00002 00003 00004 00004 00005	00000 00001		
OR STR	00000 00001 00002 00003 00004 00004 00005			
STR 00007	00007	00002 00001 00002 00003 00006 00004 00005		
AND 00010	00007 00010	00002 00001 00002 00003 00006 00004 00005		
STR 00011	00011	00007 00010	00000 00001 00002 00003 00006 00004 00005	
STR 00012	00012	00011	00007 00010	00000 00001 00002 00003 00006 00004 00005
OR 00013	00012 00013	00011	00007 00010	00000 00001 00002 00003 00006 00004 00005
AND STR	00011 00012 00013	00007 00010	00000 00001 00002 00003 00006 00004 00005	
OR STR	00007 00010 00011 00012 00013	00003 00001 00002 00003 00006 00004 00005		
AND STR	00000 00001 00007 00010 00012 00003 00006 00011 00012 00004 00005 00013			
OUT 00020	00000 00001 00007 00010 00002 00003 00006 00011 00012 00004 00005 00013			

3-5 応用命令に関する留意事項

〔1〕 数値の表現方法

(1) 2進数 (Binary Code)

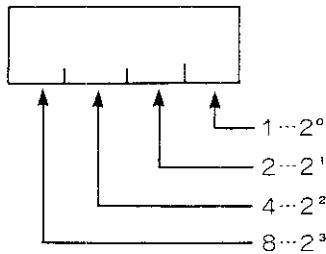
我々が日常使用している10進数では0~9の数字を使用します。ロジックの世界では0 (OFF) と1 (ON) の2つの状態しか存在しませんが、この0と1であらゆる数値を表現することができます。

0と1で表現した数値を2進数といいます。

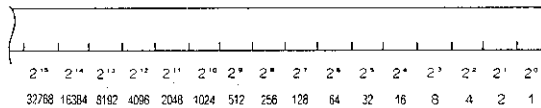
10進数では0、1、2、…8、9と数字が増えると、次に10と桁上げが起こりますが、2進数ではこの桁上げが0、1の次に10という形で起こります。したがって10 (イチゼロと読む) は10進数の2を意味します。以下同様に11→100、111→1000と桁上げが起こります。

10進数	0	1	2*	3	4*	5	6	7	8*
2進数	0	1	10	11	100	101	110	111	1000

*印のところでは桁上げが起こっています。したがって2進数の各桁は次のような「重み」を持っていることになります。

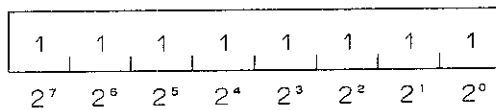


以下同様にして、各桁は 2^n の重みを持ちます。



2進数の各桁を「ビット」と呼びます。

W100ではレジスタは8ビットで構成されています。8ビットがすべて1のときの様子を調べると次のようになります。



それぞれのビットの重みを合計すると

$$2^0 + 2^1 + 2^2 + 2^3 + 2^4 + 2^5 + 2^6 + 2^7 = 1 + 2 + 4 + 8 + 16 + 32 + 64 + 128 = 255$$

すなわち8ビットで0~255(16ビットでは0~65535)の10進数を表現することができます。

(2) 2進化10進数 (Binary Coded Decimal ...BCD)

10進数は0、1、2...9の次は10と桁上げが起こります。2進数にさらにこの9→10と同じような桁上げを付加したものを2進化10進数といいます。

10進数	2進数	BCD
0	0	0
1	1	1
2	10	10
3	11	11
4	100	100
5	101	101
6	110	110
7	111	111
8	1000	1000
9	1001	1001
10	1010	1 0000
11	1011	1 0001
12	1100	1 0010
...
99	1100011	1001 1001

すなわち4ビットごとに区切りを設け、4ビット内で1001以上のビットの組合せ(1010等)を禁止し、桁上げを起こさせます。したがって各4ビットは10進数で0~9の範囲の数値を取り得ます。

(3) 8進数と16進数

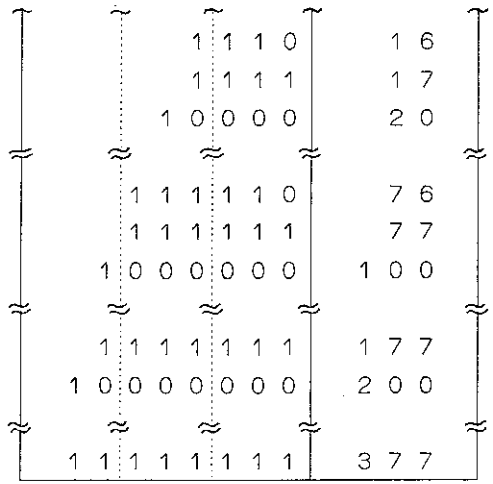
PCの内部では、数値はすべて2進数(バイナリコード)又はBCDコードで処理されます。しかし、プログラムの書込みや、演算結果のモニタを2進数(0と1のビットパターン)で行うとキー操作や重み計算が面倒なため、プログラムに2進↔10進変換機能(BCD↔10進変換機能)を持たせ、10進数でプログラムの書込み、モニタを可能にしています。

ただし、PCをビット演算機能を中心に考えたとき、ビットパターンを直感的に連想できる他の数値表現方法の方が望ましい場合が多々あります。8進数および16進数は、ビットパターンとの相性がよくPCやコンピュータでよく使われます。

a. 8進数

10進数では9→10、2進数では1→10と桁上げが起こりますが、8進数では7→10と桁上げが起こります。

10進数	2進数	8進数
0	0	0
1	1	1
2	10	2
3	11	3
4	100	4
5	101	5
6	110	6
7	111	7
8	1000	10
9	1001	11
10	1010	12
11	1011	13
12	1100	14
13	1101	15
14	1110	16
15	1111	17
16	10000	20
62	111110	76
63	111111	77
64	1000000	100
65	1000001	101



レジスタは8ビットで構成されますので、0~377₈の範囲を取り得ます。

- データメモリのアドレス、システムメモリのアドレス、プログラムメモリのアドレスも8進数で表現されます。

b、16進数

10進数では9→10と桁上げが起こりますが、16進数では9→A→B→C→D→E→FとなりF→10と桁上げします。

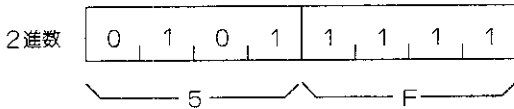
すなわち、0、1、2…7の次は8ではなく、10と桁上げが起こります。同様にして17→20、77→100と桁上げが起こります。

- 8進数と2進数は次のように対応します。
2進数は3桁で0~7を表わし、111→1000と桁上げが起こります。
8進数は1桁で0~7の範囲をとり、7→10と桁上げが起こります。
2進数、8進数がともに7の次に桁上げが起こる性質から、2進数を3桁ごとに区切ると、これに1桁の8進数を当てはめることができます。



10進数	2進数	8進数	16進数
0	0	0	0
1	1	1	1
2	10	2	2
3	11	3	3
4	100	4	4
5	101	5	5
6	110	6	6
7	111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F
16	10000	20	10
31	11111	37	1F
32	100000	40	20
255	11111111	377	FF

- 16進数と2進数は次のように対応します。
2進数を4ビットごとに区切り、これに16進数の1桁を割り当てます。



(2) ソースとデスティネーション

データ処理命令はバイト単位またはワード単位でデータメモリを扱います。演算前のデータが入っている方のレジスタをソース (Source—略号S) と呼び、演算結果が格納されるレジスタをデスティネーション (Destination—略号D) と呼びます。

(例1)

	S	D
F-00 XFER	01010	09200

コ1010 (S) の内容が09200 (D) に転送されます。

(例2)

	S	D
F-13 AND	19010	19060

19010 (S) の内容と19060 (D) の内容のANDを演算し、結果を19060 (D) に格納します。

(例3)

	S ₁	S ₂	D
F-10 ADD	コ1001	コ1002	19100

コ1001 (S₁) の内容とコ1002 (S₂) の内容を加算し、結果を19100 (D) に格納します。

(例4)

	S	D
F-00w XFER	09000	19000

09000 (S)、09001 (S+1) の内容が19000 (D)、19001 (D+1) に転送されます。

注1 ワード処理命令は必ずソース、デスティネーションに偶数アドレスを設定してください。奇数アドレスが設定されていると自動的にアドレスを-1した偶数アドレスと同じ動作となります。(09003と設定すると、09002と見なされる)

(例5)

	S	D
F-53 -BIN	19000	19776

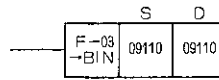
19000 (S)、19001 (S+1) の内容 (BCD 4桁) をバイナリコードに変換し19776 (D)、19777 (D+1) に格納します。

注2 ソース、デスティネーションが2バイト以上のデータメモリを意味する命令ではSがコ1577のときS+1は、TMR・CNTの限時接点の領域 (ファイルアドレスの001600~001777) に入ってしまう。

また、Sがb1777のときS+1は09000、Sが09777のときS+1は19000となり、Sが19777のときS+1は、CPUの内部処理領域 (ファイルアドレスの006000~) に入ってしまう。(2-3(6)“ファイル0のアドレス”参照)

特に、TMR・CNTの限時接点、CPUの内部処理領域にデータの読出、書込を行なわないように注意してください。

(例6)



09110 (S) の内容 (BCD 2桁) をバイナリコードに変換し、09110 (D) に格納します。

注3 ソース側のレジスタの内容は演算実行後も変化しません。ただし、ソースとデスティネーションに同一レジスタを使用することも可能で、この場合は命令によってはソース (すなわちデスティネーション) の内容が変化します。

(3) 間接アドレス指定

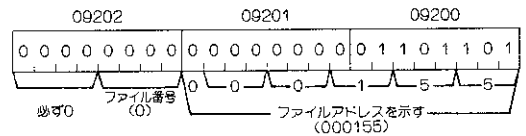
W100のデータ処理命令の中にはソース、デスティネーションに間接アドレスを指定できる命令があります。間接アドレス指定とはソース、デスティネーションに指定したレジスタ自身が演算を実行するのではなくそのレジスタを先頭とする3バイトの内容で指定されるファイルアドレスのレジスタが演算を実行することをいいます。

間接アドレス指定の場合、レジスタの前に@ (アットマーク) を付加します。

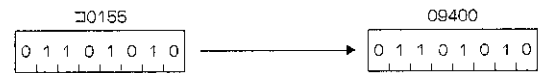
(例1)

	S	D
F-00 XFER	@09200	09400

09200、09201、09202 の内容で指定されるレジスタの内容を09400 に転送されます。



上例では、ファイル0のファイルアドレス000155はコ0155です。結果的に@09200はコ0155を示します。



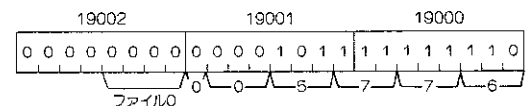
注1 間接アドレス指定する場合は必ず偶数アドレスを設定してください。奇数アドレスを設定した場合は自動的にアドレスを-1した偶数アドレスと同じ動作となります。
@コ0001、@09121等は禁止

注2 ファイル0の006000以降は、CPUの内部処理に使用しており、使用禁止領域です。従って間接アドレス指定することはできません。

(例2) ……禁止例

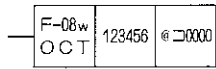
	S	D
F-70 FILE	003	09000 @19000

09000からの3バイトの内容を19000、19001、19002の内容で指定されるレジスタから3バイトに転送します。

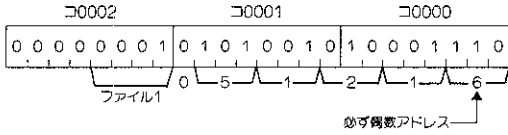


レジスタの状態が上記の場合、演算後ファイル0の005776～006000の3バイトにデータを転送します。この006000は使用禁止領域です。

(例3)



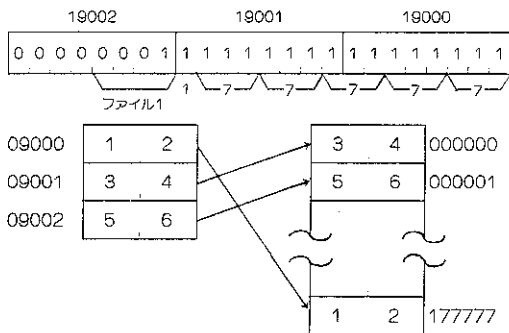
C0000、C0001、C0002の内容で指定されるレジスタからの2バイトに8進定数123456を転送します。



上例では、ファイル1のファイルアドレス051216、051217のレジスタに8進定数051216が転送されます。

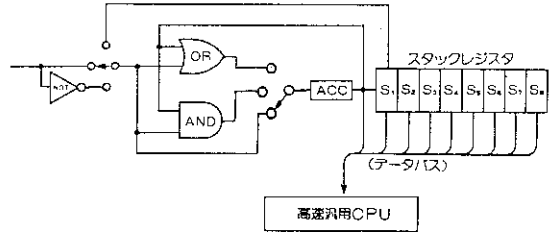
注3 ワード処理命令では間接指定されるアドレスが偶数アドレスである必要があります。奇数アドレスが設定されていると自動的にアドレスを-1した偶数アドレスと同じ動作となります。

注4 間接アドレス指定されたファイルアドレスが最終アドレス(17777)を越えると、先頭アドレス(00000)に戻ります。
(例2)において、レジスタの内容が以下の時、次の転送を行ないます。

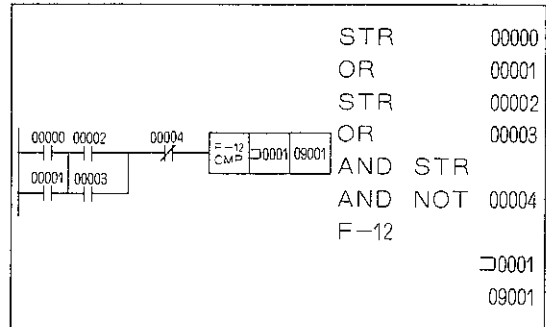


(4) 応用命令とスタックレジスタ

W100ではTMR、CNT、MDの各命令とF00～F216の応用命令は高速汎用CPUで処理しています。これらの命令はACC(アキュムレータ)とSR(スタックレジスタ)の内容がデータバスを經由してCPUに送られ、これを演算条件として実行されます。

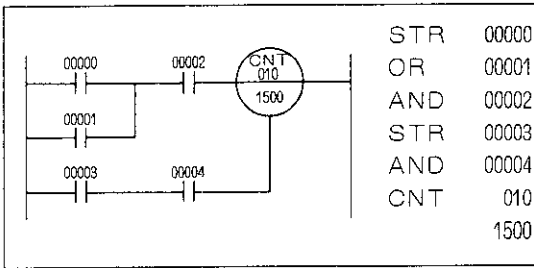


(例1) CNT、MD、F-60、F-60W、F-61、F-61W、F-62、F-62W、F-132、F-133を除く応用命令は、ACCの内容のみを演算条件として実行されます。



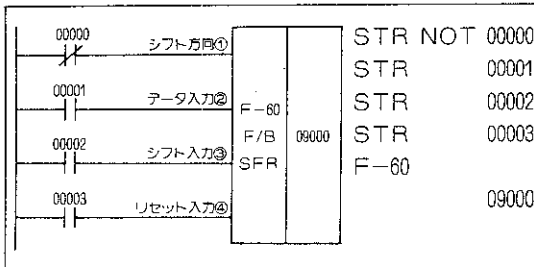
命令	アキュムレータ ACC	スタックレジスタ S _i
STR 00000	00000	
OR 00001	00000 00001	
STR 00002	00002	00000 00001
OR 00003	00002 00003	00000 00001
AND STR	00000 00002 00001 00003	
AND NOT 00004	00000 00002 00004 00001 00003	
F-12	条件成立のとき演算	

(例2) CNT命令の場合



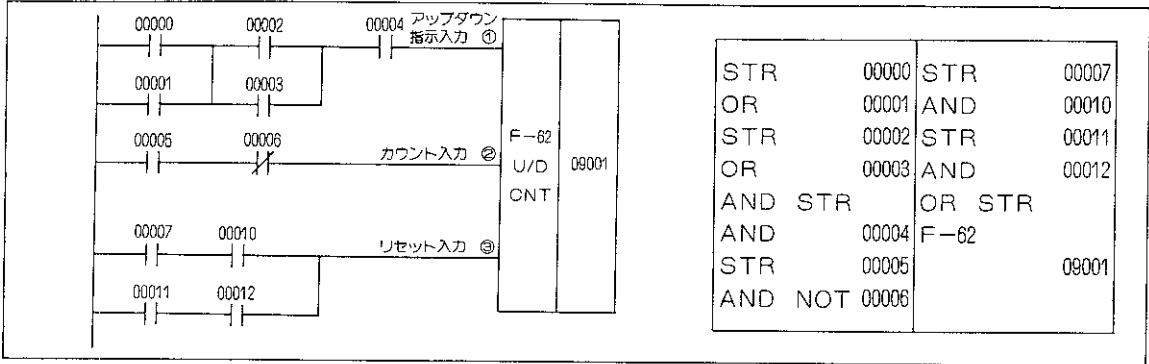
命 令	アキュムレータ ACC	スタックレジスタ S ₁
STR 00000	00000 — —	
OR 00001	00000 — — 00001 — —	
AND 00002	00000 00002 — — 00001 — —	
STR 00003	00003 — —	00000 00002 — — 00001 — —
AND 00004	00003 00004 — — — —	00000 00002 — — 00001 — —
CNT 010 1500	リセット入力	計数入力

(例3) F-60ではACC、スタックレジスタ(S₁~S₃)が演算条件となります。



命 令	アキュムレータ ACC	スタックレジスタ		
		S ₁	S ₂	S ₃
STR NOT 00000	00000 — /—			
STR 00001	00001 — —	00000 — —		
STR 00002	00002 — —	00001 — —	00000 — /—	
STR 00003	00003 — —	00002 — —	00001 — —	00000 — /—
F-60	リセット入力 ④	シフト入力 ③	データ入力 ②	シフト方向 ①

(例4) スタックの内容は複雑な直並列回路でもかまいません。



命 令	アキュムレータ ACC	スタックレジスタ		
		S ₁	S ₂	S ₃
STR 00000	00000			
OR 00001	00001			
STR 00002	00002	00000 00001		
OR 00003	00003	00000 00001		
AND STR	00000 00002 00001 00003			
AND 00004	00003 00002 00004 00001 00003			
STR 00005	00005	00000 00002 00004 00001 00003		
AND NOT 00006	00005 00006	00000 00002 00004 00001 00003		
STR 00007	00007	00005 00006	00000 00002 00004 00001 00003	
AND 00010	00007 00010	00005 00006	00000 00002 00004 00001 00003	
STR 00011	00011	00007 00010	00005 00006	00000 00002 00004 00001 00003
AND 00012	00011 00012	00007 00010	00005 00006	00000 00002 00004 00001 00003
OR STR	00007 00010 00011 00012	00005 00006	00000 00002 00004 00001 00003	
F-62	リセット入力 ③	カウント入力 ②	アップダウン指示入力 ①	

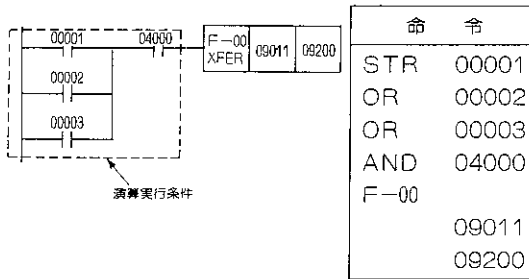
この例ではSTR00011演算時スタックレジスタを3段目(S₃)まで使います。

〔5〕 演算実行条件

(1) 応用命令の演算実行条件（演算を実行するかしないかの条件）は、1接点のON/OFFに限らず、複雑な直並列回路を用いることが可能です。

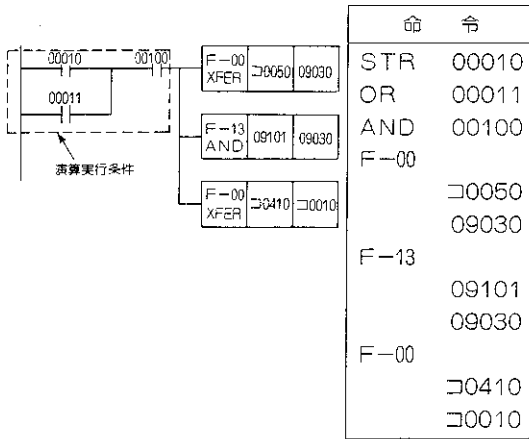
（3-5〔4〕“応用命令とスタックレジスタ”参照）

（例）



(2) 演算実行条件が共通の場合、次のように続けてプログラムすることができます。

（例）



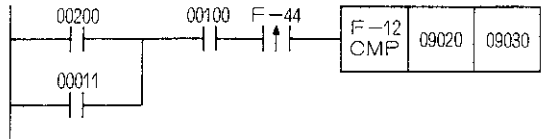
〔注1〕 3-5〔7〕“倍長演算”の項をご参照ください。

(3) 応用命令には、演算実行条件が成立した場合の処理方式に次の2種類の形態があります。

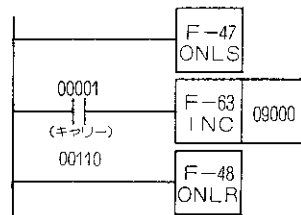
①	演算実行条件が成立している間、毎スキャンサイクル演算を実行するもの	F-12、F-61等
②	演算実行条件が成立した最初の1スキャンサイクルのみ演算を実行するもの	F-00、F-10等

②のグループの命令では、毎スキャンサイクルの当該命令演算時に、前のスキャンサイクルでの演算実行条件のON/OFF状態と、今回のスキャンサイクルの演算実行条件のON/OFF状態を比較し、前回OFF、今回のONの場合、演算実行条件がOFF→ONに変化したものとして演算を実行します。

〔注2〕 ①のグループで、演算実行条件のOFF→ONの変化時のみ演算させる必要がある場合、F-44（立上り微分命令）を使用します。



〔注3〕 ②のグループで毎スキャンサイクル演算を実行させる必要がある場合、F-47（レベル演算条件のセット）、F-48（レベル演算条件のリセット）を使用します。



(4) 演算実行条件が不成立の場合（演算実行条件がOFF→ONへの変化時のみ演算を実行する命令では、ON中の以降のスキャンサイクルも含まれます）、演算は実行されず、デスティネーション側のレジスタの内容は不変です。またフラグに影響を与える命令の場合、フラグはクリアされます。

〔注4〕 フラグに関しては3-5〔6〕“データ処理命令とフラグ”をご参照ください。

〔6〕 データ処理命令とフラグ

(1) フラグの種類

フラグ(Flag…旗)は、演算結果を以降のステップの演算に反映させるための信号で、W100にはノンキャリアフラグ、エラーフラグ、キャリアフラグ、ゼロフラグの4種類のフラグがあり、データメモリの07354~07357の4ビットに割当てられています。

ノンキャリアフラグ	エラーフラグ	キャリアフラグ	ゼロフラグ
07354	07355	07356	07357

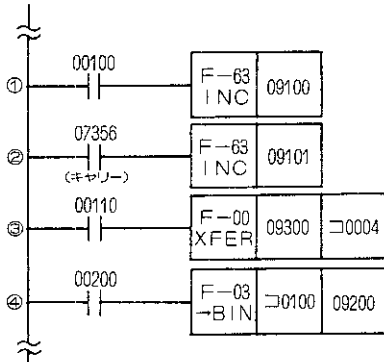
(2) フラグに影響を与える命令

F-10、F-60等の命令では演算結果に従いフラグがセットされます。3-1 命令語一覧表をご参照ください。

- (3) スキャンサイクル中でのフラグの推移
- ① 毎スキャンサイクルのユーザプログラム処理に先立ち、フラグはクリアされます。2-7 “運転サイクル” の項をご参照願います。

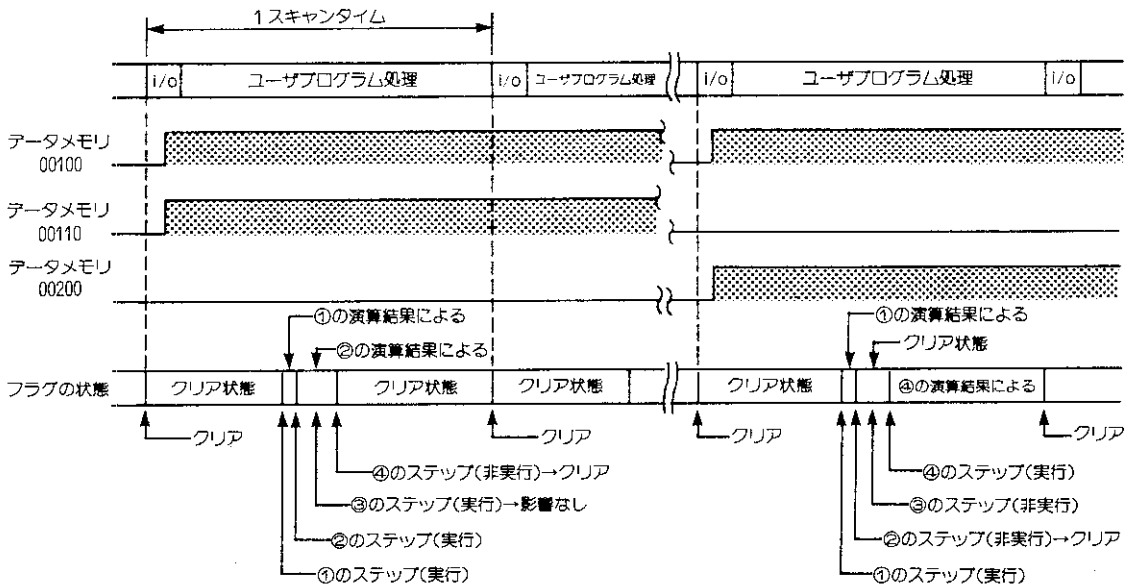
- ② フラグに影響を与える命令の処理に入ると、
- その命令の実行条件が成立しているとき
命令の演算結果によりフラグがセットされます。
 - その命令の実行条件が不成立のとき
フラグをクリアします。
- ③ フラグに影響を与えない命令の処理では、実行・非実行にかかわらず、フラグの状態は変化しません。

(以前にフラグに影響のある命令なしとする。)



(以後フラグに影響のある命令なしとする。)

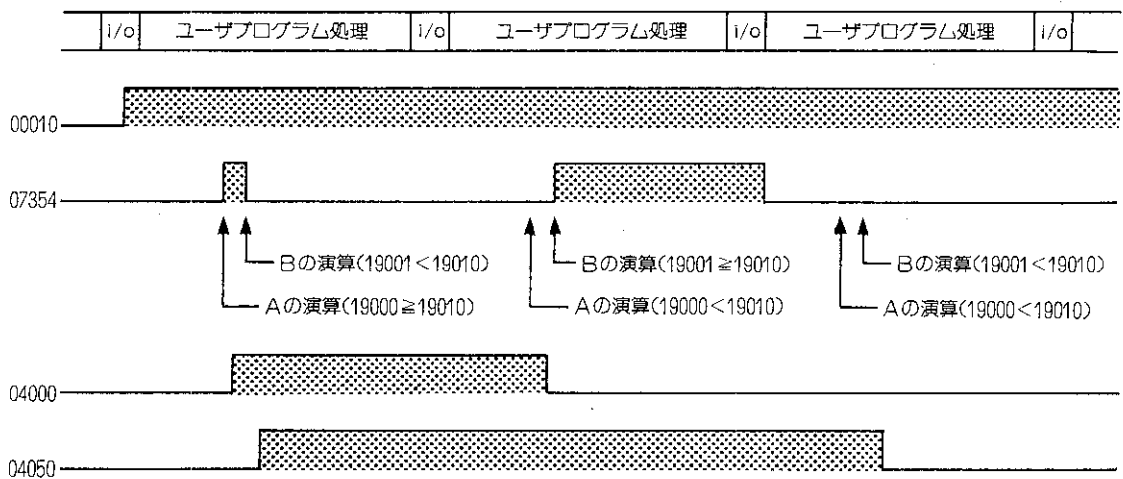
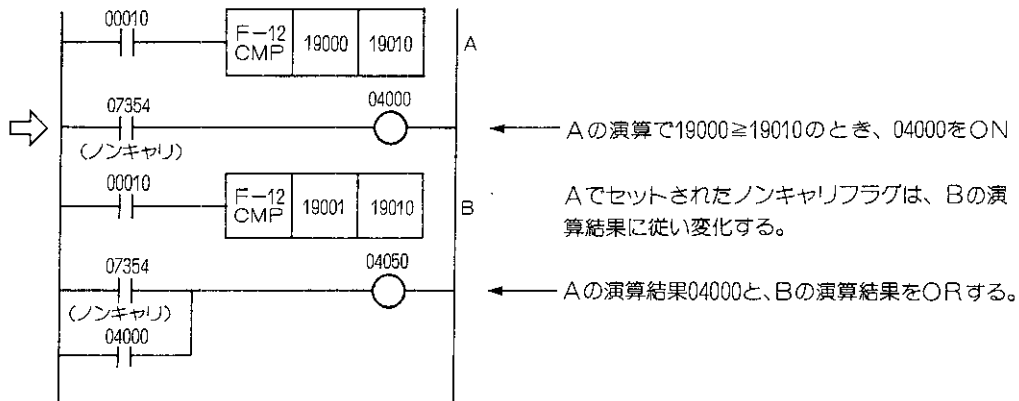
アドレス	命 令	
01000	STR	00100
01001	F-63	
01002		09100
01003	STR	07356
01004	F-63	
01005		09101
01006	STR	00110
01007	F-00	
01010		09300
01011		00004
01012	STR	00200
01013	F-03	
01014		00100
01015		09200



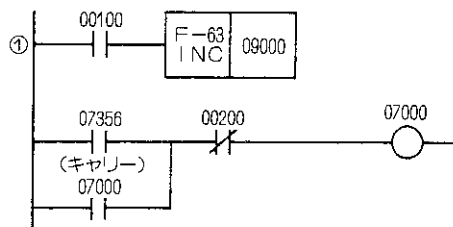
(4) フラグを保持する方法

以上のように演算の結果セットされたフラグは、そのスキャンサイクル中、次にフラグに影響を与える命令の処理により変化したりクリアされてしまいます。また次のスキャンサイクルに入るとユーザプログラム処理の前にクリアされてしまいます。フラグを保持する必要がある場合、以下のように当該命令の直後にフラグの状態をコイル(補助リレー等)に書き込んでおきますと次のスキャンサイクルの当該命令の演算まで保持することができます。

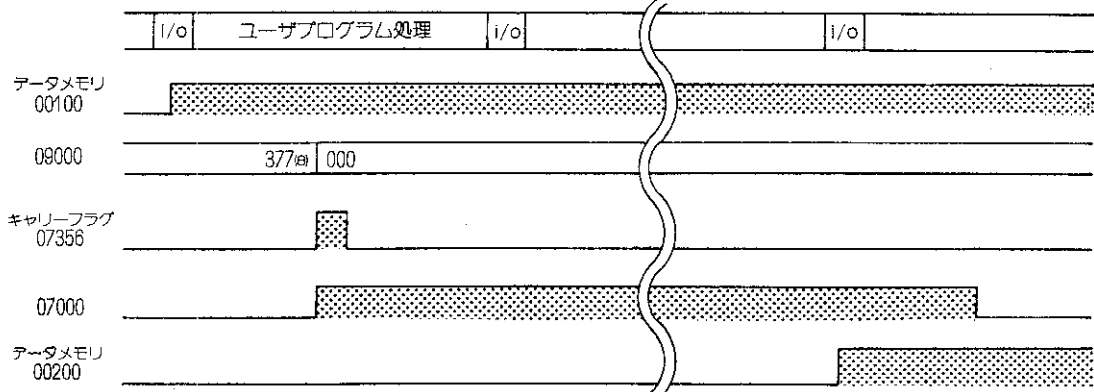
(例1) $19000 \geq 19010$ 又は $19001 \geq 19010$ のとき、04050をONにするプログラム



フラグの状態をプログラマ等の周辺装置でモニタしたり、外部に表示する場合は、(例1)のようにフラグの状態をコイルに書くだけでは1スキャンサイクルしか保持できないため、目で確認するのは困難です。このような場合、右図のようにフラグを自己保持する必要があります。



00200をONにするまで、①の演算によるキャリ-フラグ(07356)の状態を自己保持します。



〔7〕 倍長演算

(1) 倍長演算機能をもつ命令

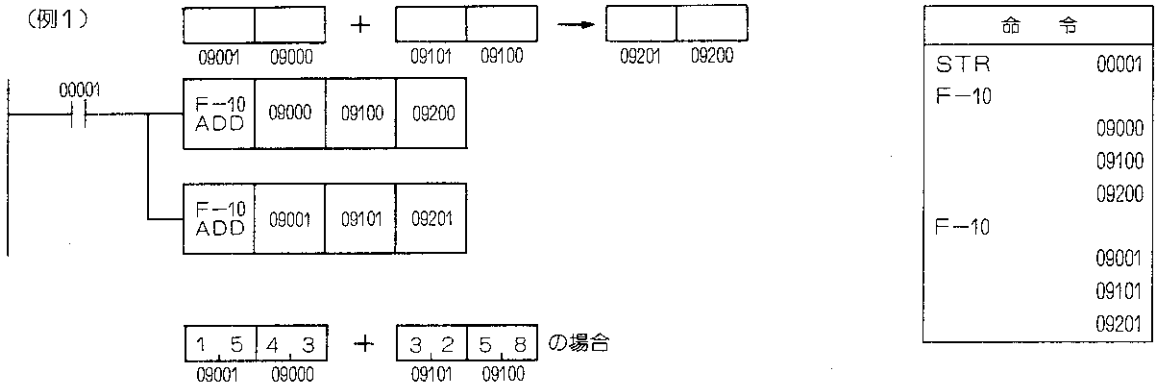
次の12種の命令には、2バイト以上（ワード命令は4バイト以上）のデータの演算を可能とする倍長演算の機能があります。

- ① F-10、F-10w レジスタ間の加算
- ② Fc10、Fc10w レジスタとBCD定数の加算
- ③ F-11、F-11w レジスタ間の減算
- ④ Fc11、Fc11w レジスタとBCD定数の減算

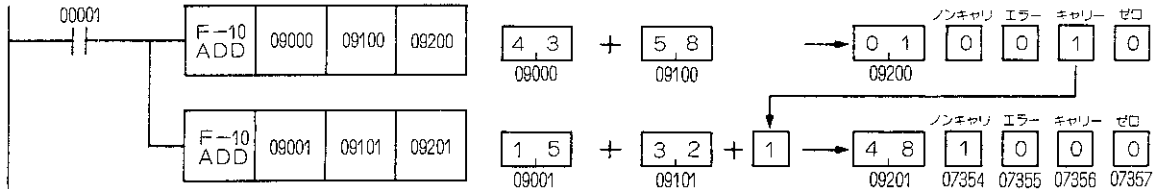
- ⑤ F-12、F-12w レジスタ間の比較
 - ⑥ Fc12、Fc12w レジスタと定数の比較
- (2) 倍長演算時のプログラム

倍長演算は下の桁の演算により発生した桁上げ、桁下げ信号を次の桁の演算に自動的に反映させるもので、次のように演算実行条件に続けて下の桁からプログラムを書込みます。

(例1)

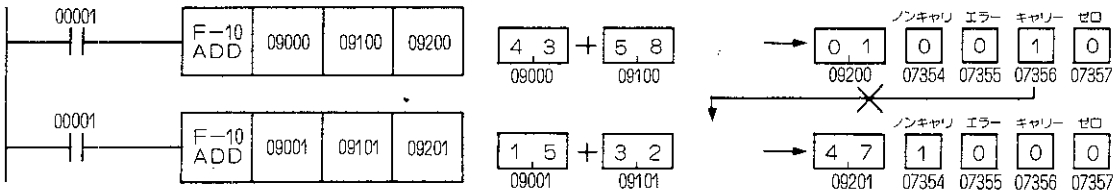


1 5 4 3 + 3 2 5 8 の場合
09001 09000 09101 09100

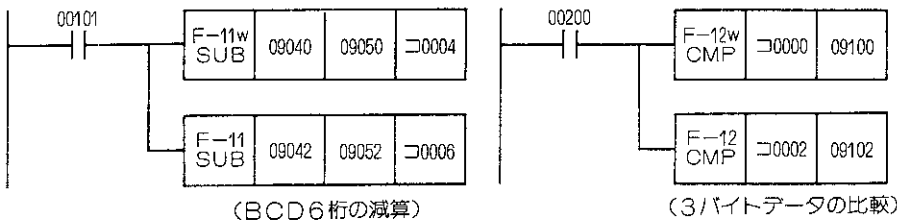


下の桁のキャリーフラグが上の桁の演算時に加算されます。

参考! 次のようにプログラムすると倍長演算になりません。



(例2) 3バイト以上の倍長演算も同様にして可能です。



(3) 倍長演算時の内部処理

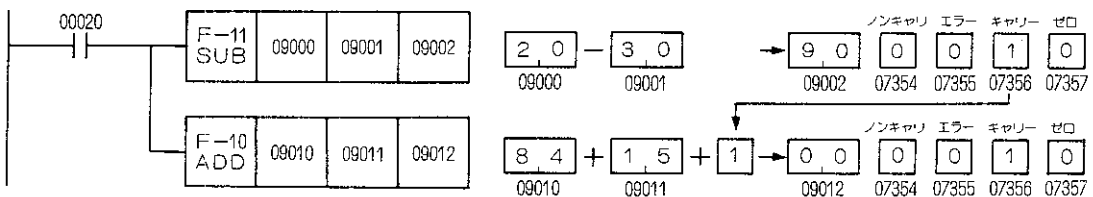
- ① 演算実行条件以後、最初に現われるF-10 (F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)、F-12(F-12w)、Fc12(Fc12w)の各命令の演算時は、それ以前のフラグの状態を含めずに演算が行われます。
- ② 共通演算実行条件中、次にF-10(F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)、F-12(F-12w)、Fc12(Fc12w)のいずれかの命令があると次のように演算が行われます。
 - a、直前のキャリーフラグの状態を含めて演算が実行されます。
 - b、ゼロフラグは、直前のゼロフラグの状態と、当該命令の演算によるゼロフラグの状態のANDをとり、いずれも1のときにゼロフラグがセットされます。

F-10(F-10w) Fc10(Fc10w)	直前のキャリーフラグの状態を加算
F-11(F-11w) Fc11(Fc11w)	直前のキャリーフラグの状態を減算
F-12(F-12w) Fc12(Fc12w)	直前のキャリーフラグの状態を減算

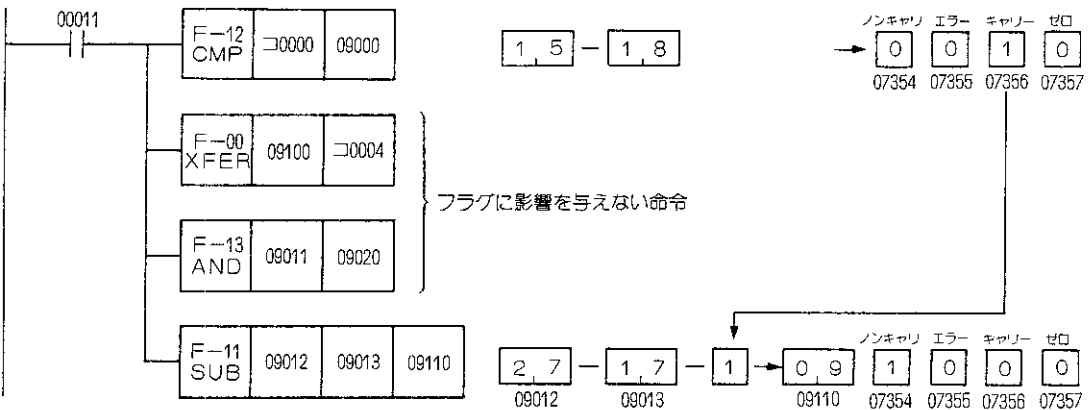
【注1】 F-12、Fc12命令はS₁-S₂又はS₁-nの演算を行い、結果をフラグに格納します。

(4) 倍長演算に関する注意事項

- ① F-10(F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)、F-12(F-12w)、Fc12(Fc12w)は、共通演算条件の形式でプログラムされていると、異種命令間でもフラグを含めた演算が行われます。

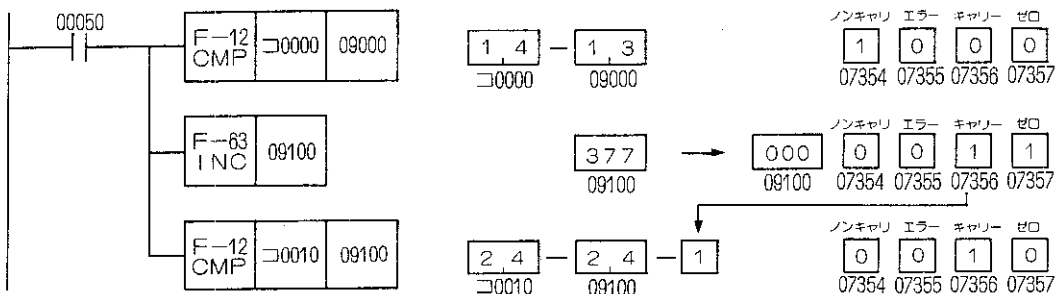


- ② F-10(F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)、F-12(F-12w)、Fc12(Fc12w)の間に、フラグに影響を与えない命令があっても倍長演算として演算されます。



【注1】 多数の命令が間に入る場合、特にご注意ください。

- ③ F-10(F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)、F-12(F-12w)、Fc12(Fc12w)の間に、フラグに影響を与える命令があると、その命令の演算によるフラグを含めた演算が行われます。



- ④ F-10(F-10w)、Fc10(Fc10w)、F-11(F-11w)、Fc11(Fc11w)命令で、BCDコード以外を使用するとエラーフラグが立ち、それ以降の倍長演算は実行しません。

〔8〕 データメモリのブロックと基準アドレス

データメモリの256バイトを1ブロックとして分割したとき、その先頭アドレスを基準アドレスと呼びます。

基準アドレス	ブ ロ ッ ク	範 囲
コ0000	入出力リレー	コ0000～コ0377
コ0400	補助リレー、キーリレー	コ0400～コ0777
コ1000	汎用リレー	コ1000～コ1377
コ1400	汎用リレー	コ1400～コ1577
b0000	TMR・CNTの現在値、MD情報	b0000～b0377
b0400	〃	b0400～b0777
b1000	〃	b1000～b1377
b1400	〃	b1400～b1777
09000	レジスタ	09000～09377
09400	〃	09400～09777
19000	〃	19000～19377
19400	〃	19400～19777
000000	ファイル1のレジスタ	000000～000377
000400	〃	000400～000777
001000	〃	001000～001377
001400	〃	001400～001777
002000	〃	002000～002377
002400	〃	002400～002777
〃	〃	〃
037000	ファイル1のレジスタ	037000～037377
037400	〃	037400～037777

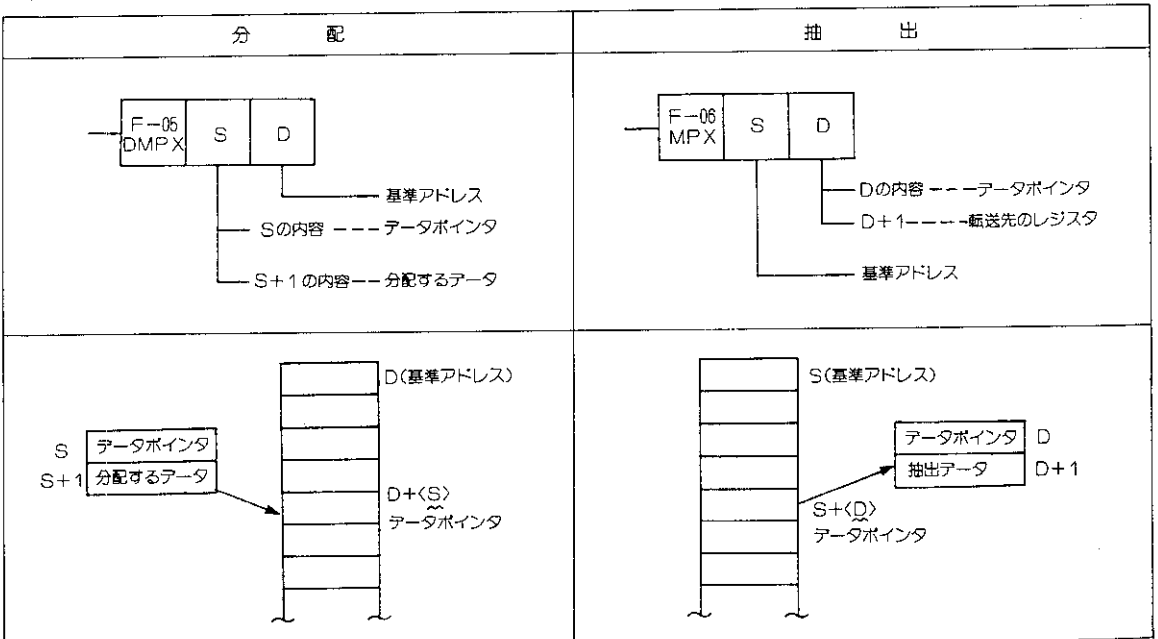
〔注1〕 コ1400～コ1577のブロックは128バイトです。

次の各命令では基準アドレスを用います。

- ① F-05、F-05w(分配)
- ② F-06、F-06w(抽出)

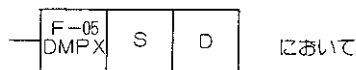
- ③ F-72、F-72w(ファイル1のレジスタへの分配)
 - ④ F-73、F-73w(ファイル1のレジスタからの抽出)
- これらの命令はレジスタ間のデータ転送を行う命令ですが、(基準アドレス+データポインタ)で転送先のレジスタを指定することができます。

a、F-05、F-06の場合



●基準アドレス

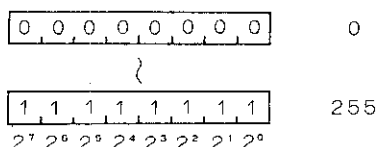
F-05のD、F-06のSが基準アドレスであり、各ブロックの先頭アドレス(00000, ..., b0000, ..., 09000, 09400, 19000, 19400, 000000, ..., 037400)を使用します。基準アドレスとしてブロックの先頭アドレス以外のアドレスもプログラム上設定することもできますが、PCの演算ではそのアドレスの含まれるブロックの先頭アドレスを基準アドレスとして処理します。



Dの設定	演算上の基準アドレス
00200	00000
b0110	b0000
09005	09000
030210	030000

●データポインタ

F-05のS、F-06のDの内容がデータポインタとなります。S、Dは8ビットで構成されますので、0~255の値を取り得ます。

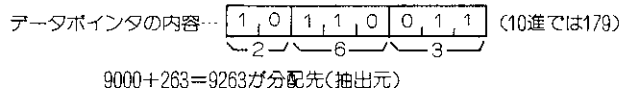


$$\left(\begin{aligned} &2^7 + 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0 \\ &= 128 + 64 + 32 + 16 + 8 + 4 + 2 + 1 \\ &= 255 \end{aligned} \right)$$

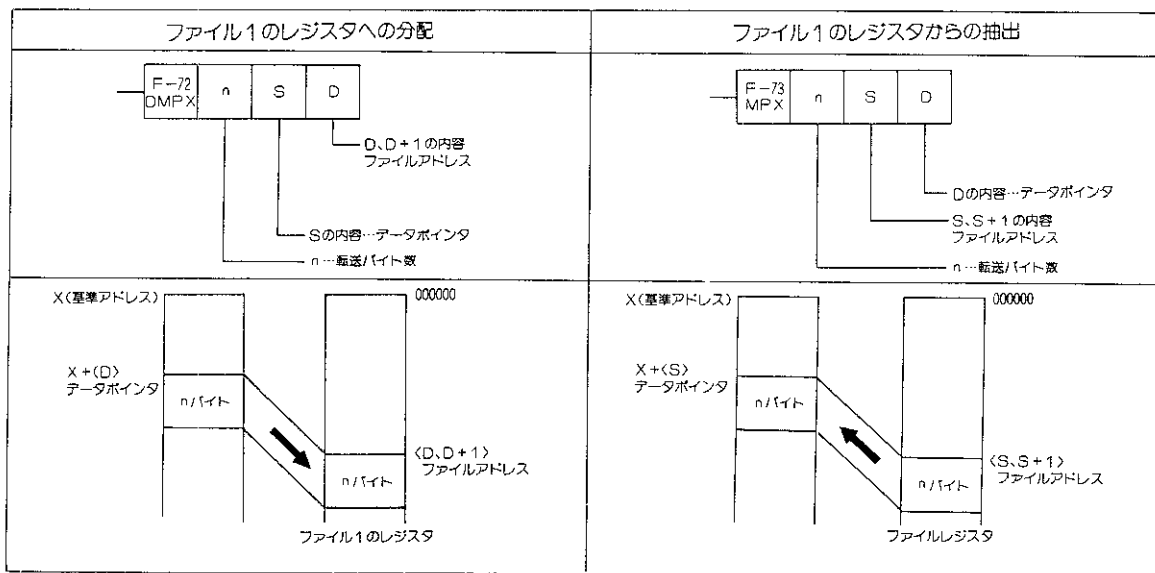
(基準アドレス+データポインタ)で各ブロック内の任意のデータメモリを分配先、抽出元とすることができます。データメモリのバイトアドレスは8進数で扱いますので、データポインタの内容も8進数と見なすと、対象のレジスタのアドレスが直接判断できます。

データポインタとなるレジスタの内容をF-63 (INC命令)で変化させたり、外部機器(デジタルスイッチ等)で指定することにより、分配先、抽出元を変化させることができます。

基準アドレス.....09000



b、F-72、F-73の場合



F-72、F-73は分配先、抽出元をファイル1のレジスタに限定し、複数バイト一括の分配、抽出が可能な命令です。転送が開始されるアドレスは、レジスタ側では基準アド

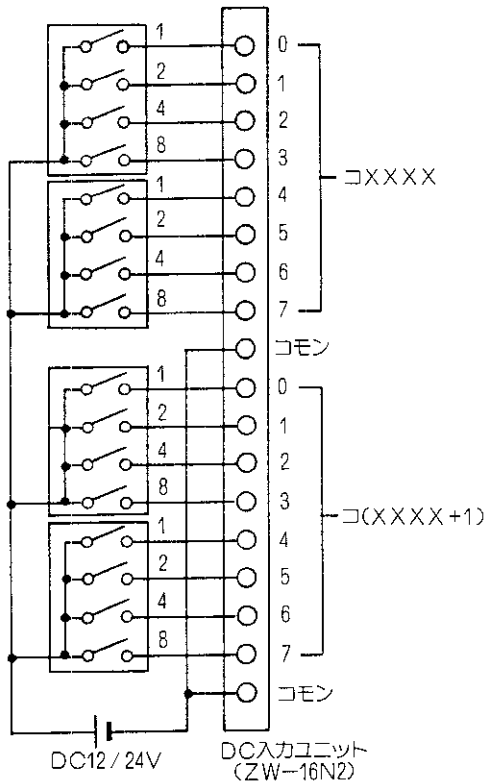
レス+データポインタで、ファイル1のレジスタ側はファイルアドレスで決定されます。ファイルアドレスは2バイトのレジスタ(16ビット)で示されます。

〔9〕 数値信号の入出力方法

デジタルスイッチ等の外部機器から数値信号を読み込んでW100のデータ処理命令で演算したり、演算結果を数字表示器に出力する場合の外部機器との接続例を示します。

(1) 数値信号の入力方法

a. デジタルスイッチとの接続



- 入力ユニットとして、DC入力ユニット（ZW-16N2）を使用すると、1ユニット当たりBCD4桁の数値信号を読みめます。
- デジタルスイッチとしてはリアルコードのものを使用します。

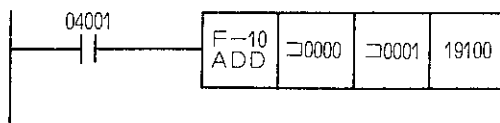
重み \ 数値	0	1	2	3	4	5	6	7	8	9
1		●		●		●		●		●
2			●	●			●	●		
4					●	●	●	●		
8									●	●

●印—スイッチON

〔注1〕 コンプリメンタルコードのデジタルスイッチを使用するときは、F-09(INV命令)で反転させます。

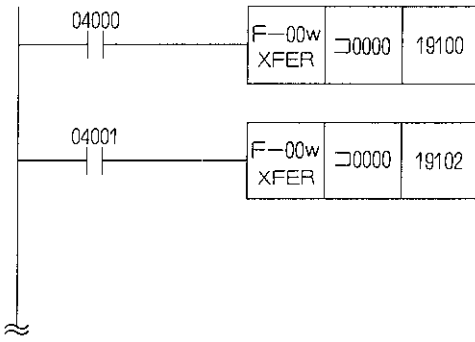
- 上記の接続で毎スキャンサイクルの入出力処理で、データメモリの入出力リレー領域に読み込まれます。16ビットのデータはコXXXXの1バイト(8点)と、コ(XXXX+1)の1バイト(8点)としてデータ処理命令で直接指定することができます。

(例)



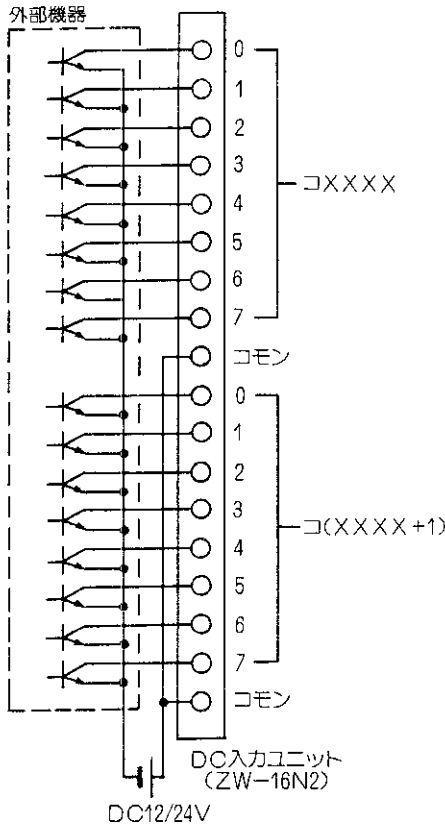
コ0000(BCD2桁)と、コ0001(BCD2桁)を加算し、レジスタ19100に格納。また、転送命令により一旦レジスタ領域に転送後、データ処理命令に使うこともできます。

(例)



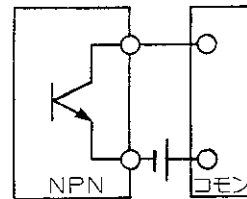
上記の例では、1組のデジタルスイッチで複数の設定値を読み込んでいます。

b. オープンコレクタ出力の外部機器との接続

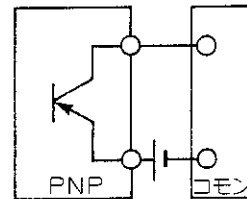


- 04000をONにするとコ0000, コ0001の2バイト(BCD4桁)が19100, 19101に転送されます。
- 04001をONにすると、コ0000, コ0001の2バイト(BCD4桁)が19102, 19103に転送されます。

- 入力ユニットとして、DC入力ユニット (ZW-16N2) を使用すると、1ユニット当たり16ビットの数値信号が読み込めます。
- 外部機器の出力トランジスタがNPNかPNPかで接続を変更する必要があります。



NPNトランジスタ

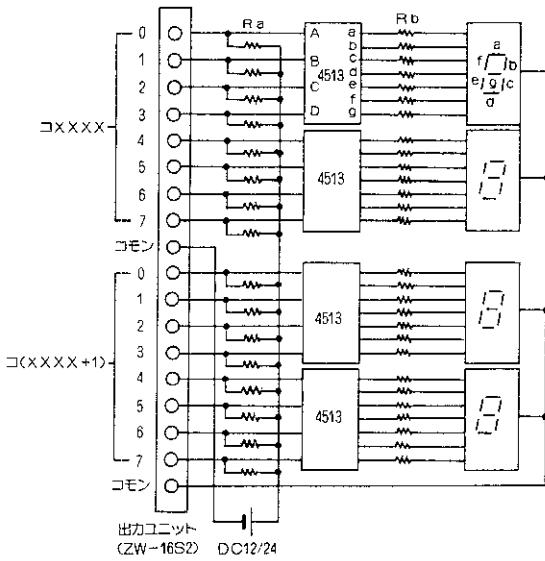


PNPトランジスタ

- 上記の接続で毎スキャンサイクルの入出力処理で、データメモリの入出力リレー領域に読み込まれます。デジタルスイッチの場合と同様にデータ処理命令で1バイト単位で使用します。

(2) 数値信号の出力方法

a. 数字表示器との接続(1)



●7セグメントLED数字表示器としては、カソードコモンのもので使用します。

●デコーダ・ドライバーICとしては、C-MOS MC4513相当品を使用します。

デコーダ・ドライバーICとしては、

V_{DD} — DC12~18V

V_{SS} — 0V

LE — 0V

RBI — 0V

BI — V_{DD} と同電位

LT — V_{DD} と同電位

● R_a はプルアップ抵抗で5~10k Ω とします。

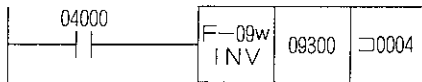
● R_b は電流制限抵抗で、LED数字表示器の I_{FMAX} 、 V_F より算出します。

$$R_b = \frac{V_{DD} - V_F}{I_{FMAX}}$$

ただし4513の出力電流の制限から $I_F < 25mA$ としてください

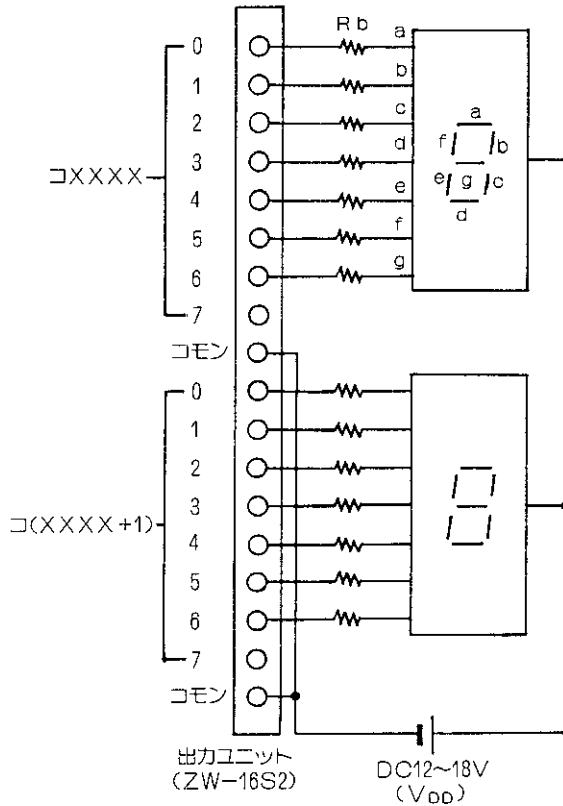
●上記の表示回路は正論理で動作します。

出力するデータはF-09w(INV命令)で論理を反転してからデータメモリの入出力リレー領域に転送する必要があります。



●レジスタ09300, 09301の内容を論理反転し、00004(数字表示器下2桁接続)、00005(数字表示器上2桁接続)に格納。

b. 数字表示器との接続(F-52使用)

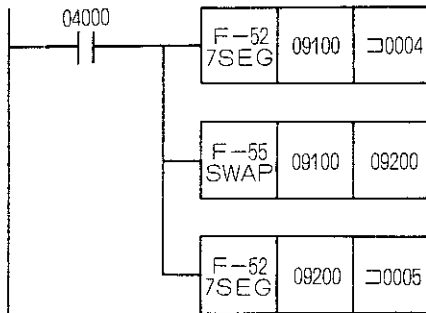


- F-52(7SEGデコーダ命令)を使用すると、数字表示を簡単な配線で実現できます。
- 出力ユニットとしてZW-16S2を用いると2桁の数値が表示できます。
- 7セグメントLED数字表示器としてはアノードコモンのもので使用します。
- Rbは電流制限抵抗で次式で算出します。

$$R_b = \frac{V_{DD} - V_F - V_{ON}}{I_{FMAX}}$$

- V_{DD} —— 電源電圧
- V_F —— LED数字表示器の順電圧
- V_{ON} —— 出力ユニットのON電圧(1Vで計算)

- 1バイトのBCD2桁の数値を表示する場合、次の様にプログラムします。

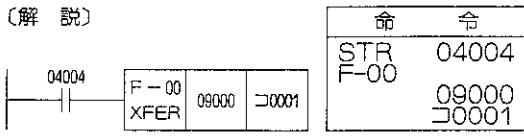



- レジスタ09100の下位4ビット(BCD2桁のうち下位1桁)を7セグメントデータに変換し、コ0004に出力
- レジスタ09100の上位4ビットと下位4ビットを交換し、レジスタ09200に格納
- レジスタ09200の下位4ビット(BCD2桁のうち上位1桁)を7セグメントデータに変換し、コ0005に出力

3-6 応用命令の説明

(1) W16/W51/W100共通命令*

F-00 XFER 1バイトデータの転送

シンボル	<table border="1"> <tr> <td>F-00</td> <td>S</td> <td>D</td> </tr> <tr> <td>XFER</td> <td></td> <td></td> </tr> </table>		F-00	S	D	XFER			<p>(解説)</p>  <table border="1"> <tr> <th colspan="2">命 令</th> </tr> <tr> <td>STR</td> <td>04004</td> </tr> <tr> <td>F-00</td> <td></td> </tr> <tr> <td></td> <td>09000</td> </tr> <tr> <td></td> <td>C0001</td> </tr> </table> <p>入力条件04004がOFF→ONの変化時に、レジスタ09000の内容をレジスタC0001に転送します。</p> 	命 令		STR	04004	F-00			09000		C0001
F-00	S	D																	
XFER																			
命 令																			
STR	04004																		
F-00																			
	09000																		
	C0001																		
機 能	レジスタSの内容(1バイトデータ)をレジスタDに転送する。																		
演 算 内 容	S→D																		
Sの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774																	
Dの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774																	
演 算 条 件	入力信号の立上り(OFF→ON)																		
演 算 後	Sの内容	不変																	
	Dの内容	レジスタSの内容																	
	フ ラ グ	不変																	

注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@C0001、@b0173等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を参照してください。

*W16/W51は間接アドレス指定が無いなどW100と完全に共通ではありません。

F-01
BCD

BCD定数(2桁)の転送

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-01</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">D</td> </tr> <tr> <td style="padding: 2px;">BCD</td> <td></td> <td></td> </tr> </table>		F-01	n	D	BCD			<p>(解説)</p> <table border="1" style="float: right; margin-left: 20px;"> <thead> <tr> <th colspan="2">命 令</th> </tr> </thead> <tbody> <tr> <td>STR</td> <td>04004</td> </tr> <tr> <td>F-01</td> <td>15</td> </tr> <tr> <td></td> <td>09100</td> </tr> </tbody> </table> <p>04004 <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-01</td> <td style="padding: 2px;">15</td> <td style="padding: 2px;">09100</td> </tr> <tr> <td style="padding: 2px;">BCD</td> <td></td> <td></td> </tr> </table></p> <p>入力条件04004がOFF→ONの変化時に、レジスタ09100にBCD定数15を転送します。</p> <p>レジスタ09100は転送時、下の数値になります。</p> <p style="text-align: center;">09100 <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">0</td> <td style="padding: 2px;">0</td> <td style="padding: 2px;">0</td> <td style="padding: 2px;">1</td> <td style="padding: 2px;">0</td> <td style="padding: 2px;">1</td> <td style="padding: 2px;">0</td> <td style="padding: 2px;">1</td> </tr> </table></p>	命 令		STR	04004	F-01	15		09100	F-01	15	09100	BCD			0	0	0	1	0	1	0	1
F-01	n	D																													
BCD																															
命 令																															
STR	04004																														
F-01	15																														
	09100																														
F-01	15	09100																													
BCD																															
0	0	0	1	0	1	0	1																								
機能	2桁のBCD定数nをレジスタDに転送する。																														
演算内容	n→D																														
nの使用範囲	00~99																														
Dの使用範囲	<table style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 50%; border-right: 1px dashed black; padding: 2px;"> コ0000~コ1577 b0000~b1777 09000~09777 19000~19777 </td> <td style="width: 50%; padding: 2px;"> @コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774 </td> </tr> </table>		コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774																											
コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774																														
演算条件	入力信号の立上り(OFF→ON)																														
演算後	Dの内容	n(00~99)																													
	フラグ	不変																													

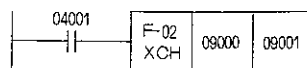
- 注1) コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2) 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)
- 注3) 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

E-01

F-02 XCHG 1バイトデータの交換 (eXCHanGe)

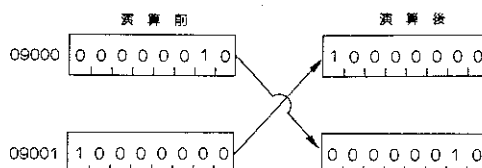
シンボル	<table border="1"> <tr> <td>F-02</td> <td>D₁</td> <td>D₂</td> </tr> <tr> <td>XCHG</td> <td></td> <td></td> </tr> </table>		F-02	D ₁	D ₂	XCHG		
F-02	D ₁	D ₂						
XCHG								
機能	レジスタD ₁ の内容とレジスタD ₂ の内容を交換する。							
演算内容	D ₁ ↔ D ₂							
D ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774						
D ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	D ₁ の内容	レジスタD ₂ の内容						
	D ₂ の内容	レジスタD ₁ の内容						
フラグ	不変							

〔解説〕



命 令	
STR	04001
F-02	09000
	09001

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09001の内容が交換されます。



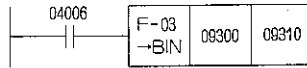
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

F-03
→BIN

BCD(2桁)→BIN(8ビット)変換

シンボル	— F-03 →BIN S D					
機能	レジスタSの内容(8ビットデータ)をBCDコードと見なしBinary(2進数)コードに変換して、レジスタDに格納する。					
演算内容	S→D					
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@	コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)					
演算	Sの内容	不変				
	Dの内容	・演算結果 ・レジスタSの内容がBCDコードでない時不変				
後	フラグ	レジスタSの内容	ノンキャリア 07354	エラー 07355	キャリー 07356	ゼロ 07357
		BCDコード	0	0	0	0
		BCDコードでない時	0	1	0	0

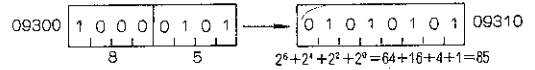
〔解説〕



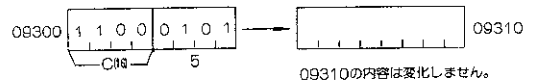
命 令	
STR	04006
F-03	09300
	09310

入力条件04006がOFF→ONの変化時に、レジスタ09300の8ビットのデータをBCDコードと見なし、Binary(2進数)のコードに変換して、レジスタ09310に転送します。レジスタ09300の内容は不変です。09300の内容がBCDコード以外するとき09310の内容は変化せず、エラーフラグ(07355)が1になります。

●レジスタの内容とフラグの推移



ノンキャリア 07354	エラー 07355	キャリー 07356	ゼロ 07357
0	0	0	0



ノンキャリア 07354	エラー 07355	キャリー 07356	ゼロ 07357
0	1	0	0

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)
- 注5 F-03は、1バイト変換命令ですが、S、S+1の2バイトにわたってBCDチェックを行うため、S+1のアドレスにBCDコード以外の数値があるとエラーとなり変換動作を行いません。
- 注6 応用命令使用時の留意事項
応用命令(F-53)をラダープロセッサIIで書き込むと表示はこれらと同一機能であるW100専用の命令(F-03W)の表示になります。

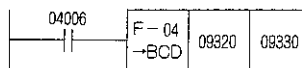
入力命令(1)	入力命令(2)	表示される内容
F-53	F-03W	F-03W

F-04
→BCD

BIN(8ビット)→BCD(2桁)変換

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-04</td> <td style="padding: 2px;">S</td> <td style="padding: 2px;">D</td> </tr> <tr> <td style="padding: 2px;">→BCD</td> <td></td> <td></td> </tr> </table>		F-04	S	D	→BCD		
F-04	S	D						
→BCD								
機能	レジスタSの内容(8ビットデータ)をBinary(2進数)コードと見なしBCDコードに変換してレジスタDに格納する。							
演算内容	S→D							
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774						
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	Sの内容	不変						
	Dの内容	演算結果						
	フラグ	不変						

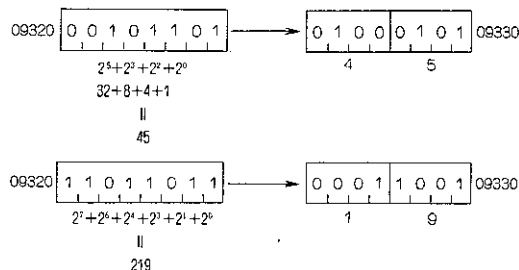
(解説)



命令	
STR	04006
F-04	09320
	09330

入力条件04006がOFF→ONの変化時に、レジスタ09320の8ビットのデータをBinary(2進数)のコードと見なし、BCDコードに変換してレジスタ09330に転送します。レジスタ09320の内容は不変です。

変換したBCD値が100を越える場合、100以上の数値は無視されます。



注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照

注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

注4 応用命令使用時の留意事項
応用命令(F-54)をラダープロセッサIIで書き込むと表示はこれから同一機能であるW100専用の命令(F-04W)の表示になります。

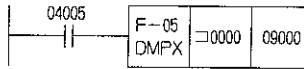
入力命令(1)	入力命令(2)	表示される内容
F-54	F-04W	F-04W

**F-05
DMPX**

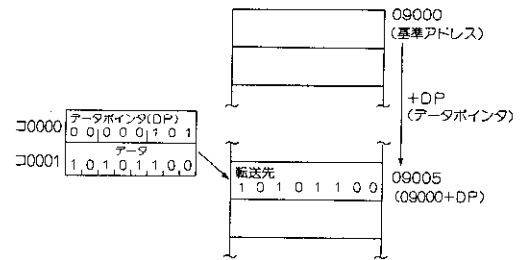
**1バイトデータの分配
(DeMultiPleXer)**

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>F-05 DMPX</td><td>S</td><td>D</td></tr></table>		F-05 DMPX	S	D
F-05 DMPX	S	D			
機能	レジスタS+1の内容をレジスタD(基準アドレス)からレジスタSの内容(データポインタ)だけ変位したレジスタに転送する。				
演算内容	$S+1 \rightarrow D + \langle S \rangle$ ↳データポインタ(DP) ↳基準アドレス				
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
Dの使用範囲	コ0000, コ0400 コ1000, コ1400 b0000, b0400 b1000, b1400 09000, 09400 19000, 19400 000000, 000400 001000, 001400 … 036000, 036400 037000, 037400	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S, S+1の内容	不変			
	Dの内容	不変			
	D+⟨S⟩の内容	S+1のレジスタの内容			
	フラグ	不変			

(解説)



命 令	
STR	04005
F-05	コ0000 09000



入力条件04005がOFF→ONの変化時に、以下の転送をします。
 コ0000+1すなわちコ0001にあるデータを、基準アドレス09000からデータポインタ、コ0000の内容(005a)だけ変位したアドレス09005に転送します。
 データポインタは、8進数で000から377迄の値を取ります。従って、上記の例では、基準アドレスを09000とすると、データポインタを変えることにより、09000~09377の番地にデータの分配が可能です。

- 注1** コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
 (1)Sをコ0733とすると、S+1がコ0734になり、特殊領域に入ってしまいます。
 (2)Dにコ0400を使用するとき、Sの内容(データポインタ)を333~336に設定しないでください。
- 注2** 000000~037777のファイル1のレジスタは、増設メモリモジュール1または2を使用時に使用可能です。
- 注3** D(基準アドレス)にブロックの先頭アドレス以外のアドレスもプログラム上設定できますが、PCの演算ではそのアドレスの含まれるブロックの先頭アドレスを基準アドレスとして処理されます。

(例)

Dの設定	演算上の基準アドレス
コ0400	コ0000
b0210	b0000
09105	09000
033210	033000

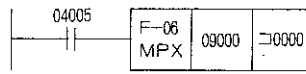
3-5(8)“データメモリのブロックと基準アドレス”をご参照ください。

**F-06
MPX**

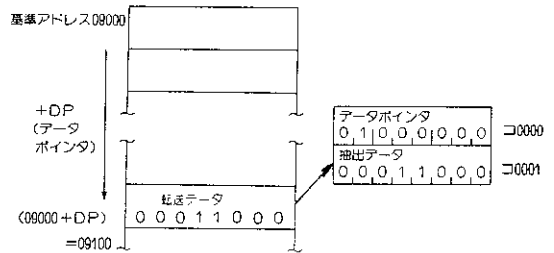
**1バイトデータの抽出
(MultiPlexer)**

シンボル		
機能	レジスタS(基準アドレス)からレジスタDの内容(データポインタ)だけ変位したレジスタの内容をレジスタD+1に転送する。	
演算内容	$S + (D) \rightarrow D + 1$ ↳データポインタ(DP) ↳基準アドレス	
Sの使用範囲	コ0000, コ0400 コ1000, コ1400 b0000, b0400 b1000, b1400 09000, 09400 19000, 19400 000000, 000400 001000, 001400 ⋮ 036000, 036400 037000, 037400	間接アドレス指定不可
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	不変(データポインタ)
	D+1の内容	S+(D)のレジスタの内容
	フラグ	不変

(解説)



命 令	
STR	04005
F-06	09000 00000



入力条件04005がOFF→ONの変化時に、以下の転送をします。
 基準アドレス09000から00000のデータポインタの内容(100)だけ変位したアドレス09100の内容を、00000+1(00001)に転送します。データポインタは、8進数で000から377の値をとります。従って、上記の例では、データポインタを変えることにより、09000~09377の番地からデータの抽出が可能です。

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

(1)Dをコ0733とすると、D+1はコ0734になり、特殊領域に入ってしまいます。

(2)Sにコ0400を使用するとき、Dの内容(データポインタ)を333~336に設定しないでください。

注2 000000~037777のファイル1のレジスタは増設メモリモジュール1または2を使用時に使用可能です。

注3 S(基準アドレス)にブロックの先頭アドレス以外のアドレスもプログラム上設定できますが、PCの演算ではそのアドレスの含まれるブロックの先頭アドレスを基準アドレスとして処理されます。

(例)

Sの設定	演算上の基準アドレス
コ0211	コ0000
b0106	b0000
09023	09000
031257	031000

3-5(8) “データメモリのブロックと基準アドレス”をご参照ください。

F-06

F-07
DCML

10進定数(1バイト)の転送

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-07</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">D</td> </tr> <tr> <td style="padding: 2px;">DCML</td> <td></td> <td></td> </tr> </table>		F-07	n	D	DCML			<p>(解説)</p> <div style="display: flex; align-items: center; margin-bottom: 10px;"> <div style="margin-right: 10px;"> <p>04004</p> </div> <table border="1" style="border-collapse: collapse;"> <tr> <td style="padding: 2px;">F-07</td> <td style="padding: 2px;">015</td> <td style="padding: 2px;">09100</td> </tr> <tr> <td style="padding: 2px;">DCML</td> <td></td> <td></td> </tr> </table> </div> <table border="1" style="border-collapse: collapse; margin-left: 20px;"> <thead> <tr> <th colspan="2">命 令</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">STR</td> <td style="padding: 2px;">04004</td> </tr> <tr> <td style="padding: 2px;">F-07</td> <td style="padding: 2px;">015</td> </tr> <tr> <td></td> <td style="padding: 2px;">09100</td> </tr> </tbody> </table> <p>入力条件04004がOFF→ONの変化時に、レジスタ09100に10進定数15を転送します。レジスタ09100は転送時、バイナリコードで下の数値になります。</p> <div style="margin-left: 20px; margin-top: 10px;"> <p>09100</p> <table border="1" style="border-collapse: collapse; text-align: center;"> <tr> <td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">0</td><td style="padding: 2px;">1</td><td style="padding: 2px;">1</td><td style="padding: 2px;">1</td><td style="padding: 2px;">1</td> </tr> <tr> <td style="padding: 2px;">2⁷</td><td style="padding: 2px;">2⁶</td><td style="padding: 2px;">2⁵</td><td style="padding: 2px;">2⁴</td><td style="padding: 2px;">2³</td><td style="padding: 2px;">2²</td><td style="padding: 2px;">2¹</td><td style="padding: 2px;">2⁰</td> </tr> </table> <p style="margin-left: 40px;">2⁷+2⁶+2⁵+2⁰=15</p> </div>	F-07	015	09100	DCML			命 令		STR	04004	F-07	015		09100	0	0	0	0	1	1	1	1	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
F-07	n	D																																					
DCML																																							
F-07	015	09100																																					
DCML																																							
命 令																																							
STR	04004																																						
F-07	015																																						
	09100																																						
0	0	0	0	1	1	1	1																																
2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰																																
機能	10進定数 n をレジスタDに転送する。																																						
演算内容	n → D																																						
nの使用範囲	000~255																																						
Dの使用範囲	<table style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 50%; border-right: 1px dashed black; padding: 2px;">C0000~C1577</td> <td style="padding: 2px;">@C0000~@C1574</td> </tr> <tr> <td style="border-right: 1px dashed black; padding: 2px;">b0000~b1777</td> <td style="padding: 2px;">@b0000~@b1774</td> </tr> <tr> <td style="border-right: 1px dashed black; padding: 2px;">09000~09777</td> <td style="padding: 2px;">@09000~@09774</td> </tr> <tr> <td style="border-right: 1px dashed black; padding: 2px;">19000~19777</td> <td style="padding: 2px;">@19000~@19774</td> </tr> </table>		C0000~C1577	@C0000~@C1574	b0000~b1777	@b0000~@b1774	09000~09777	@09000~@09774	19000~19777	@19000~@19774																													
C0000~C1577	@C0000~@C1574																																						
b0000~b1777	@b0000~@b1774																																						
09000~09777	@09000~@09774																																						
19000~19777	@19000~@19774																																						
演算条件	入力信号の立上り(OFF→ON)																																						
演算後	Dの内容	n (000~255)																																					
	フラグ	不変																																					

注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@C0001、@b0173等は禁止)

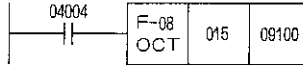
注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

F-08
OCT

8進定数(1バイト)の転送

シンボル	$\overline{\text{F-08 OCT}} \quad n \quad D$								
機能	8進定数 n をレジスタ D に転送する。								
演算内容	$n \rightarrow D$								
n の使用範囲	000~377 (8)								
D の使用範囲	<table border="0"> <tr> <td>c0000~c0577</td> <td>@c0000~@c01574</td> </tr> <tr> <td>b0000~b1777</td> <td>@b0000~@b1774</td> </tr> <tr> <td>09000~09777</td> <td>@09000~@09774</td> </tr> <tr> <td>19000~19777</td> <td>@19000~@19774</td> </tr> </table>	c0000~c0577	@c0000~@c01574	b0000~b1777	@b0000~@b1774	09000~09777	@09000~@09774	19000~19777	@19000~@19774
c0000~c0577	@c0000~@c01574								
b0000~b1777	@b0000~@b1774								
09000~09777	@09000~@09774								
19000~19777	@19000~@19774								
演算条件	入力信号の立上り(OFF→ON)								
演算後	Dの内容	n (000~377)							
	フラグ	不変							

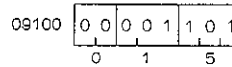
(解説)



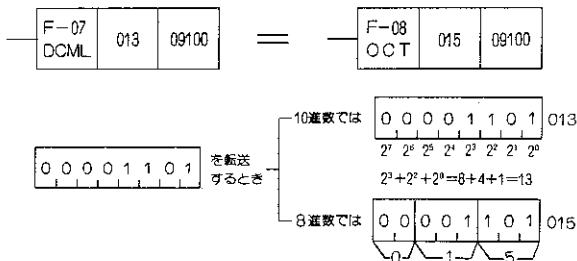
命 令	
STR	04004
F-08	015
	09100

入力条件04004がOFF→ONの変化時に、レジスタ09100に8進定数015を転送します。

レジスタ09100は転送時、下の数値になります。



- 注1** c0734~c0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2** 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@c0001、@b0173等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 参考** F-07(10進定数の転送)とF-08(8進定数の転送)は、プログラム上10進数、8進数を用いる違いはありますが、転送後のレジスタの内容はともにバイナリコードとなります。



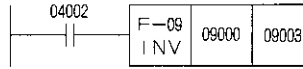
F-08は、F-05(分配)、F-06(抽出)等のデータポイントのプリセット等に使用するとデータメモリのアドレス(8進数)が直感的に把握できます。

**F-09
INV**

**8ビットデータの反転
(INVerter)**

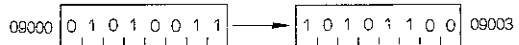
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">F-09 INV</td><td style="padding: 2px;">S</td><td style="padding: 2px;">D</td></tr></table>		F-09 INV	S	D
F-09 INV	S	D			
機能	レジスタSの内容を反転してレジスタDに格納する。				
演算内容	$\bar{S} \rightarrow D$				
Sの使用範囲	コ0000~コ1577	@コ0000~@コ1574			
	b0000~b1777	@b0000~@b1774			
	09000~09777	@09000~@09774			
	19000~19777	@19000~@19774			
Dの使用範囲	コ0000~コ1577	間接アドレス指定不可			
	b0000~b1777				
	09000~09777				
	19000~19777				
演算条件	入力信号の立上り(OFF→ON)				
演算後	Sの内容	不変			
	Dの内容	レジスタSの内容の反転データ			
	フラグ	不変			

(解説)



命 令	
STR	04002
F-09	09000
	09003

入力条件04002がOFF→ONの変化時に、レジスタ09000の8ビットの内容を反転させ、その内容をレジスタ09003に格納します。
レジスタ09000の内容は不変です。



- 注1** コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

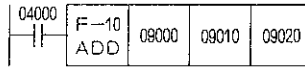
GO-TI

**F-10
ADD**

**レジスタ間(BCD2桁)の加算
(ADD)**

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>F-10 ADD</td><td>S₁</td><td>S₂</td><td>D</td></tr></table>				F-10 ADD	S ₁	S ₂	D
F-10 ADD	S ₁	S ₂	D					
機能	レジスタS ₁ の内容とレジスタS ₂ の内容を加算(BCD2桁加算)してレジスタDに格納する。							
演算内容	S ₁ +S ₂ →D							
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774						
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可						
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S ₁ の内容	不変						
	S ₂ の内容	不変						
	Dの内容	●演算結果(下位2桁) ●レジスタS ₁ 、S ₂ の内容がBCDコードでないとき不変						
	フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357		
		0	1	0	0	1		
1~99		1	0	0	0			
100		0	0	1	1			
101以上		0	0	1	0			
S ₁ 、S ₂ の内容がBCDコードでない時	0	1	0	0				

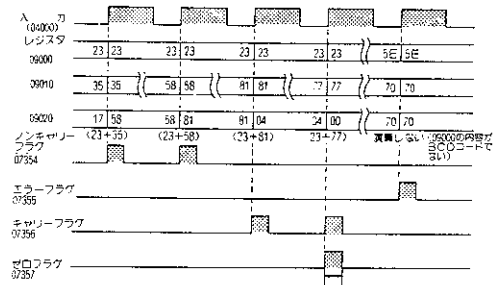
(解説)



命令	
STR	04000
F-10	09000
	09010
	09020

入力条件04000がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09010の内容を加算して、レジスタ09020に格納します。レジスタ09000、09010の内容は不変です。

●演算結果とフラグの推移



1スキャンタイム以内
プログラム中、フラグに影響を与える命令まで有効

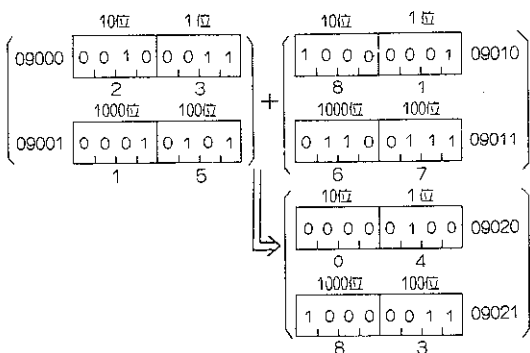
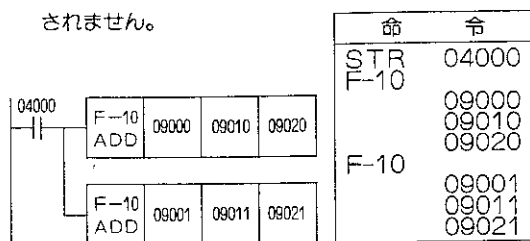
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクルの中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)
- 注5 S₁、S₂の内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、加算は実行しません。

(例) S₁

0	1	0	1
5		E(H)	

 1110はBCDでは禁止のコードです。

参考 BCDで3桁以上の加算をする場合、F-10命令を続けて設定します。
連続してF-10命令を設定すると、2つ目以降のF-10命令では、キャリーフラグ(07356)の内容も加算されるようになります。STR命令に続く最初のF-10命令ではキャリーフラグ(07356)の内容は加算されません。



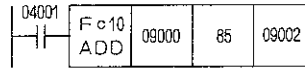
- 上記の演算は1523+6781=8304を示しています。
- 下の桁から順次プログラムをしていくと、桁上げの情報が上位桁に入ってきます。
3-5(7)“倍長演算”の項をご参照ください。

**Fc10
ADD**

**レジスタとBCD定数(2桁)の加算
(ADD)**

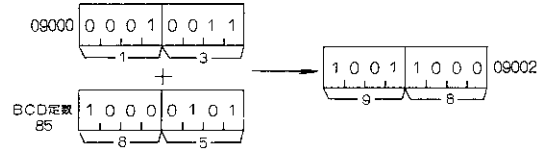
シンボル					
機能	レジスタSiの内容と2桁のBCD定数nを加算してレジスタDに格納する。				
演算内容	$S_i + n \rightarrow D$				
Siの使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777	@c0000~@c01574 @b0000~@b1774 @09000~@09774 @19000~@19774			
nの使用範囲	00~99				
Dの使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算	Siの内容	不変			
	Dの内容	● 演算結果(下位2桁) ● レジスタSiの内容がBCDコードでないとき不変			
後フラグ	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1
	1~99	1	0	0	0
	100	0	0	1	1
	101以上	0	0	1	0
	Si内容がBCDでない時	0	1	0	0

(解説)



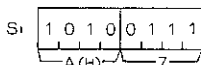
命令	
STR	04001
Fc10	09000
	85
	09002

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容とBCD定数85を加算して、レジスタ09002に格納します。
タイミング関係はF-10と同様な動きをします。



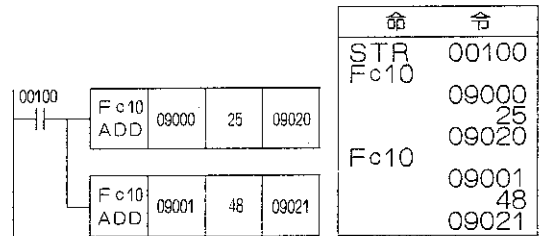
- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(@c0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクルの中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)
- 注5 Siの内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、加算は実行しません。

(例)

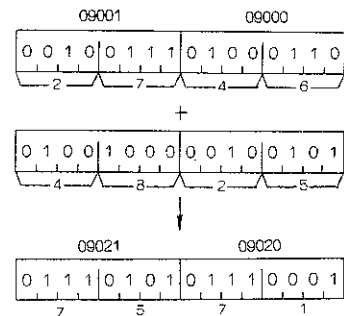


1010はBCDでは禁止のコードです。

参考 F-10と同様にBCD3桁以上の加算が可能です。



命令	
STR	00100
Fc10	09000
	25
	09020
Fc10	09001
	48
	09021

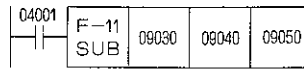


**F-11
SUB**

**レジスタ間(BCD2桁)の減算
(SUBtract)**

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-11 SUB</td> <td style="padding: 2px;">S₁</td> <td style="padding: 2px;">S₂</td> <td style="padding: 2px;">D</td> </tr> </table>			F-11 SUB	S ₁	S ₂	D																						
F-11 SUB	S ₁	S ₂	D																										
機能	レジスタS ₁ の内容からレジスタS ₂ の内容を減算(BCD2桁減算)してレジスタDに格納する。																												
演算内容	S ₁ - S ₂ → D																												
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774																											
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																											
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																											
演算条件	入力信号の立上り(OFF→ON)																												
演算	S ₁ の内容	不変																											
	S ₂ の内容	不変																											
後	Dの内容	●演算結果 ●レジスタS ₁ 、S ₂ の内容がBCDコードでないとき不変																											
	フラグ	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <th>演算結果</th> <th>ノンキャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1~99</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>負の数値</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>S₁、S₂がBCDでない</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> </table>	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	0	1	0	0	1	1~99	1	0	0	0	負の数値	0	0	1	0	S ₁ 、S ₂ がBCDでない	0	1	0	0		
演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357																									
0	1	0	0	1																									
1~99	1	0	0	0																									
負の数値	0	0	1	0																									
S ₁ 、S ₂ がBCDでない	0	1	0	0																									

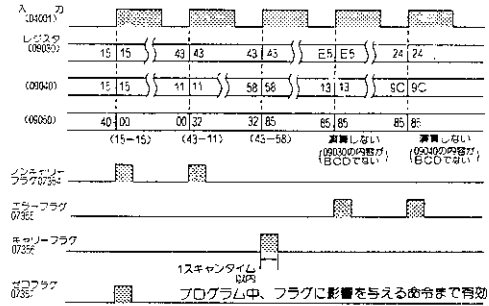
(解説)



命 令	
STR	04001
F-11	09030
	09040
	09050

入力条件04001がOFF→ONの変化時に、レジスタ09030の内容から、レジスタ09040の内容を減算して、レジスタ09050に格納します。レジスタ09030、09040の内容は不変です。

演算結果とフラグの推移



F-11

注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(a C0001、a b 0173等は禁止)

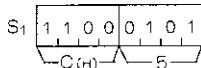
注3 間接アドレスの使用方法に関しては、3-5(6)“間接アドレス指定”の項を御参照ください。

注4 (S₁の内容)<(S₂の内容)の演算を行うと、答は100の補数で得られます。

(例) 23-85=-62は、62の100の補数38が答となります。
(123-85=38と考えてください。)

注5 フラグの状態は、そのスキャンサイクルの中の次のフラグに影響を与える命令までが有効です。
(3-5(6)“データ処理命令とフラグ”参照)

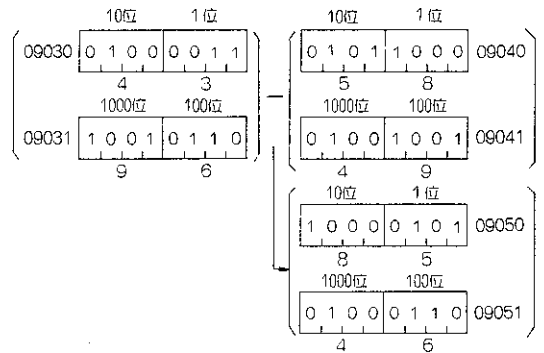
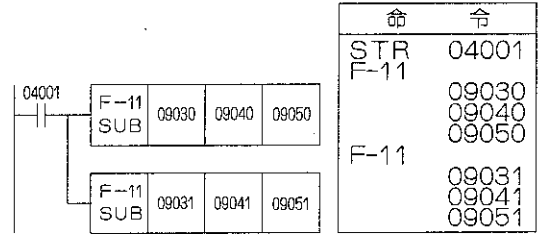
注6 S₁、S₂の内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、減算は実行しません。
(Dの内容は不変です。)
(例)



1100はBCDでは禁止のコードです。

参考 3桁以上のBCD減算する場合、F-11命令を続けて設定します。

連続して、F-11命令を設定すると、2つ目以降のF-11命令では、キャリーフラグ(07356)の内容も減算されるようになります。STR命令に続く最初のF-11命令では、キャリーフラグ(07356)の内容は減算されません。



- 上記の演算は、9643-4958=4685を示しています。
- 下の桁から順次プログラムをしていくと、桁下げの情報が入位桁に入ってきます。
3-5(7)“倍長演算”の項をご参照ください。

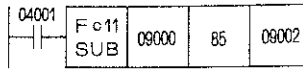
F-11

**Fc11
SUB**

**レジスタとBCD定数(2桁)の減算
(SUBtract)**

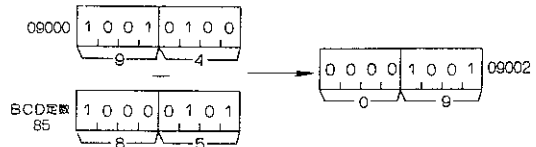
シンボル	Fc11 SUB S _i n D				
機能	レジスタS _i の内容から2桁のBCD定数nを減算してレジスタDに格納する。				
演算内容	S _i → n → D				
S _i の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
nの使用範囲	00~99				
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S _i の内容	不変			
	Dの内容	●演算結果 ●レジスタS _i の内容がBCDコードでない時不変			
フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1
	1~99	1	0	0	0
	負の数値	0	0	1	0
	S _i がBCDでない	0	1	0	0

(解説)



命令	
STR	04001
Fc11	09000
	85
	09002

入力条件04001がOFF→OFの変化時に、レジスタ09000の内容からBCD定数85を減算して、レジスタ09002に格納します。
タイミング関係はF-11と同様な動きをします。



注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照

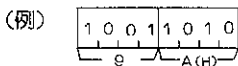
注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

注4 (S_iの内容) < nの演算を行うと、答は100の補数で得られます。
(例) 23-85=-62は、62の100の補数38が答となります。
(123-85=38と考えてください)

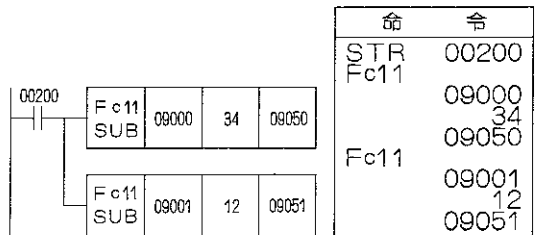
注5 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

注6 S_iの内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、減算は実行しません。(Dの内容は不変です)

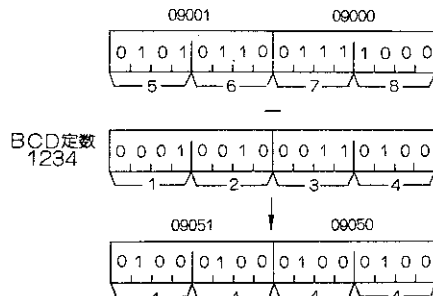


1010はBCDでは禁止のコードです。

参考 F-11と同様にBCD3桁以上の減算が可能です。



命令	
STR	00200
Fc11	09000
	34
Fc11	09050
	12
	09051

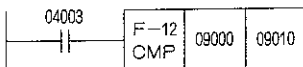


F-12 CMP

レジスタ間(1バイト)の比較 (CoMPare)

シンボル	F-12 CMP S ₁ S ₂					
機能	レジスタS ₁ の内容とレジスタS ₂ の内容を大小比較する。					
演算内容	S ₁ <=> S ₂ → フラグ					
S ₁ の使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
S ₂ の使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可				
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)					
演算後	S ₁ の内容	不変				
	S ₂ の内容	不変				
	フラグ	レジスタの内容	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
		S ₁ > S ₂	1	0	0	0
	S ₁ = S ₂	1	0	0	1	
	S ₁ < S ₂	0	0	1	0	

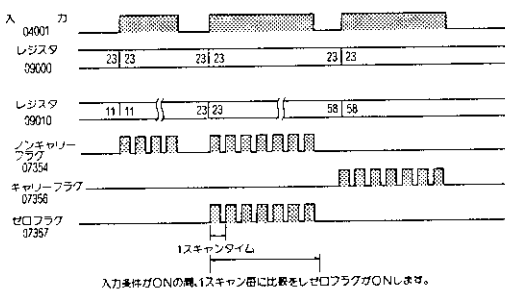
(解説)



命 令	
STR	04003
F-12	09000 09010

入力条件04003がONの時、レジスタ09000とレジスタ09010の内容を大小比較して、その結果をノンキャリーフラグ(07354)、キャリーフラグ(07356)とゼロフラグ(07357)に設定します。この時、レジスタ09000とレジスタ09010の内容は不変です。

●レジスタの内容とフラグの推移



注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(C0001、@b0173等は禁止)

注3 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

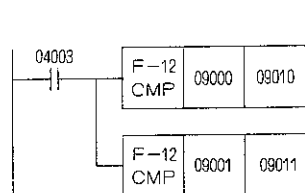
注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)“演算実行条件”参照)

注5 エラーフラグ(07355)は常に“0”となります。

注6 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

参考 入力条件のOFF→ONの変化時にのみ、大小比較をする場合は、入力条件に微分命令を組合せて下さい。

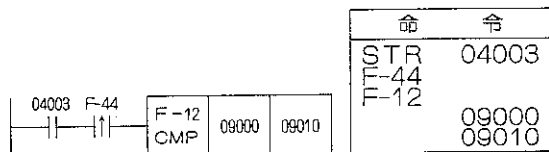
参考 2バイト以上のデータの大小比較をする場合は、加算・減算(F-10・F-11)の場合と同様に、下位の数値から比較するようにプログラムします。連続して、F-12命令を設定すると、2つ目以降のF-12命令では、キャリーフラグ(07356)の内容も比較対象に入ります。(STR命令に続く最初のF-12命令では、キャリーフラグ(07356)の内容は比較対象から除外されます。)



命 令	
STR	04003
F-12	09000 09010
F-12	09001 09011

下の桁から、順次プログラムをしていくと、桁下げの情報が入りてきます。

3-5(7)“倍長演算”の項をご参照ください。



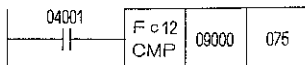
F-12

**Fc12
CMP**

**レジスタと定数(1バイト)の比較
(CoMPare)**

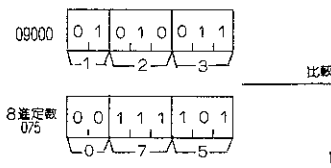
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-12 CMP</td> <td style="padding: 2px;">S_i</td> <td style="padding: 2px;">n</td> </tr> </table>					F-12 CMP	S _i	n
F-12 CMP	S _i	n						
機能	レジスタS _i の内容と8進定数nを大小比較する。							
演算内容	S _i <=> n → フラグ							
S _i の使用範囲	コ0000～コ1577 b0000～b1777 09000～09777 19000～19777		@コ0000～@コ1574 @b0000～@b1774 @09000～@09774 @19000～@19774					
nの使用範囲	000～377							
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)							
演算後	S _i の内容	不変						
	フラグ	レジスタの内容	ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357		
		S _i > n	1	0	0	0		
		S _i = n	1	0	0	1		
	S _i < n	0	0	1	0			

(解説)



命 令	
STR	04001
Fc12	09000 075

入力条件04001がONの時に、レジスタ09000の内容と8進定数075を大小比較して、その結果をノンキャリアフラグ(07354)、キャリアフラグ(07356)、ゼロフラグ(07357)に設定します。この時レジスタ09000の内容は不変です。



ノンキャリア	エラー	キャリア	ゼロ
07354	07355	07356	07357
1	0	0	0

注1 コ0734～コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)

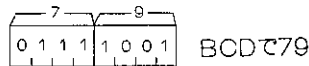
注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(6))“演算実行条件”参照)

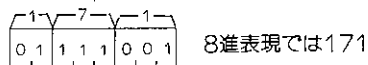
注5 エラーフラグ(07355)は常に“0”となります。

注6 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)

参考 Fc12はプログラムの書込み時に8進数を用います。8進数は、あらゆるビットパターンを数値で表現することができ、面倒な重み計算も不要です。BCD定数との比較をする場合、BCD定数を8進数に変換し、プログラムを書込んでください。



BCDで79



8進表現では171

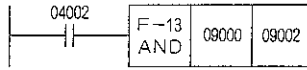
Fc12

**F-13
AND**

**レジスタ間(1バイト)の論理積
(AND)**

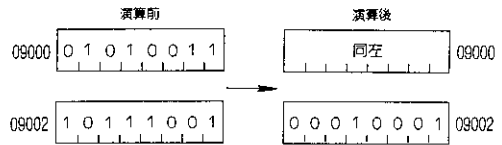
シンボル		
機能	レジスタSの内容(8ビットデータ)とレジスタDの内容(8ビットデータ)の論理積をとり、レジスタDに格納する。	
演算内容	S AND → D	
Sの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19004
Dの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果
	フラグ	不変

(解説)



命令	
STR	04002
F-13	09000
	09002

入力条件04002がOFF→ONの変化時に、レジスタ09000の8ビットの内容とレジスタ09002の8ビットの内容の論理積(AND)をとり、レジスタ09002に格納します。レジスタ09000の内容は不変です。



- 注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(C0001、b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

ANDの真理値表

シンボル	A	B	C
	0	0	0
	1	0	0
	0	1	0
	1	1	1

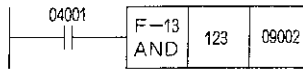
F-13

**Fc13
AND**

**レジスタと定数(1バイト)の論理積
(AND)**

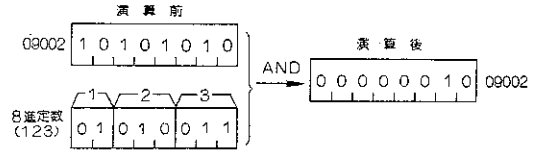
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">Fc13 AND</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">D</td> </tr> </table>			Fc13 AND	n	D
Fc13 AND	n	D				
機能	8進定数nとレジスタDの内容の論理積をとり、レジスタDに格納する。					
演算内容	$n \cap D \rightarrow D$					
nの使用範囲	000~377					
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算後	Dの内容	演算結果				
	フラグ	不変				

(解説)



命 令	
STR	04001
Fc13	123
	09002

入力条件04001がOFF→ONの変化時に、8進定数123とレジスタ09002の内容の論理積をとり、レジスタ09002に格納します。



注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレー”の特殊領域(参照)

ANDの真理値表

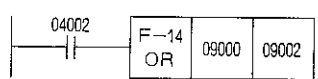
シンボル	A	B	C
	0	0	0
	1	0	0
	0	1	0
	1	1	1

**F-14
OR**

**レジスタ間(1バイト)の論理和
(OR)**

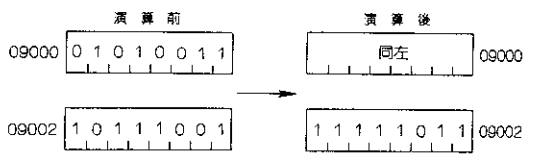
シンボル		
機能	レジスタSの内容(8ビットデータ)とレジスタDの内容(8ビットデータ)の論理和をとり、レジスタDに格納する。	
演算内容	SUD→D	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04002
F-14	09000 09002

入力条件04002がOFF→ONの変化時に、レジスタ09000の8ビットの内容とレジスタ09002の8ビットの内容の論理和(OR)をとり、レジスタ09002に格納します。レジスタ09000の内容は不変です。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

ORの真理値表

シンボル	A	B	C
	0	0	0
	1	0	1
	0	1	1
	1	1	1

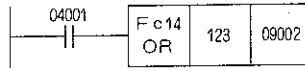
F-14

Fc14
OR

レジスタと定数(1バイト)の論理和
(OR)

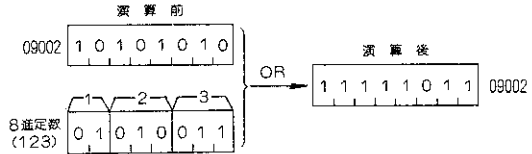
シンボル			
機能	8進定数nとレジスタDの内容の論理和をとりレジスタDに格納する。		
演算内容	nUD→D		
nの使用範囲	000~377		
Dの使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可	
演算条件	入力信号の立上り(OFF→ON)		
演算後	Dの内容	演算結果	
	フラグ	不変	

(解説)



命 令	
STR	04001
Fc14	123
	09002

入力条件04001がOFF→ONの変化時に、8進定数123とレジスタ09002の内容の論理和(OR)をとり、レジスタ09002に格納します。



[注1] c0734~c0737は特殊領域です。(2-3(3)「キープリレーの特殊領域」参照)

ORの真理値表

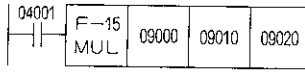
シンボル	A	B	C
	0	0	0
	1	0	1
	0	1	1
	1	1	1

**F-15
MUL**

**レジスタ間(BCD4桁)の乗算
(MULTiPLY)**

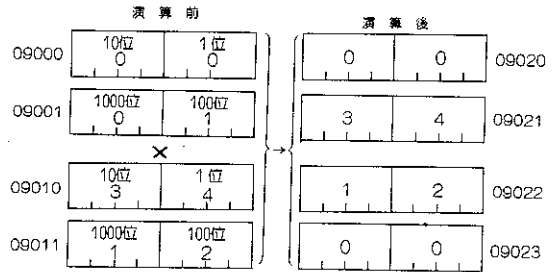
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-15 MUL</td> <td style="text-align: center;">S₁</td> <td style="text-align: center;">S₂</td> <td style="text-align: center;">D</td> </tr> </table>				F-15 MUL	S ₁	S ₂	D
F-15 MUL	S ₁	S ₂	D					
機能	レジスタS ₁ 、S ₁ +1の内容(BCD4桁)とレジスタS ₂ 、S ₂ +1の内容(BCD4桁)を乗算してレジスタDから4バイトに格納する。							
演算内容	$(S_1, S_1+1) \times (S_2, S_2+1) \rightarrow D, D+1, D+2, D+3$							
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774						
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可						
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S ₁ 、S ₁ +1の内容	不変						
	S ₂ 、S ₂ +1の内容	不変						
	Dの内容	演算結果 (1の位と10の位)	レジスタS ₁ 、S ₁ +1、S ₂ 、S ₂ +1の内容がBCDコードでない時不変					
	D+1の内容	演算結果 (100の位と1,000の位)						
	D+2の内容	演算結果(10,000の位と100,000の位)						
D+3の内容	演算結果(1,000,000の位と10,000,000の位)							
フラグ	レジスタS ₁ 、S ₁ +1、S ₂ 、S ₂ +1の内容がBCDコードでない時	フキャリ 07354	エラー 07355	キャリ 07356	ゼロ 07357			

(解説)



命 令	
STR	04001
F-15	09000
	09010
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000、09001のBCD4桁とレジスタ09010、09011のBCD4桁を乗算をして、レジスタ09020からの4バイトに格納します。



上記の演算は100×1234=123400を示しています。

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

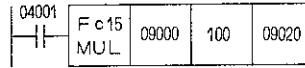
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)
- 注5 S₁、S₁+1、S₂、S₂+1の内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、乗算を実行しません。(D~D+3の内容は不変です。)

**Fc15
MUL**

**レジスタ(BCD4桁)とBCD定数(3桁)の乗算
(MULTiPLY)**

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="text-align: center;">Fc15 MUL</td><td style="text-align: center;">S_i</td><td style="text-align: center;">n</td><td style="text-align: center;">D</td></tr></table>				Fc15 MUL	S _i	n	D
Fc15 MUL	S _i	n	D					
機能	レジスタS _i 、S _i +1の内容(BCD4桁)と3桁のBCD定数nを乗算してレジスタDからの4バイトに格納する。							
演算内容	(S _i 、S _i +1)×n →D、D+1、D+2、D+3							
S _i の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774						
nの使用範囲	000~999							
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S _i 、S _i +1の内容	不変						
	Dの内容	演算結果 (1の位と10の位)	レジスタS _i 、 S _i +1の内容 がBCDコードでない時不 変					
	D+1の内容	演算結果 (100位と1,000の位)						
	D+2の内容	演算結果(10,000の位 と100,000の位)						
	D+3の内容	演算結果(1,000,000位 と10,000,000の位)						
フラグ	レジスタS _i 、 S _i +1の内容	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357			
	BCDコード	0	0	0	0			
	BCDコードで ない時	0	1	0	0			

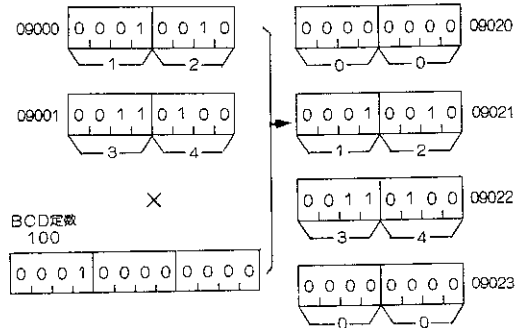
(解説)



命 令	
STR	04001
Fc15	09000
	100
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000、09001のBCD4桁とBCD定数100(3桁)の乗算をして、レジスタ09020から4バイトに格納します。

3412×100=341200



Fc15

- 注1** コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)
- 注3** 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

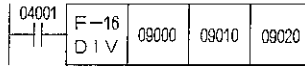
- 注4** フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)
- 注5** S_i、S_i+1の内容がBCDコード以外の場合、エラーフラグ(7355)をONし、乗算を実行しません。(D~D+3の内容は不変です。)

F-16
DIV

レジスタ(BCD4桁)とレジスタ(BCD2桁)の除算
(DIVide)

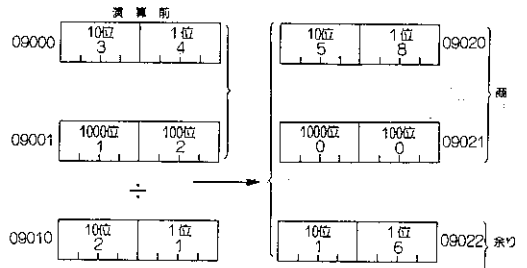
シンボル	— F-16 DIV S ₁ S ₂ D				
機能	レジスタS ₁ 、S ₁ +1の内容(BCD4桁)をレジスタS ₂ の内容(BCD2桁)で除算し、レジスタDからの2バイトに商を3バイト目に余を格納する。				
演算内容	(S ₁ 、S ₁ +1)÷S ₂ →D、D+1、D+2				
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
Dの使用範囲	コ0000~コ1575 b0000~b1775 09000~09775 19000~19775	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S ₁ 、S ₁ +1の内容	不変			
	S ₂ の内容	不変			
	Dの内容	演算結果の商 (1の位と10の位)	レジスタS ₁ 、 S ₁ +1、S ₂ の 内容がBCD コードでない 時、S ₂ の内容 が00の時不 変		
	D+1の内容	演算結果の商 (100の位と1,000の位)			
	D+2の内容	演算結果の除			
フラグ	レジスタS ₁ 、S ₁ +1、S ₂ の内容	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	BCDコード	0	0	0	0
	●BCDコードでない時 ●S ₂ の内容が00の時	0	1	0	0

(解説)



命令	
STR F-16	04001
	09000
	09010
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000、09001のBCD4桁をレジスタ09010のBCD2桁で除算をし、レジスタ09020からの2バイトに商を入れ、3バイト目に余りを入れます。



上記の演算は1234÷21=58余り16を示しています。

注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリューの特殊領域”参照

注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

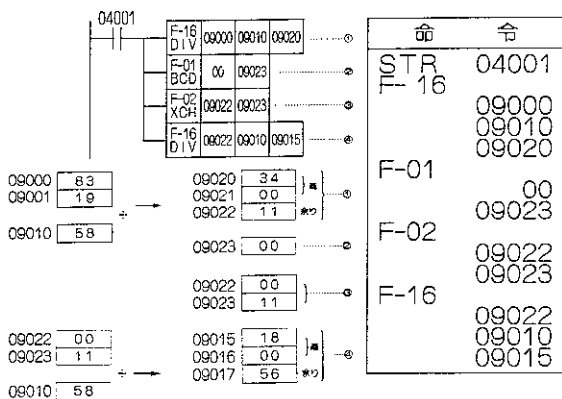
注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

注5 S₁、S₁+1、S₂の内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、除算を実行しません。(D、D+1、D+2の内容は不変です。)

注6 分子<分母(S₁<S₂、S₁+1=0)の時、演算結果の商(D、D+1の内容)は0となり、余り(D+2の内容)は、分子(S₁の内容)となります。例えば20÷30を実行すると、答は0余り20となります。

【参考】 小数点以下2桁を求めるときは次のようなプログラムを組むと求められます。

例 $1983 \div 58 = 34.18$ 余り0.56



命 令	
STR	04001
F-16	09000 09010 09020
F-01	00 09023
F-02	09022 09023
F-16	09022 09010 09015

- ① 入力条件04001がOFF→ONのとき、レジスタ09000、09001の内容をレジスタ09010の内容で除算し結果は09020、09021に商が格納され、09022に余りが格納されます。
- ② 09023に00のデータを入れ、
- ③ 09022と09023の内容を交換し、余りを、千、百の位に変換します。
- ④ ③のデータを再度09010の内容で除算し、09015、09016に商を09017に余りを格納します。09015に格納されたデータが小数点以下の2桁になります。

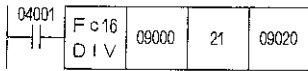
F-16

**Fc16
DIV**

**レジスタ(BCD4桁)とBCD定数(2桁)の除算
(DIVide)**

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">Fc16</td> <td style="text-align: center;">Si</td> <td style="text-align: center;">n</td> <td style="text-align: center;">D</td> </tr> <tr> <td style="text-align: center;">DIV</td> <td></td> <td></td> <td></td> </tr> </table>				Fc16	Si	n	D	DIV			
Fc16	Si	n	D									
DIV												
機能	レジスタSi、Si+1の内容(BCD4桁)を2桁のBCD定数nで除算し、レジスタDから2バイトに商を3バイト目に余を格納する。											
演算内容	$(S_i, S_{i+1}) \div n$ → D、D+1、D+2											
Siの使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776		@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774									
nの使用範囲	00~99											
Dの使用範囲	C0000~C1575 b0000~b1775 09000~09775 19000~19775		間接アドレス指定不可									
演算条件	入力信号の立上り(OFF→ON)											
演算後	Si、Si+1の内容	不変										
	Dの内容	演算結果の商 (1の位と10の位)	レジスタSi、Si+1の内容がBCDコードでない時、nが00の時不変									
	D+1の内容	演算結果の商 (100位と1,000の位)										
	D+2の内容	演算結果の余										
フラグ	レジスタSi、Si+1、nの内容	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357							
	BCDコード	0	0	0	0							
	●BCDコードでない時 ●nが00の時	0	1	0	0							

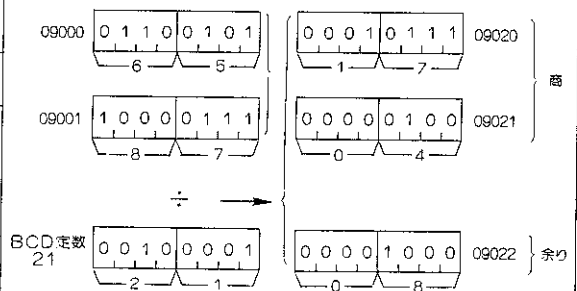
(解説)



命 令	
STR	04001
Fc16	09000
	21
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000、09001のBCD4桁をBCD定数21で除算し、レジスタ09020から2バイトに商を入れ、3バイト目に余りを入れます。

$8765 \div 21 = 417 \dots 8$



- 注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(C0001、@b0173等は禁止)
- 注3 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

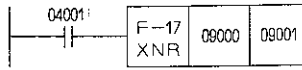
- 注5 Si、Si+1の内容がBCDコード以外の数値の場合、エラーフラグ(07355)をONし、除算を実行しません。(D、D+1、D+2の内容は不変です。)
- 注6 分子<分母(Si<n、Si+1=0)の時、演算結果の商(D、D+1の内容)は0となり、余り(D+2の内容)は、分子(Siの内容)となります。例えば、20÷30を実行すると、答は0、余り20となります。

**F-17
XNR**

**レジスタ間(1バイト)の一致
(eXclusive NoR)**

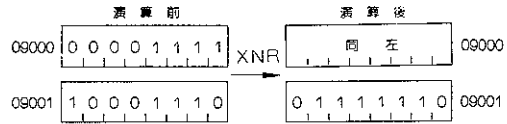
シンボル		
機能	レジスタSの内容とレジスタDの内容の否定排他的論理和をとりレジスタDに格納する。	
演算内容	$\overline{S \oplus D} \rightarrow D$	
Sの使用範囲	c0000~c1577 b0000~b1777 09000~09777 19000~19777	@c0000~@c1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	c0000~c1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04001
F-17	09000 09001

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09001の内容の否定排他的論理和(exclusive NOR)をとり、レジスタ09001に格納します。
レジスタ09000の内容は不変です。



09000と09001で一致したビット(0と0、1と1)は1に、不一致のビット(0と1)は0になります。

- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレー”の特殊領域”参照)
- 注2 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(c0001、@b0173等は禁止)
- 注3 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

Exclusive NOR 真理値表

シンボル	A	B	C
	0	0	1
	1	0	0
	0	1	0
	1	1	1

**Fc17
XNR**

**レジスタと定数(1バイト)の一致
(eXclusive NoR)**

シンボル		<p>(解説)</p>	<table border="1"> <tr><th colspan="2">命 令</th></tr> <tr><td>STR</td><td>04001</td></tr> <tr><td>Fc17</td><td>017</td></tr> <tr><td></td><td>09001</td></tr> </table>	命 令		STR	04001	Fc17	017		09001
命 令											
STR	04001										
Fc17	017										
	09001										
機 能	8進定数nとレジスタDの内容の否定排他的論理和をとり、レジスタDに格納する。	<p>入力条件04001がOFF→ONの変化時に、8進定数017とレジスタ09001の内容の否定排他的論理和(exclusive NOR)をとり、レジスタ09001に格納します。</p>									
演算内容	$\bar{n} \oplus D \rightarrow D$	<p>演算前</p>									
nの使用範囲	000~377										
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可									
演算条件	入力信号の立上り(OFF→ON)										
演算後	Dの内容	演算結果									
	フラグ	不変									

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キー
 プリレーの特殊領域”参照)

Exclusive NOR 真理値表

シンボル	A	B	C
	0	0	1
	1	0	0
	0	1	0
	1	1	1

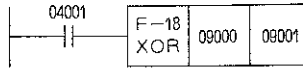
Fc17

**F-18
XOR**

**レジスタ間(1バイト)の排他的論理和
(eXclusive OR)**

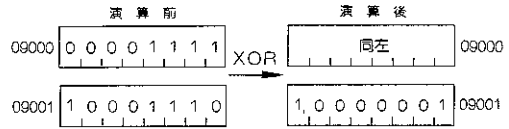
シンボル	<table border="1"> <tr> <td>F-18 XOR</td> <td>S</td> <td>D</td> </tr> </table>			F-18 XOR	S	D
F-18 XOR	S	D				
機能	レジスタSの内容とレジスタDの内容の排他的論理和をとり、レジスタDに格納する。					
演算内容	S⊕D→D					
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算後	Sの内容	不変				
	Dの内容	演算結果				
	フラグ	不変				

〔解説〕



命 令	
STR	04001
F-18	09000 09001

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09001の内容の排他的論理和(exclusive OR)をとり、レジスタ09001に格納します。
レジスタ09000の内容は不変です。



09000と09001で不一致のビット(0と1)は1に、一致のビット(0と0、1と1)は0になります。

- 注1) コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2) 間接アドレス指定する場合、必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3) 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

Exclusive OR 真理値表

シンボル	A	B	C
	0	0	0
	1	0	1
	0	1	1
	1	1	0

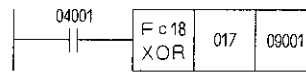
F-18

**Fc18
XOR**

**レジスタと定数(1バイト)の排他的論理和
(eXclusive OR)**

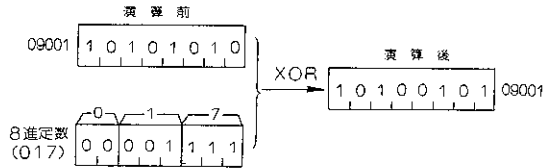
シンボル	— Fc18 XOR n D		
機能	8進定数 n とレジスタ D の内容の排他的論理和をとりレジスタ D に格納する。		
演算内容	$n \oplus D \rightarrow D$		
n の使用範囲	000~377		
D の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可	
演算条件	入力信号の立上り(OFF→ON)		
演算後	D の内容	演算結果	
	フラグ	不変	

(解説)



命令	
STR	04001
Fc18	017 09001

入力条件04001がOFF→ONの変化時に、8進定数017とレジスタ09001の内容の排他的論理和(exclusive OR)をとり、レジスタ09001に格納します。



注1] コ0734~コ0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)

Exclusive OR 真理値表

シンボル	A	B	C
	0	0	0
	1	0	1
	0	1	1
	1	1	0

Fc18

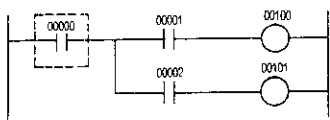
F-30
MCS

マスターコントロールセット
(Master Control Set)

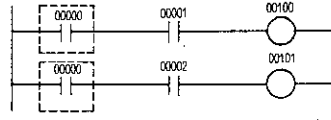
F-31
MCR

マスターコントロールリセット
(Master Control Reset)

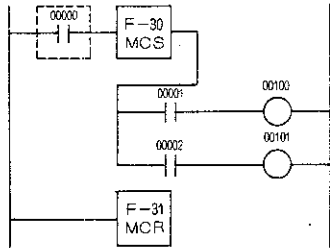
MCS、MCRは、共通演算条件以後の回路が複数の出力に分岐している場合に使用します。



(1) リレー盤の場合



(2) MCS、MCRを使わない場合



(3) MCS、MCRを使用した場合

```

MCS→
STR  00000
F-30
STR  00001
OUT  00100
STR  00002
OUT  00101

MCR→
F-31

```

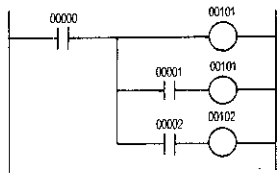
F-30(MCS)を使用するとそれまでのACC (アキュムレータ) の内容が、CPU内部のレジスタに記憶され、F-31(MCR)までの各命令の演算はCPU内部レジスタの内容とANDされたものとなります。F-31(MCR)は、このANDする範囲の終

了を意味します。

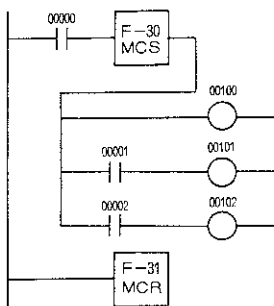
□内の共通演算条件が複雑な場合や、共通演算条件に続く演算の分岐が多い場合、プログラムを簡略にすることができます。

注1 F-30(MCS)で派生した母線に、直接OUT、TMR、CNTの各部命令及び応用命令を接続しないでください。

(1) リレー盤の場合

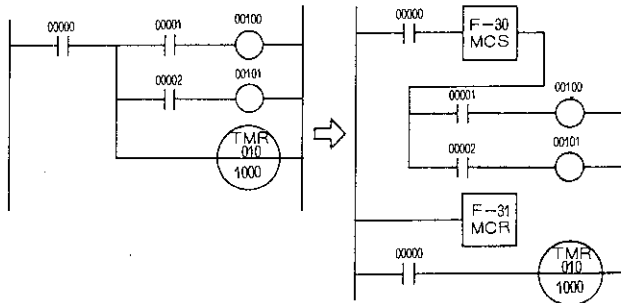


(2) MCS、MCRで禁止のプログラム

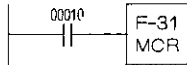


命 令	
STR	00000
F-30	
OUT	00100
STR	00001
OUT	00101
STR	00002
OUT	00102
F-31	

次のようにプログラムする必要があります。

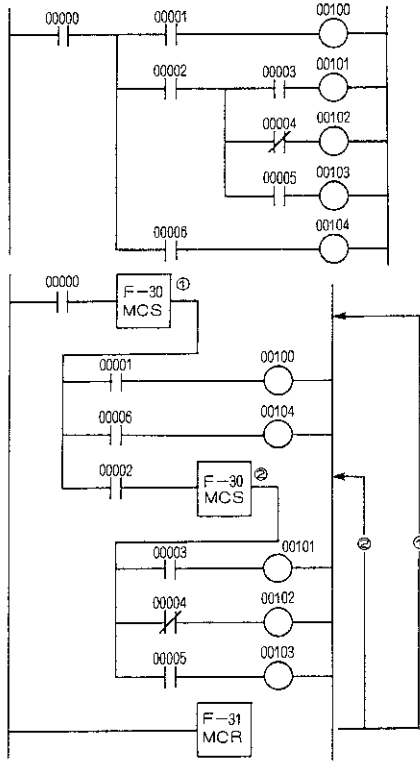


注2 F-31(MCR)は無条件命令です。



のようなプログラムはできません。

MCS、MCRの間にさらにMCSを使用することができます。



左図のリレー盤のラダー図はMCS、MCRを用いて次のようにプログラムすることができます。ただし本例のようにプログラム順を入換える必要がある場合があります。(※印部)

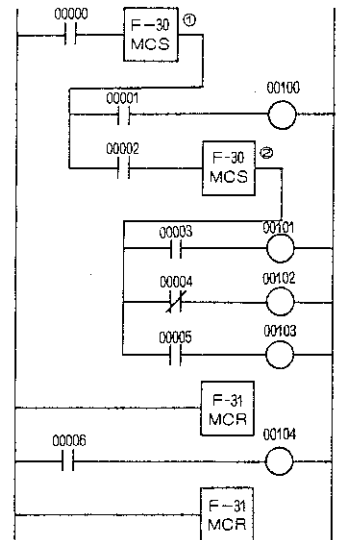
命 令	
STR	00000
F-30	
STR	00001
OUT	00100
STR	00006
OUT	00104
STR	00002
F-30	
STR	00003
OUT	00101
STR NOT	00004
OUT	00102
STR	00005
OUT	00103
F-31	

●F-31(MCR)はそれ以前のF-30(MCS)…左図の場合①、②…の終了を意味します。

注3 次のようにプログラムすると、所期の回路にはなりません。

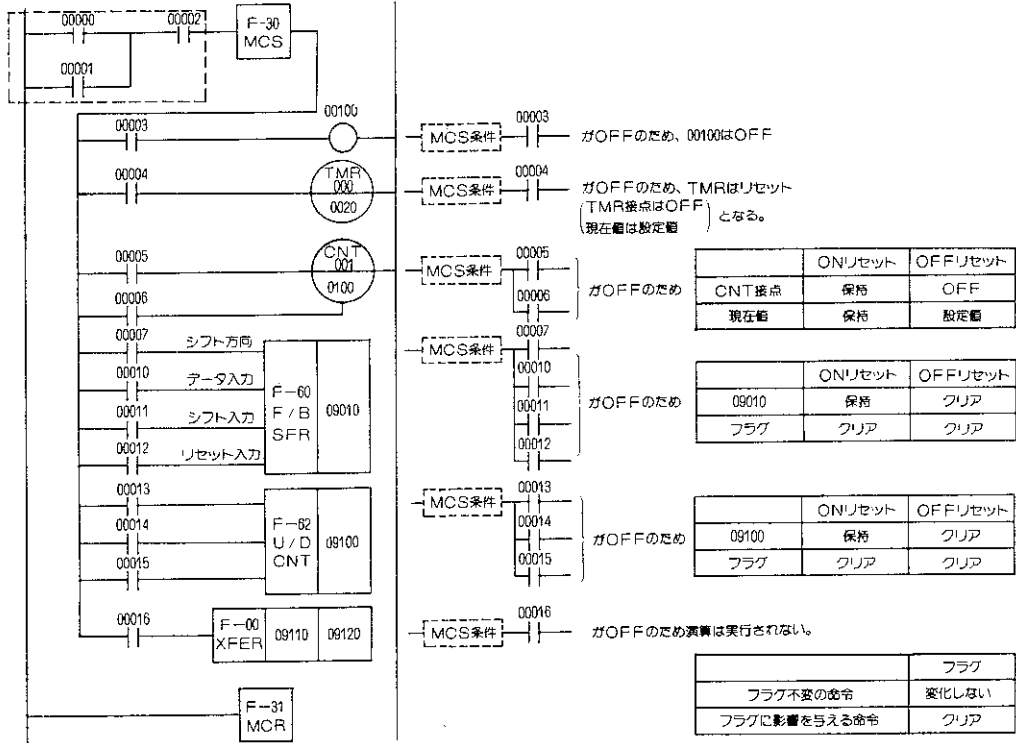
命 令	
STR	00000
F-30	
STR	00001
OUT	00100
STR	00002
F-30	
STR	00003
OUT	00101
STR NOT	00004
OUT	00102
STR	00005
OUT	00103
F-31	
STR	00006
OUT	00104
F-31	

このMCRは無意味なものです。
このMCRで①、②のMCSは終了しています。



注4 MCS、MCR*の間にMCSを何度でも使用できますが、すべてのMCSの範囲は、*のMCRで終了します。

MCSの条件(点線内)がOFFのとき、MCSとMC Rの間にある命令は次のように処理されます。

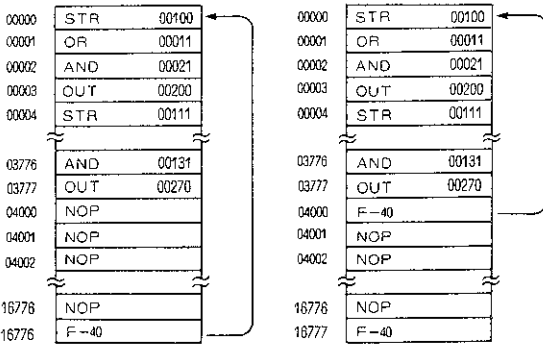


注5) CNT、F-60、F-62の各命令はシステムメモリ# 202でリセット条件をONリセット、OFFリセットのいずれかに設定することができます。OFFリセットの場合、MCSによりリセットされます。

F-40 エンド命令 (END)

F-40(エンド命令)はプログラムの終了を意味します。END命令はプログラムメモリ容量の設定後メモリをクリアすると、プログラムメモリ最終アドレスに自動的に書込まれますので、次のような場合を除き特に書込む必要はありません。

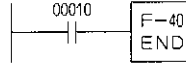
- (1) スキャンタイムを早くする場合
 スキャンタイムは(入出力処理時間+ユーザプログラム処理時間)となります。ユーザプログラム処理時間はプログラムアドレス00000からEND命令までの全命令の処理時間の合計です。メモリのクリアで自動的に書込まれるEND命令の位置は、たとえばプログラムメモリ容量の設定が7.5K語の場合16777(7680語目)となります。設計完了したラダー図をプログラムで書込んだとき、その最終アドレスがたとえば03777(2048語目)であったとすると、04000~16776まではNOP命令、16777にEND命令が存在し、このNOP命令の処理時間(1語当り0.5μs)を空費することになります。少しでも演算時間を早くする必要があるとき、04000にF-40を書込むと以下のNOP命令を処理することなくユーザプログラムの演算を終了し、次のスキャンサイクルに移ります。



(a)メモリクリアによるEND(16777)のみ (b)04000にF-40(END)を書込み

- (2) 試運転でプログラムを部分的に実行させる場合
 シーケンス動作の区切毎にF-40を挿入する事でプログラムを部分的に実行させ、OKであればF-40を削除します。

- 注1) ゼロクロス同期を使っているときは、ゼロクロス同期によって決まるスキャンタイムになります。
 注2) メモリを追加したり(1)、(2)でEND命令を書込むと、F-40が複数個存在することがあります。このような場合、最初のF-40でユーザプログラムの演算を終了します。本運転の前にF-40の位置を検索して確認してください。
 注3) F-40(END)は無条件命令です。



のようなプログラムはできません。

- 注4) F-40は優先度が一番高い命令ですが、F-141(JMP)とF-140(LABL)間、または、F-142(CALL)とF-140(LABL)間にEND命令がある場合、F-141、F-142が実行されると、そのEND命令は無視されます。

F-41
JCS

ジャンプコントロールセット

(Jump Control Set)

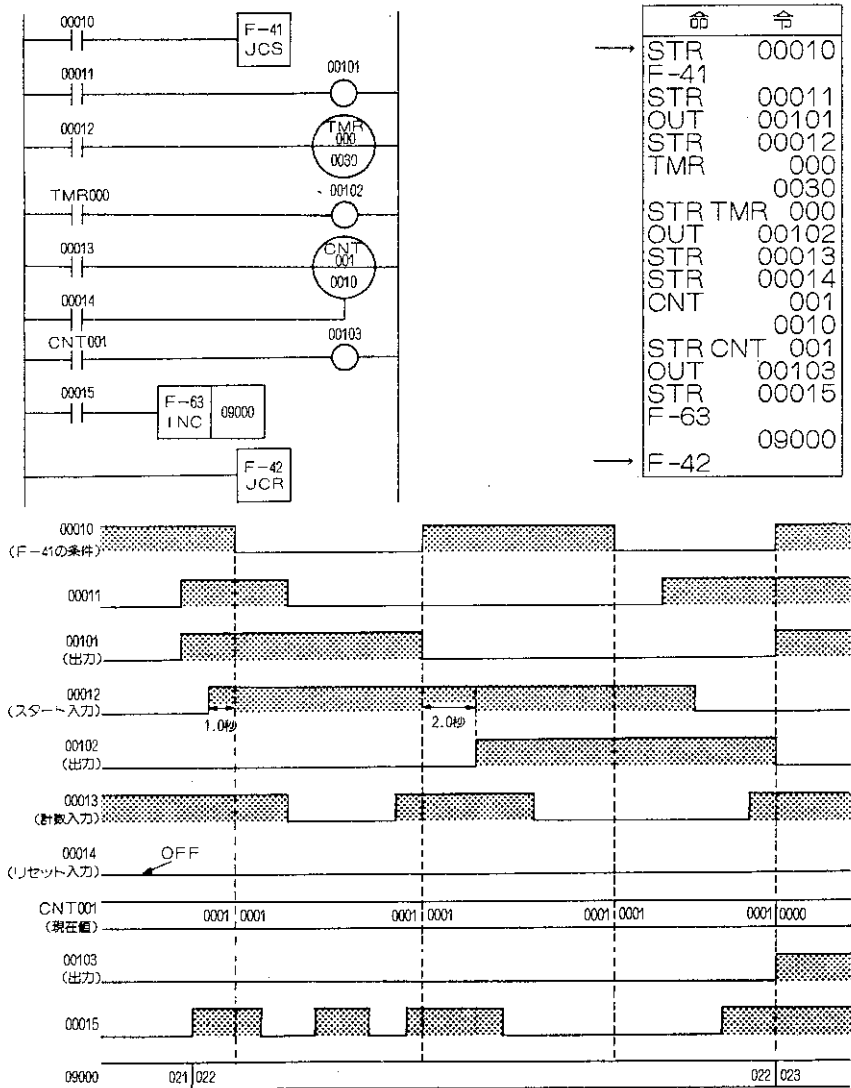
F-42
JCR

ジャンプコントロールリセット

(Jump Control Reset)

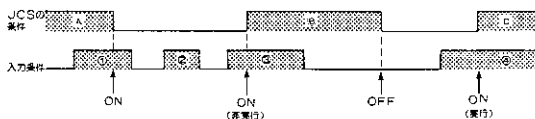
F-41(JCS)の条件がOFFの時、F-42(JCR)までにあるEND命令を除くすべての命令を実行しません。したがってOUT命令、TMR・CNT・MD

命令、応用命令等の演算結果をデータメモリに書き込む命令があってもデータメモリの内容は変化せず、JCSの条件がONの時の状態を保持します。



F-42

注1 TMRの内部クロック(0.1秒クロック)、CNTの計数入力および応用命令の入力条件(入力条件のOFF→ONで演算を実行するもの)と、F-41(JCS)の条件のON/OFFのタイミングにご注意ください。



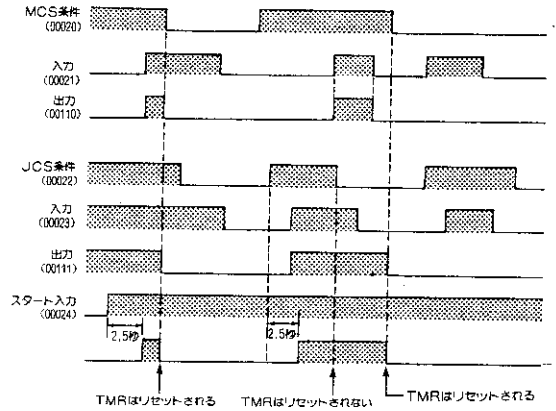
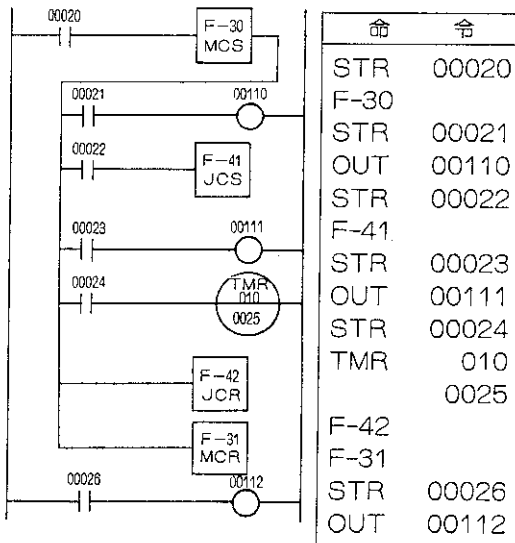
- ①の立上りでは、JCSの条件ONのため、演算を実行します。
- ②の立上りでは、JCSの条件OFFのため、演算を実行しません。
- ③の立上りでは、JCSの条件OFFのため、演算を実行しません。
- ④がONの間にJCSの条件がONとなりますが、④のJCSの条件がON→OFFとなるときの入力条件がON、⑥のJCSの条件がOFF→

ONとなるときの入力条件もONであるため、入力条件がOFF→ONに変化したとは見なさず演算を実行しません。

- ④の立上りでは、JCSの条件がOFFのため、演算を実行しません。
- ④がONの間にJCSの条件がONとなります。⑤のJCSの条件がON→OFFとなるときの入力条件がOFF、⑥のJCSの条件がOFF→ONとなるときの入力条件はONと変化しているため、⑥のJCS条件がOFF→ONとなった直後に演算が実行されます。

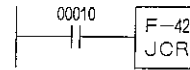
注2 F-41(JCS)とF-42(JCR)の間に、F-40(END命令)があるとき、JCSの条件のON/OFFにかかわらずEND命令は実行され、ユーザープログラムの演算を終了し、次のスキャンサイクルに移ります。

注3 F-30(MCS)とF-31(MCR)の間に、F-41(JCS)、F-42(JCR)を入れ子構造でプログラムすることができます。ただし、MCSはJCSより優先度が高いため、MCSの条件がOFFになると、MCSの条件がOFFのときの状態(出力リレー等はOFF、TMRはリセット等)になります。



注4 F-41(JCS)とF-42(JCR)の間に、さらにF-41、F-42を入れることはできません。このようなプログラムを書き込むと、プログラムチェックの際、プログラム(ZW-101PG1)では“JCS ERROR”と表示されます。

注5 F-42(JCR)は無条件命令です。



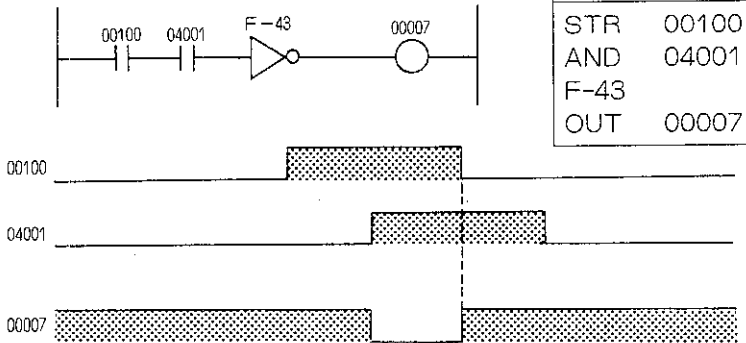
のようなプログラムはできません。

注6 F-41(JCS)とF-42(JCR)の間に立上りで演算する応用命令を使用する場合、F-41(JCS)の入力条件と違った条件にしてください。同一の条件を使用した場合、演算しません。

F-43
CPL

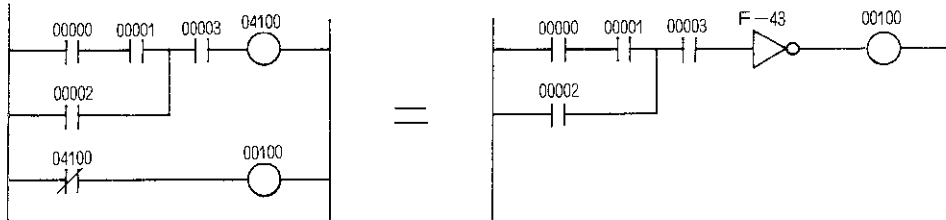
ビット反転
(ComPLement)

F-43は直前のACC(アキュムレータ)の内容を反転する命令です。



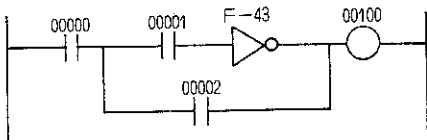
STR命令からF-43命令までの演算結果を反転し出力リレー00007に出力します。

F-43を使用すると補助接点を使うことなく、反転出力が得られます。

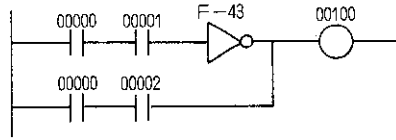


注1 F-43命令の条件は、1接点でも複数の接点でも構いません。

注2 F-43は直前のACCの内容を反転する命令のため、次の(a)と(b)のプログラムでは同じ演算結果が得られませんので注意してください。



(a)



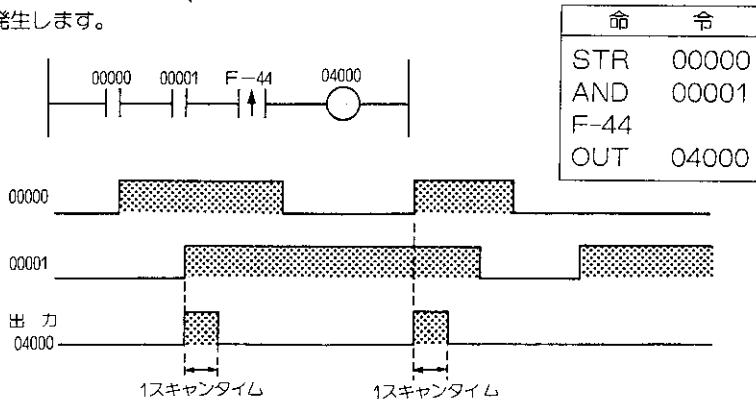
(b)

F-44

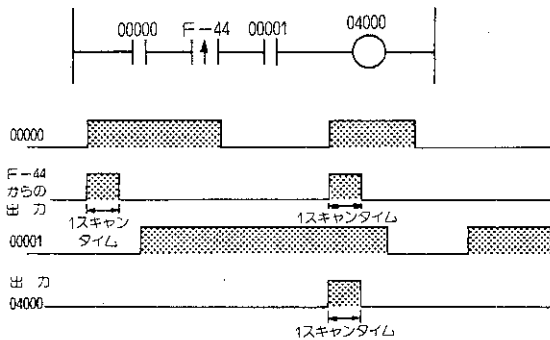


ON時微分

F-44命令の直前のACC(アキュムレータ)の状態がOFF→ONと変化した時に1スキャンタイムのパルスが発生します。

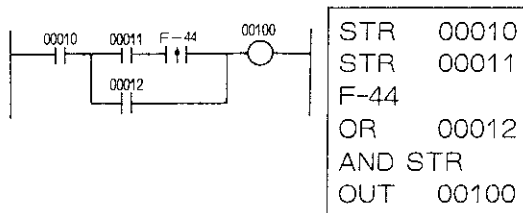


注1 上記ラダー図でF-44のプログラムする順序を変えると、結果が変わりますので、ご注意ください。(F-45の場合も同様です。)



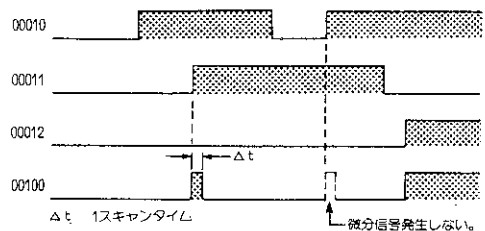
注2 F-44命令の条件は、1接点でも複数の接点でも構いません。

注3 F-44は、直前のACC(アキュムレータ)の内容がOFF→ONに変化した場合、これを検知して1スキャンタイムの間ONとなる信号を得る命令です。



	アキュムレータ ACC	スタックレジスタ S ₁
STR 00010	00010	
STR 00011	00011	00010
F-44	00011 F-44	00010
OR 00012	00011 F-44 00012	00010
AND STR	00010 00011 F-44 00012	
OUT 00100	00010 00011 F-44 00012	

00011がOFF→ONに変化したスキャンサイクルのみACCがON



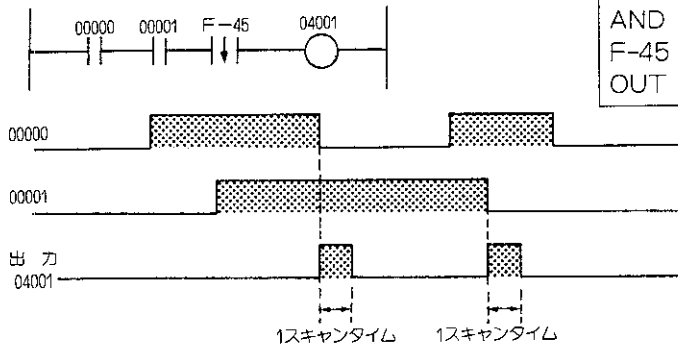
上記の例の場合、AND STR命令で00010とのANDが演算されるため、00011がONのときに00010がOFF→ONとなっても微分信号は発生しません。

注4 F-44命令はF-47(レベル演算条件セット)とF-48(レベル演算条件リセット)の間に入れても1スキャンしか演算しません。(F-47、F-48参照)

F-45

OFF時微分

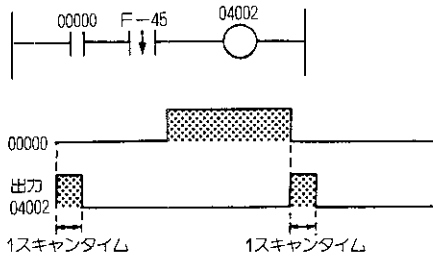
F-45命令の直前のACC(アキュムレータ)の状態が、ON→OFFと変化した時に、1スキャンタイムのパルスが発生します。



命 令	
STR	00000
AND	00001
F-45	
OUT	04001

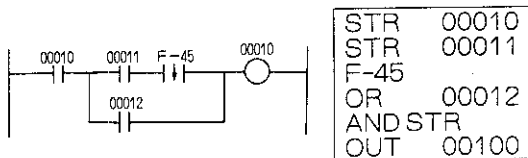
注1 微分命令(F-44、F-45)は、プログラム中何回使っても構いません。

注2 OFF時微分命令を使用すると、プログラム書込(F-45命令の書込又は挿入、削除などによりF-45命令のプログラムアドレスが移動する場合)直後の運転時に1スキャンタイムのパルスが発生する場合があります。



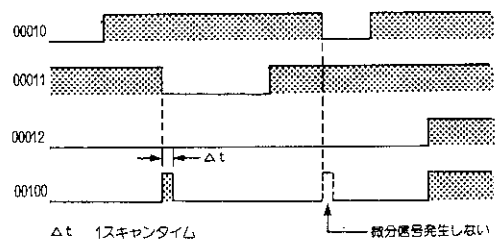
プログラム書込直後の運転開始時に、入力(00000)がOFF状態の場合に出力(04002)がONとなります。

注3 F-45は、直前のACC(アキュムレータ)の内容がON→OFFに変化した場合、これを検知して1スキャンタイムの間ONとなる信号を得る命令です。



	アキュムレータ ACC	スタックレジスタ S1
STR 00010	00010	
STR 00011	00011	00010
F-45	00011 F-45	00010
OR 00012	00011 F-45 00012	00010
AND STR	00010 00011 F-45 00012	
OUT 00100	00010 00011 F-45 00012	

00011がON→OFFに変化したスキャンサイクルのみACCがON



上記の例の場合、AND STR命令で00010とのANDが演算されるため、00011がONのときに00010がON→OFFとなっても微分信号は発生しません。

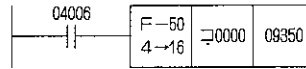
注4 F-45命令はF-47(レベル演算条件セット)とF-48(レベル演算条件リセット)の間に入れても1スキャンしか演算しません。(F-47、F-48参照)

F-50
4→16

4→16デコーダ

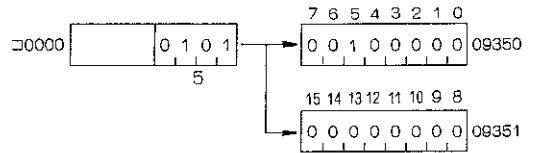
シンボル	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-50 4→16</td> <td style="text-align: center;">S</td> <td style="text-align: center;">D</td> </tr> </table>			F-50 4→16	S	D
F-50 4→16	S	D				
機能	レジスタSの下位4ビットのデータをデコードし、レジスタD、D+1の2バイトに16ビットのデータとして格納する。					
演算内容	S→D、D+1					
Sの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可				
Dの使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算後	Sの内容	不変				
	Dの内容	演算結果(0~7)				
	D+1の内容	演算結果(8~15)				
	フラグ	不変				

(解説)



命 令	
STR	4006
F-50	C0000 09350

入力条件4006がOFF→ONの変化時に、レジスタC0000の下位4ビットのデータをデコードし、レジスタ09350と09351の2バイトに16ビットのデータとして格納します。



下位4ビットの数値0~15に相当するビットの位置のみがONし、その他のビットはOFFとなります。

注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 Sの上4ビットは演算上無視されます。

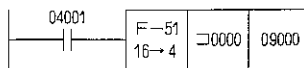
F-50

F-51
16→4

16→4エンコーダ

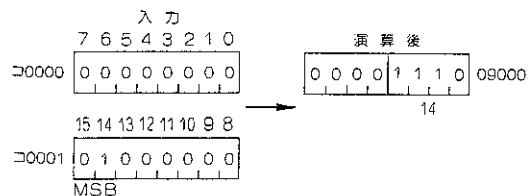
シンボル	<table border="1" style="display: inline-table;"> <tr> <td style="text-align: center;">F-51 16→4</td> <td style="text-align: center;">S</td> <td style="text-align: center;">D</td> </tr> </table>			F-51 16→4	S	D
F-51 16→4	S	D				
機能	レジスタS、S+1の2バイトのデータをエンコードし、レジスタDに格納する。					
演算内容	S、S+1→D					
Sの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可				
Dの使用範囲	コ0000～コ1577 b0000～b1777 09000～09777 19000～19777	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算後	S、S+1の内容	不変				
	Dの内容	演算結果				
	フラグ	不変				

(解説)

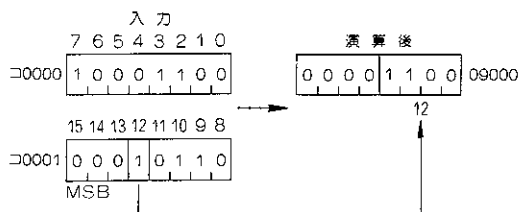


命令	
STR	04001
F-51	コ0000 09000

入力条件04001がOFF→ONの変化時に、レジスタコ0000とコ0001の2バイトのデータをエンコードし、レジスタ9000に格納します。



- 注1 コ0734～コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 演算後、D(例の場合09000)の上位4ビットは常に0になります。
- 注3 エンコーダの入力はMSB側が優先されます。

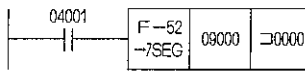


F-52
→7SEG

7SEGデコーダ

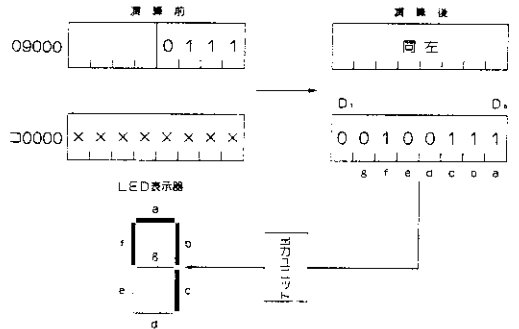
シンボル		
機能	レジスタSの下位4ビットのデータを7セグメントの表示データにデコードする。	
演算内容	S→D	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果 (“7セグメントデコーダ表”参照)
	フラグ	不変

(解説)



命令	
STR	04001
F-52	09000 コ0000

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容(下4ビット)が7セグメントの表示データにデコードされます。入力データと表示出力の関係は“7セグメントデコーダ表”をご覧ください。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 出力データD₀~D₆は7セグメント表示器のa~gに対応しています。D₇は常に“0”出力です。

7セグメント デコーダ表

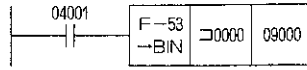
入力データ	出力データ	表示出力
	g f e d c b a	
00000000	00111111	0
00000001	00000110	1
00000010	01011011	2
00000011	01001111	3
00000100	01100110	4
00000101	01101101	5
00000110	01111101	6
00000111	00100111	7
00001000	01111111	8
00001001	01101111	9
00001010	01110111	A
00001011	01111100	b
00001100	00111001	c
00001101	01011110	d
00001110	01111001	e
00001111	01110001	f

F-53
→BIN

BCD(4桁)→BIN(16ビット)変換

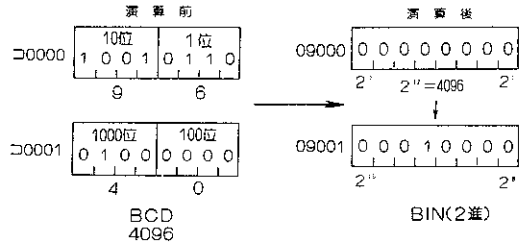
シンボル				
機能	レジスタS、S+1の2バイトのBCD 4桁データを2進に変換し、レジスタD、D+1の2バイトに格納する。			
演算内容	S、S+1→D、D+1			
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774		
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	S、S+1の内容	不変		
	Dの内容	演算結果 (0~255)	レジスタS、S+1の内容がBCDコードでない時不変	
	D+1の内容	演算結果 (256~9999)		
フラグ	レジスタS、S+1の内容	キャリー 07354 エラー 07355	キャリー 07356 ゼロ 07357	
	BCDコード	0	0	0
	BCDコードでない時	0	1	0

〔解説〕



命 令	
STR	04001
F-53	コ0000
	09000

入力条件04001がOFF→ONの変化時に、レジスタコ0000とコ0001のBCD 4桁データを2進に変換し、レジスタ09000と09001の2バイトに変換データを格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)
- 注4 応用命令使用時の留意事項
 応用命令(F-53)をラダープロセッサIIで書き込むと表示はこれらと同一機能であるW100専用の命令(F-03W)の表示になります。

入力命令 (1)	入力命令 (2)	表示される内容
F-53	F-03W	F-03W

**F-54
→BCD**

BIN(16ビット)→BCD(6桁)変換

シンボル			(解説)	<table border="1"> <tr> <th colspan="2">命 令</th> </tr> <tr> <td>STR</td> <td>4001</td> </tr> <tr> <td>F-54</td> <td>コ0000 コ0000 9000</td> </tr> </table>	命 令		STR	4001	F-54	コ0000 コ0000 9000
命 令										
STR	4001									
F-54	コ0000 コ0000 9000									
機 能	レジスタS、S+1の2バイトの2進データをBCD6桁に変換し、レジスタD、D+1、D+2の3バイトに格納する。		<p>入力条件04001がOFF→ONの変化時に、レジスタコ0000とコ0001の2バイト2進データをBCD6桁に変換し、レジスタ09000からの3バイトに変換データを格納します。</p>							
演算内容	S、S+1→D、D+1、D+2									
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774	<p>演算前</p> <p>演算後</p> <p>BCD6桁 032768</p>							
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可								
演算条件	入力信号の立上り(OFF→ON)									
演算後	S、S+1の内容	不変								
	Dの内容	演算結果(1の位と10の位)								
	D+1の内容	演算結果(100の位と1,000の位)								
	D+2の内容	演算結果(10,000の位)								
フラグ	不変									

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注3 応用命令使用時の留意事項
 応用命令(F-54)をラダープロセッサIIで書き込むと表示はこれらと同一機能であるW100専用の命令(F-04W)の表示になります。

入力命令 (1)	入力命令 (2)	表示される内容
F-54	F-04W	F-04W

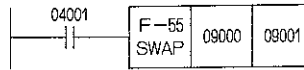
F-54

F-55 SWAP

上位4ビットと下位4ビットの交換 (SWAP)

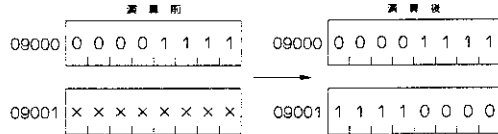
シンボル		
機能	レジスタSの内容の上下4ビットずつを交換し、レジスタDに格納する。	
演算内容	S→D	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果
	フラグ	不変

(解説)



命令	
STR	04001
F-55	09000
	09001

入力条件04001がOFF→ONの変化時に、レジスタ09000の上下4ビットずつを交換し、レジスタ09001に格納します。
レジスタ09000の内容は不変です。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 参考 F-55命令は次のようなときに有効です。
F-52命令(7SEGデコーダ)は、下4ビットが7セグメントデータにデコードされます。多桁の表示をするとき、F-55命令により上4ビットと下4ビットを交換し、再度F-52を使用します。

F-55

F-60
SFR

両方向シフトレジスタ(1バイト)
(Forward/Backward ShiFt Register)

シンボル		①シフト方向指示入力 ②データ入力 ③シフト入力 ④リセット入力
機能	レジスタDの8ビットデータをシフト方向指示入力①に従って上位ビット、又は下位ビットへシフトする。	
演算内容	<ul style="list-style-type: none"> シフト方向指示入力①がONの場合 シフト方向指示入力①がOFFの場合 	
Dの使用範囲	コ0000～コ1577 b0000～b1777 09000～09777 19000～19777	間接アドレス指定不可
演算条件	リセット入力④がOFFの時、シフト入力③の立上り(OFF→ON)でシフト	
演算後	Dの内容	<ul style="list-style-type: none"> リセット入力④がOFFの時、演算結果 リセット入力④がONの時、全ビットOFF
	フラグ	リセット入力④ ノンキャリー エラー キャリー ゼろ 07354 07355 07356 07357
		OFF 1又は0 0 0又は1 0又は1 ON 0 0 0 0

- 注1** コ0734～コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** リセット入力④はシステムメモリ(≠202)にリセット条件を設定することにより“OFFでリセット”と

することもできます。

注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

F-60

(解説)

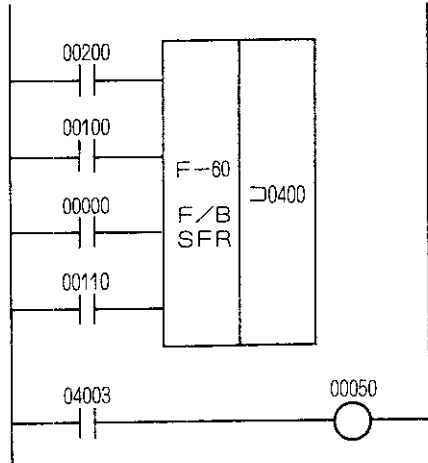
命 令	
STR	04012
STR	00100
STR	00000
STR	04013
F-60	09000

シフト入力00000のOFF→ONの変化時、シフト方向指示入力04012の状態により、次のようにシフトされます。

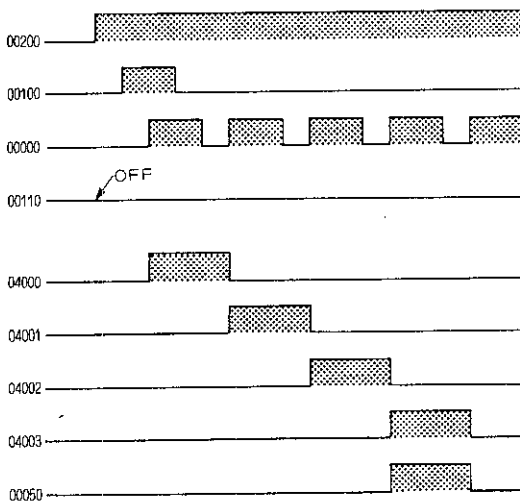
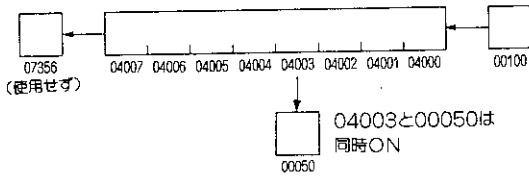
入力条件	09000(演算前)								09000(演算後)								ノンキャリー 07354	キャリー 07356	ゼロ 07357	
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0				
04012 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	●	○	○	○
00100 ○	●	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
00000 √	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
04013 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
04012 ●	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
00100 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
00000 √	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
04013 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
04012 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
00100 ●	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
00000 √	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
04013 ○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○
4013 ●	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○	○

●エラーフラグ(7355)は常にOFFとなります。 ○ OFF ● ON

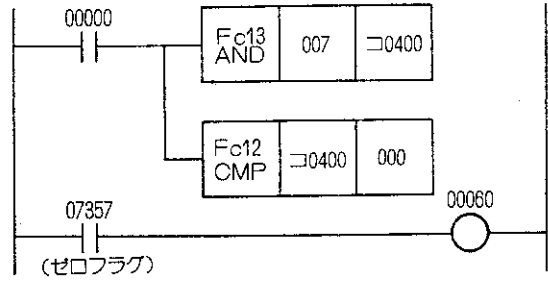
【参考】 Dにコ××××の領域を使用すると、nビット(n < 8) のシフトレジスタを構成できます。



(00200がONの場合)



(注1) 04004~04007にもデータがシフトされます。
 (注2) ゼロフラグは04000~04007が全て0のとき1となります。04000~04002が0であることを知る必要があれば、次のプログラムを追加します。



00000011 とANDすることで04003~04007をマスク(すべて0にする)しています。

F-60

**F-61
ASFR**

**非同期両方向シフトレジスタ(1バイト)
(Asynchronous ShiFt Register)**

シンボル			①シフト方向指示入力 ②シフト入力				
機能	シフト方向指示入力①に従って、レジスタD-1 (①ON)またはレジスタD+1 (①OFF)の1バイトデータをレジスタDにシフトする。						
演算内容	<ul style="list-style-type: none"> シフト方向指示入力ONのとき D-1 → D シフト方向指示入力OFFのとき D+1 → D 						
Dの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可					
演算条件	レジスタDの内容が0の時、シフト入力②がONでシフト (OFF→ONの変化時に限定されない)						
	① ON		① OFF				
	演算前	演算後	演算前 演算後				
レジスタ	D-1の内容	D1	0	D1	同左	D1	同左
	Dの内容	0	D1	0	D2	0以外	同左
	D+1の内容	D2	同左	D2	0	D2	同左
フラグ	ノンキャリアー 07354	1 (D1=0) 0 (D1≠0)		1 (D2=0) 0 (D2≠0)		1	
	エラー 07355	0		0		0	
	キャリアー 07356	0 (D1=0) 1 (D1≠0)		0 (D2=0) 1 (D2≠0)		0	
	ゼロ 07357	0		0		0	

- 注1** コ0734～コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2** 演算が実行されると、シフトしたレジスタ (D-1又はD+1)の内容はクリアされます。
- 注3** Dの内容が0でないとき、演算は実行されません。
- 注4** D-1又はD+1から0以外のデータがシフトされた

- 場合だけ、キャリアーフラグ(07356)がONします。
- 注5** シフト入力がONの間、毎スキャンサイクル演算が実行されます。
- 注6** フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

F-61

〔解説〕

命 令	
STR	04014
STR	04015
F-61	09020

シフト入力04015がONの間、シフト方向指示入力04014の状態により、次のように1バイト単位のデータがシフトされます。

04014 ONのとき 09017 → 09020

04014 OFFのとき 09020 → 09021

入力条件	演算前								演算後								ノンキャリアー 07354	キャリアー 07356	ゼロ 07357	
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0				
04014 ● 04015 ●	9017	●	●	●	●	●	●	●	●	9020	●	●	●	●	●	●	●	●	○	○
04014 ● 04015 ●	9017	○	○	○	○	○	○	○	○	9021	●	●	●	●	●	●	●	○	●	○
04014 ○ 04015 ●	9017	○	○	○	○	○	○	○	○	9020	○	○	○	○	○	○	○	○	●	○
04014 ○ 04015 ●	9017	○	○	○	○	○	○	○	○	9021	○	○	○	○	○	○	○	●	○	○

● ON ○ OFF

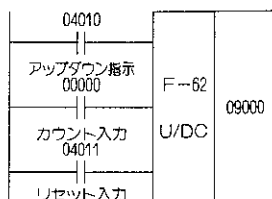
● エラーフラグ(07355)は常にOFFとなります。

F-62
U/DC

BCD2桁のアップ・ダウンカウンタ (Up/Down Counter)

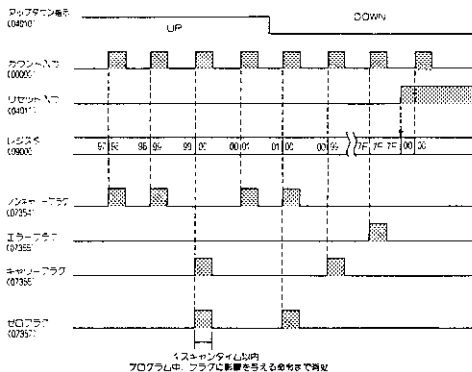
シンボル		①アップ・ダウン指示入力 ②カウント入力 ③リセット入力																																											
機能	アップ・ダウン指示入力①に従ってレジスタDの内容(BCD2桁)を加算(①ON)または減算(①OFF)する。																																												
演算内容	アップダウン指示入力①ONのとき $\langle D \rangle + 1 \rightarrow D$ アップダウン指示入力①OFFのとき $\langle D \rangle - 1 \rightarrow D$																																												
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																																											
演算条件	リセット入力③がOFFの時、カウント入力②の立上り(OFF→ON)																																												
演算後	Dの内容	<ul style="list-style-type: none"> リセット入力③がOFFの時 演算結果(BCDコード) リセット入力③がONの時 全ビットOFF 																																											
	フラグ	<table border="1"> <thead> <tr> <th>アップ・ダウン指示入力①</th> <th>演算結果</th> <th>ノキャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> </tr> </thead> <tbody> <tr> <td rowspan="2">ON</td> <td>99+1 →00</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>00~98+1 →01~99</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td rowspan="4">OFF</td> <td>BCD以外の数値</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>00-1 →99</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>01-1 →00</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>02~99-1 →01~98</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>リセット入力③ONの時</td> <td></td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	アップ・ダウン指示入力①	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	ON	99+1 →00	0	0	1	1	00~98+1 →01~99	1	0	0	0	OFF	BCD以外の数値	0	1	0	0	00-1 →99	0	0	1	0	01-1 →00	1	0	0	1	02~99-1 →01~98	1	0	0	0	リセット入力③ONの時		0	0	0
アップ・ダウン指示入力①	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357																																								
ON	99+1 →00	0	0	1	1																																								
	00~98+1 →01~99	1	0	0	0																																								
OFF	BCD以外の数値	0	1	0	0																																								
	00-1 →99	0	0	1	0																																								
	01-1 →00	1	0	0	1																																								
	02~99-1 →01~98	1	0	0	0																																								
リセット入力③ONの時		0	0	0	0																																								

(解説)



命令	
STR	04010
STR	00000
STR	04011
F-62	09000

リセット入力04011がOFFで計数可能となります。(ONリセットに設定時)
 アップダウン指示入力04010がONの時加算、OFFの時減算カウンタとして動作します。他の命令により09000の内容がBCD以外のコードになったとき、エラーフラグ(07355)がONし、カウント動作は実行しません。(例では7F)



注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 リセット入力③はシステムメモリ(#202)にリセット条件を設定することにより“OFF”でリセットすることもできます。

注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

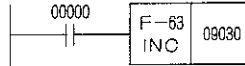
F-62

F-63
INC

加算カウンタ(1バイト) (INCRement)

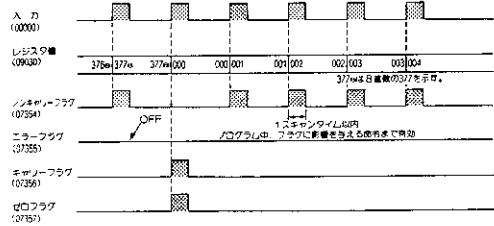
シンボル						
機能	レジスタDの内容(バイナリーデータ)を加算カウントする。					
演算内容	$\langle D \rangle + 1 \rightarrow D$					
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)					
演算後	Dの内容	演算結果 (バイナリーコード)				
	フラグ	演算結果	ノンキャリー	エラー	キャリー	ゼロ
		377-000 <small>(注2)</small>	07354	07355	07356	07357
上記以外	1	0	0	0		

(解説)



命令	
STR	00000
F-63	09030

入力条件00000のOFF→ONを検知して、加算カウントします。



注1 コ0734~コ0737は特殊領域です。(2-3(3)"キープリレーの特殊領域"参照)

注2 Dの内容はバイナリーコードです。10進表現では000~255、8進表現では000~377(注2)と見なすことができます。

注3 フラグの状態はそのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)"データ処理命令とフラグ"参照)

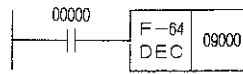
F-63

F-64
DEC

減算カウンタ(1バイト) (DECrement)

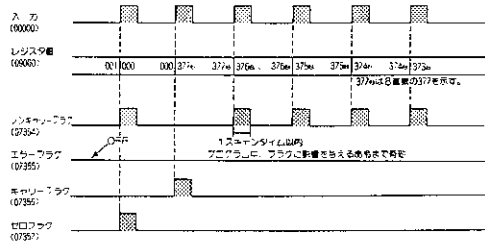
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-64 DEC</td> <td style="padding: 2px;">D</td> </tr> </table>		F-64 DEC	D																		
F-64 DEC	D																					
機能	レジスタDの内容(バイナリーデータ)を減算カウントする。																					
演算内容	〈D〉-1→D																					
Dの使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777 間接アドレス指定不可																					
演算条件	入力信号の立上り(OFF→ON)																					
演算後	Dの内容	演算結果(バイナリーコード)																				
	フラグ	<table border="1" style="display: inline-table; vertical-align: middle;"> <thead> <tr> <th>演算結果</th> <th>ノンキャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> </tr> </thead> <tbody> <tr> <td>001e→000e</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>000e→377e</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>上記以外</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	001e→000e	1	0	0	1	000e→377e	0	0	1	0	上記以外	1	0	0	0
		演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357																
		001e→000e	1	0	0	1																
000e→377e	0	0	1	0																		
上記以外	1	0	0	0																		

(解説)



命 令	
STR	00000
F-64	09000

入力条件00000のOFF→ONの変化を検知して減算カウントします。



注1 c0734~c0737は特殊領域です。(2-3(3)「キープリレーの特殊領域」参照)

注2 Dの内容はバイナリーコードです。10進表現では000~255、8進表現では000~377eと見なすことができます。

注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)「データ処理命令とフラグ」参照)

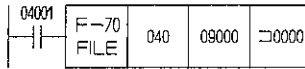
F-64

**F-70
FILE**

**nバイト一括転送
(FILE)**

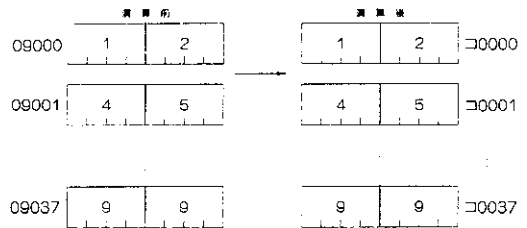
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>F-70 FILE</td><td>n</td><td>S</td><td>D</td></tr></table>				F-70 FILE	n	S	D
F-70 FILE	n	S	D					
機能	レジスタSからS+n-1までのnバイト(8進数)のデータをレジスタDからD+n-1までのnバイトに一括転送する。							
演算内容	S...S+n-1 → D...D+n-1							
nの使用範囲	000~377(8) (000とすると256バイトとなる)							
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777 000000~037777		@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774 @000000~@037774					
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777 000000~037777		@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774 @000000~@037774					
演算条件	入力信号の立上り(OFF→ON)							
演算後	S...S+n-1の内容	不変						
	Dの内容	レジスタSの内容						
	D+1の内容	レジスタS+1の内容						
	⋮	⋮						
D+n-1の内容	レジスタS+n-1の内容							
フラグ	不変							

(解説)



命 令	
STR	04001
F-70	040
	09000
	コ0000

入力条件04001がOFF→ONの変化時に、レジスタ09000から09037までの040(8)バイト(10進数で32/バイト)のデータをレジスタコ0000からコ0037までの32バイトに一括転送できます。レジスタ09000から09037までの内容は不変です。

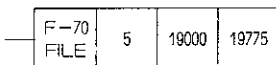


注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープルーの特殊領域”参照)

注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(コ0001、@b0173等は禁止)

注3 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

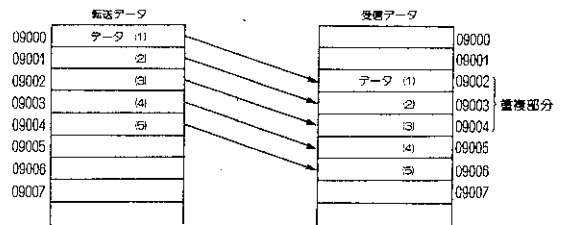
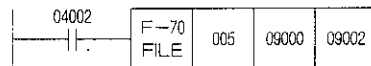
注4 ファイル0のアドレス001600~001677と006000以降に転送しないようにしてください。



上記のようにプログラムすると006000と006001に19003と19004の内容が転送されてしまいます。(3-5(2)“ソースとアスティネーション”参照)

注5 000000~0377777のファイル1のレジスタは増設メモリモジュール1または2を使用時に使用可能です。

注6 転送元、転送先が重複するようなn、S、Dの設定も可能です。



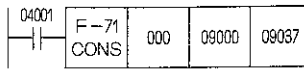
F-70

**F-71
CONS**

**8進定数(1バイト)一括転送
(CONStant)**

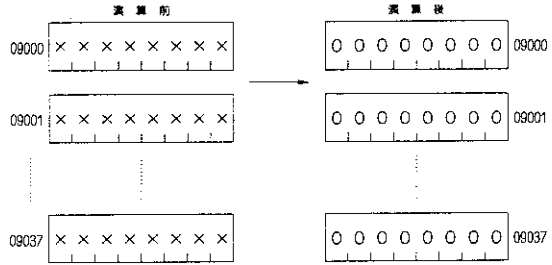
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-71 CONS</td> <td style="text-align: center;">n</td> <td style="text-align: center;">D₁</td> <td style="text-align: center;">D₂</td> </tr> </table>				F-71 CONS	n	D ₁	D ₂
F-71 CONS	n	D ₁	D ₂					
機能	レジスタD ₁ からレジスタD ₂ に8進定数nを一括転送する。							
演算内容	n → D ₁ 、……、D ₂							
nの使用範囲	000~377(8)							
D ₁ の使用範囲	c0000~c1577 b0000~b1777 09000~09777 19000~19777 000000~037777	間接アドレス指定不可						
D ₂ の使用範囲	c0000~c1577 b0000~b1777 09000~09777 19000~19777 000000~037777	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	D ₁ の内容 D ₁ +1の内容 ⋮ D ₂ -1の内容 D ₂ の内容	定数 n						
	フラグ	不変						

(解説)



命 令	
STR	04001
F-71	000
	09000
	09037

入力条件04001がOFF→ONの変化時に、レジスタ09000から09037に8進定数000を一括転送します。



- 注1** c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** 次表の①~⑤のブロックをまたがるようなD₁、D₂の設定をすると演算を実行しません。

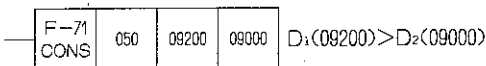
ブロック	範囲
①	c0000~c1577
②	b0000~b1777
③	09000~09777
④	19000~19777
⑤	000000~037777

- | | | | |
|--------------|-----|-------|-------|
| F-71
CONS | 010 | c0070 | 09000 |
|--------------|-----|-------|-------|

 c0070の含まれるブロックの最終アドレスはc1577です。
- | | | | |
|--------------|-----|-------|--------|
| F-71
CONS | 100 | 19100 | 031500 |
|--------------|-----|-------|--------|

 19100の含まれるブロックの最終アドレスは19777です。

- 注3** D₁>D₂となるアドレスを設定すると、演算を実行しません。



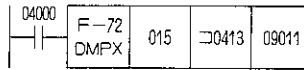
- 注4** 000000~037777のファイル1のレジスタは、増設メモリモジュール1または2を使用時に使用可能でず。

**F-72
DMPX**

**ファイル1のレジスタへのnバイト分配
(DeMultiPleXer)**

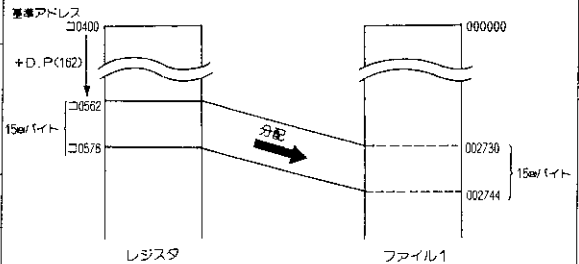
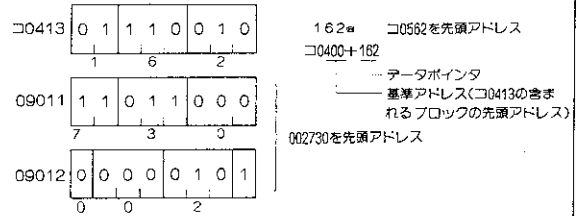
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td>F-72</td><td>DMPX</td><td>n</td><td>S</td><td>D</td></tr></table>				F-72	DMPX	n	S	D
F-72	DMPX	n	S	D					
機能	レジスタSが含まれるデータメモリブロックの先頭アドレス(基準アドレス)からSの内容(データポインタ)だけ変位したレジスタを先頭とするnバイトのレジスタ群の内容を、レジスタD、D+1の内容でアドレス指定されるファイル1のレジスタへ転送する。								
演算内容	$X + \langle S \rangle, \dots, X + \langle S \rangle + n - 1$ $\rightarrow \langle D, D + 1 \rangle, \dots, \langle D, D + 1 \rangle + n - 1$ $X \dots S$ が含まれるデータメモリブロックの先頭アドレス(基準アドレス) $\langle S \rangle \dots$ データポインタ								
nの使用範囲	000~377(8) (000とすると256/バイトとなる)								
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可							
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可							
演算条件	入力信号の立上り(OFF→ON)								
演算後	ファイル1以外のレジスタ	不変							
	$\langle D, D + 1 \rangle$	レジスタ $X + \langle S \rangle$ の内容							
	$\langle D, D + 1 \rangle + 1$	レジスタ $X + \langle S \rangle + 1$ の内容							
	\dots $\langle D, D + 1 \rangle + n - 1$	\dots レジスタ $X + \langle S \rangle + n - 1$ の内容							
フラグ	不変								

(解説)



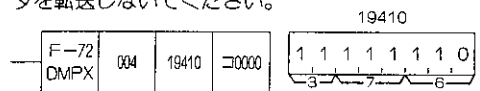
命令	
STR	04000
F-72	015
	コ0413
	09011

入力条件04000がOFF→ONの変化時に、コ0400(レジスタコ0413が含まれるデータメモリブロックの先頭アドレス…基準アドレス)からレジスタコ0413の内容(データポインタ)だけ変位したレジスタを先頭とする015(8)バイトのレジスタ群の内容を、レジスタ09011と09012の内容でアドレス指定されるファイル1のレジスタを先頭とする015(8)バイトのレジスタ群に転送します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 レジスタ側の基準アドレスは、コ0000、コ0400、コ1000……19000、19400で、Sの含まれるデータメモリブロックの先頭アドレスとなります。(3-5(8))“データメモリブロックと基準アドレス”参照)
- 注3 F-72は、増設メモリモジュール1または2を使用時に使用可能です。

- 注4 基準アドレスとしてコ1400を使用する場合はファイル0のアドレス001600~001700のデータを基準アドレスとして19400を使用する場合はファイル0のアドレス006000以降のデータを転送しないでください。



上記のプログラムの場合、先頭アドレスが19776となり、ファイル0のアドレス006000と006001のデータが転送されてしまいます。(3-5(2))“ソースとアスティネーション”参照)

- 注5 ファイル1のレジスタの最終アドレス(17777)を越えるとアドレス(000000)へ戻ります。

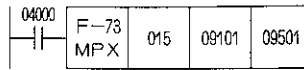
F-72

**F-73
MPX**

**ファイル1のレジスタからのnバイト抽出
(MultiPlexer)**

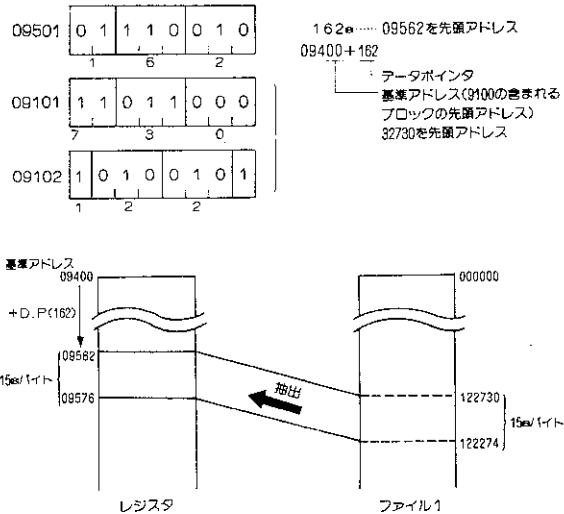
シンボル	<table border="1"> <tr> <td>F-73 MPX</td> <td>n</td> <td>S</td> <td>D</td> </tr> </table>				F-73 MPX	n	S	D
F-73 MPX	n	S	D					
機能	レジスタS、S+1の内容でアドレス指定されるファイル1のレジスタを先頭とするnバイトのレジスタ群の内容をレジスタDが含まれるデータメモリブロックの先頭アドレス(基準アドレス)からDの内容(データポインタ)だけ変位したレジスタを先頭とするnバイトのレジスタ群へ転送する。							
演算内容	$\langle S, S+1 \rangle, \dots, \langle S, S+1 \rangle + n - 1$ $\rightarrow X + \langle D \rangle, \dots, X + \langle D \rangle + n - 1$ $X \dots D$ が含まれるデータメモリブロックの先頭アドレス(基準アドレス) $\langle D \rangle \dots$ データポインタ							
nの使用範囲	000~377(8) (000とすると256バイトとなる)							
Sの使用範囲	c0000~c01576 b0000~b1776 09000~09776 19000~19776		間接アドレス指定不可					
Dの使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可					
演算条件	入力信号の立上り(OFF→ON)							
演算後	ファイル1のレジスタ	不変						
	$X + \langle D \rangle$	ファイル1のレジスタ $\langle S, S+1 \rangle$ の内容						
	$X + \langle D \rangle + 1$	ファイル1のレジスタ $\langle S, S+1 \rangle + 1$ の内容						
	$X + \langle D \rangle + n - 1$	ファイル1のレジスタ $\langle S, S+1 \rangle + n + 1$ の内容						
フラグ	不変							

(解説)



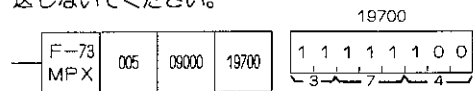
命 令	
STR	04000
F-73	015
	09101
	09501

入力条件04000がOFF→ONの変化時に、レジスタ09101、09102の内容でアドレス指定されるファイル1のレジスタを先頭とする015(15)バイトのレジスタ群の内容を、09400(09501が含まれるデータメモリブロックの先頭アドレス…基準アドレス)から09501の内容(データポインタ)だけ変位したレジスタを先頭とする015(15)バイトのレジスタ群へ転送します。



- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)
- 注2 レジスタの基準アドレスはc0000、c0400、c1000、……19000、19400で、Dの含まれるデータメモリブロックの先頭アドレスとなります。(3-5(8)“データメモリのブロックと基準アドレス”参照)
- 注3 F-73は増設メモリモジュール1または2を使用時に使用可能です。
- 注4 ファイル1のレジスタの最終アドレス(17777)を越えるとアドレス(000000)へ戻ります。

- 注5 基準アドレスとしてc1400を使用する場合は、ファイル0のアドレス001600~001777に、基準アドレスとして19400を使用する場合、ファイル0のアドレス006000以降にデータを転送しないでください。

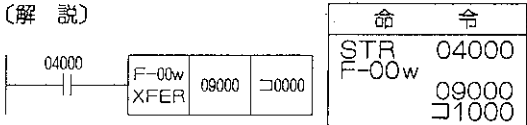
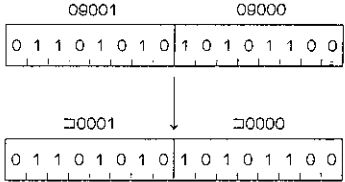


上記のプログラムの場合、先頭アドレスが19774となり、ファイル0のアドレス006000にデータが転送されます。(3-5(2)“ソースとテストレーション”参照)

(2) W100専用命令

F-00w
XFER

1ワードデータの転送

シンボル	<table border="1"> <tr> <td>F-00w</td> <td>S</td> <td>D</td> </tr> <tr> <td>XFER</td> <td></td> <td></td> </tr> </table>		F-00w	S	D	XFER			<p>(解説)</p>  <table border="1"> <tr> <th colspan="2">命 令</th> </tr> <tr> <td>STR</td> <td>04000</td> </tr> <tr> <td>F-00w</td> <td>09000</td> </tr> <tr> <td></td> <td>C01000</td> </tr> </table> <p>入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(1ワードデータ)をレジスタC0000、C0001に転送します。</p> 	命 令		STR	04000	F-00w	09000		C01000
F-00w	S	D															
XFER																	
命 令																	
STR	04000																
F-00w	09000																
	C01000																
機能	レジスタS、S+1の内容(1ワードデータ)をレジスタD、D+1に転送する。																
演算内容	S、S+1→D、D+1																
Sの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	@C0000~@C01574 @b0000~@b1774 @09000~@09774 @19000~@19774															
Dの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	@C0000~@C01574 @b0000~@b1774 @09000~@09774 @19000~@19774															
演算条件	入力信号の立上り(OFF→ON)																
演算後	S、S+1の内容	不変															
	Dの内容	レジスタSの内容															
	D+1の内容	レジスタS+1の内容															
	フラグ	不変															

- 注1** C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2** S、Dには必ず偶数アドレスを設定してください。(C0011、19003等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

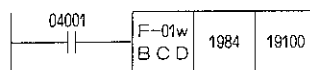
F-00w

F-01w
BCD

BCD定数(4桁)の転送

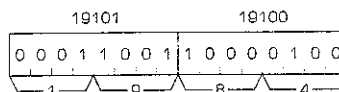
シンボル	$\overline{\text{F-01w BCD}} \quad n \quad D$								
機能	4桁のBCD定数 n をレジスタ D 、 $D+1$ に転送する。								
演算内容	$n \rightarrow D, D+1$								
n の使用範囲	0000~9999								
D の使用範囲	<table border="0"> <tr> <td>c0000~c01576</td> <td>@c0000~@c01574</td> </tr> <tr> <td>b0000~b1776</td> <td>@b0000~@b1774</td> </tr> <tr> <td>09000~09776</td> <td>@09000~@09774</td> </tr> <tr> <td>19000~19776</td> <td>@19000~@19774</td> </tr> </table>	c0000~c01576	@c0000~@c01574	b0000~b1776	@b0000~@b1774	09000~09776	@09000~@09774	19000~19776	@19000~@19774
c0000~c01576	@c0000~@c01574								
b0000~b1776	@b0000~@b1774								
09000~09776	@09000~@09774								
19000~19776	@19000~@19774								
演算条件	入力信号の立上り(OFF→ON)								
演算後	<table border="0"> <tr> <td>D、D+1の内容</td> <td>n</td> </tr> <tr> <td>フラグ</td> <td>不変</td> </tr> </table>	D、D+1の内容	n	フラグ	不変				
D、D+1の内容	n								
フラグ	不変								

(解説)



命 令	
STR	04001
F-01w	1984 19100

入力条件04001がOFF→ONの変化時に、レジスタ19100、19101にBCD定数1984を転送します。レジスタ19100、19101は転送時、下の数値になります。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

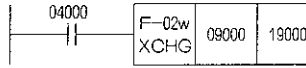
F-01w

**F-02w
XCHG**

**1ワードデータの交換
(eXCHanGe)**

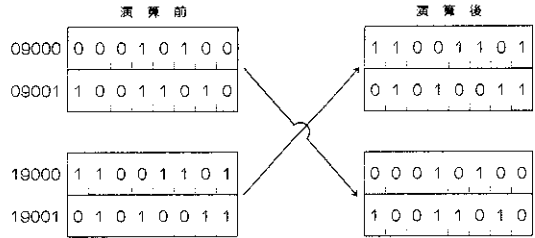
シンボル	F-02w XCHG		D ₁	D ₂
機能	レジスタD ₁ 、D ₁ +1の内容(1ワードデータ)とレジスタD ₂ 、D ₂ +1の内容(1ワードデータ)を交換する。			
演算内容	D ₁ 、D ₁ +1 ↔ D ₂ 、D ₂ +1			
D ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774		
D ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	D ₁ の内容	レジスタD ₂ の内容		
	D ₁ +1の内容	レジスタD ₂ +1の内容		
	D ₂ の内容	レジスタD ₁ の内容		
	D ₂ +1の内容	レジスタD ₁ +1の内容		
	フラグ	不変		

(解説)



命令	
STR	04000
F-02w	09000
	19000

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(1ワードデータ)とレジスタ19000、19001の内容(1ワードデータ)が交換されます。



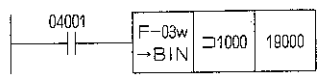
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 D₁、D₂には必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の頁を御参照ください。

F-03w
→BIN

BCD(4桁)→BIN(16ビット)変換

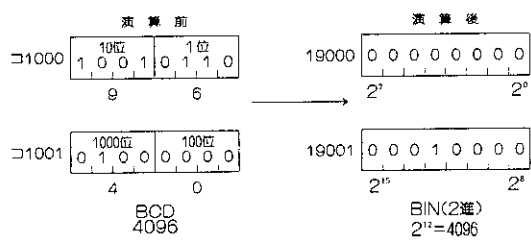
シンボル	<table border="1"> <tr> <td>F-03w →BIN</td> <td>S</td> <td>D</td> </tr> </table>		F-03w →BIN	S	D
F-03w →BIN	S	D			
機能	レジスタS、S+1の2バイトのBCD4桁データを2進に変換し、レジスタD、D+1の2バイトに格納する。				
演算内容	S、S+1→D、D+1				
Sの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	@コ0000～@コ1574 @ b0000～@ b1774 @ 09000～@ 09774 @ 19000～@ 19774			
	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S、S+1の内容	不変			
	Dの内容	演算結果 (0～255)	レジスタS、 S+1の内容 がBCDコード でない時不 変		
	D+1の内容	演算結果 (256～9999)			
フラグ	レジスタS、S+1の値	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	BCDコード	0	0	0	0
	BCDコードで故障		1		

(解説)



命 令	
STR	04001
F-03w	コ1000 19000

入力条件04001がOFF→ONの変化時に、レジスタコ1000とコ1001のBCD4桁データを2進に変換し、レジスタ19000と19001の2バイトに変換データを格納します。



F-03w

- 注1 F-03wはF-53と同一機能です。
- 注2 コ0734～コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(4-5(5))“データ処理命令とフラグ”参照)

F-04w
→BCD

BIN(16ビット)→BCD(6桁)変換

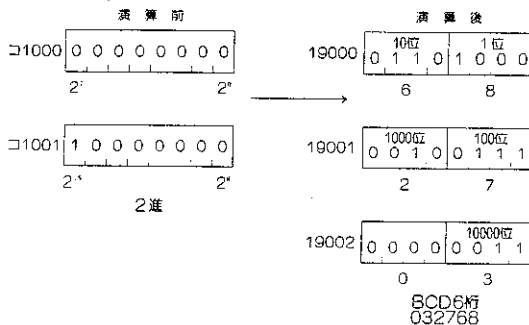
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-04w</td> <td style="padding: 2px;">S</td> <td style="padding: 2px;">D</td> </tr> <tr> <td style="padding: 2px;">→BCD</td> <td></td> <td></td> </tr> </table>		F-04w	S	D	→BCD		
F-04w	S	D						
→BCD								
機能	レジスタS、S+1の2/バイトの2進データをBCD6桁に変換し、レジスタD、D+1、D+2の3/バイトに格納する。							
演算内容	S、S+1→D、D+1、D+2							
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @ b0000~@ b1774 @ 09000~@ 09774 @ 19000~@ 19774						
	Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774 間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S、S+1の内容	不変						
	Dの内容	演算結果(1の位と10の位)						
	D+1の内容	演算結果(100の位と1,000の位)						
	D+2の内容	演算結果(10,000の位)						
	フラグ	不変						

(解説)



命 令	
STR	04001
F-04w	コ1000 19000

入力条件04001がOFF→ONの変化時に、レジスタコ1000とコ1001の2/バイト2進データをBCD6桁に変換し、レジスタ19000からの3/バイトに変換データを格納します。



- 注1** F-04wはF-54と同一機能です。
- 注2** コ0734~コ0737は特殊領域です。(2-3(3)“キーリレーの特殊領域”参照)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

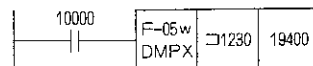
F-04W

F-05w
DMPX

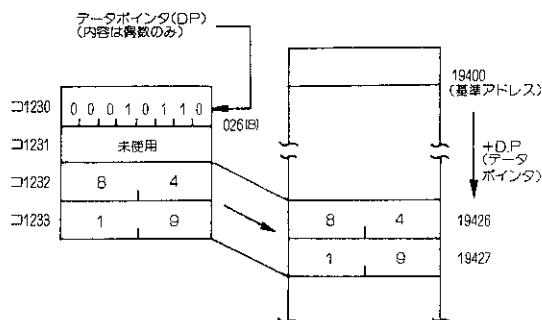
1ワードデータの分配 (DeMultiPleXer)

シンボル	F-05w DMPX		S	D
機能	レジスタS+2、S+3の内容をレジスタD(基準アドレス)からレジスタSの内容(データポインタ)だけ変位したレジスタからの2バイトに転送する。			
演算内容	$S+2, S+3 \rightarrow D + \langle S \rangle, D + \langle S \rangle + 1$ データポインタ(DP) 基準アドレス			
Sの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可		
Dの使用範囲	コ0000、コ0400 コ1000、コ1400 b0000、b0400 b1000、b1400 09000、09400 19000、19400 000000、000400 001000、001400 …… 036000、036400 037000、037400	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	S、S+1、S+2、S+3の内容	不変		
	Dの内容	不変		
	D+⟨S⟩の内容	S+2のレジスタの内容		
	D+⟨S⟩+1の内容	S+3のレジスタの内容		
フラグ	不変			

(解説)



命令	
STR	10000
F-05w	コ1230 19400



入力条件10000がOFF→ONの変化時に、以下の転送をします。

コ1230+2、コ1230+3すなわちコ1232、コ1233にあるデータを基準アドレス19400からデータポインタコ1230の内容(026_H)だけ変化したアドレス19426からの2バイトに転送します。

コ1230の内容(データポインタ)は、ワードアドレスを設定する必要があります。従ってコ1230の内容は偶数に設定するようにしてください。(000~376)

注1 コ0734~コ0737は特殊領域です。(2-3(3)「キープリレーの特殊領域」参照)

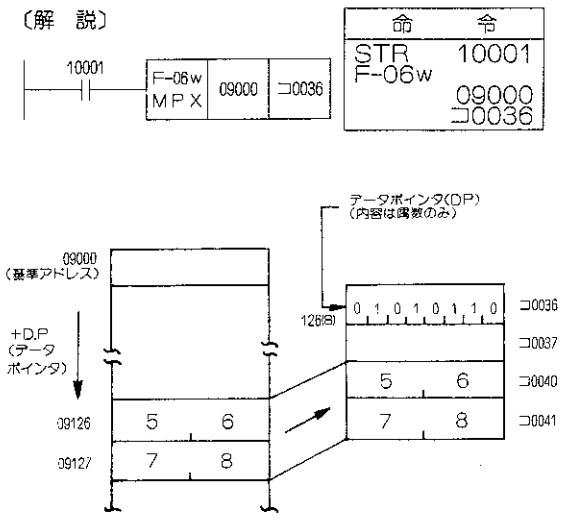
注2 Sには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

注3 000000~037777のファイル1のレジスタは、増設メモリモジュール1または2を使用時に使用可能です。

F-05w

F-06w MPX 1ワードデータの抽出 (MultiPlexer)

シンボル		
機能	レジスタS(基準アドレス)からレジスタDの内容(データポインタ)だけ変位したレジスタからの2バイトの内容をレジスタD+2、D+3に転送する。	
演算内容	$S+(D)$ 、 $S+(D)+1 \rightarrow D+2, D+3$ データポインタ(DP) 基準アドレス	
Sの使用範囲	コ0000、コ0400 コ1000、コ1400 b0000、b0400 b1000、b1400 09000、09400 19000、19400 000000、000400 001000、001400 ⋮ 036000、036400 037000、037400	間接アドレス指定不可
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	D、D+1の内容	不変
	D+2の内容	$S+(D)$ のレジスタの内容
	D+3の内容	$S+(D)+1$ のレジスタの内容
	フラグ	不変



入力条件10001がOFF→ONの変化時に以下の転送をします。
 基準アドレス09000からコ0036のデータポインタの内容(126₁₀)だけ変位したアドレス09126と09127の内容をコ0040(コ0036+2)、コ0041(コ0036+3)に転送します。
 コ0036の内容はワードアドレスを設定する必要があります。従って、コ0036の内容は、偶数に設定するようにしてください。(000~376)

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 000000~037777のファイル1のレジスタは、増設メモリモジュール1または2を使用時に使用可能です。

F-06w

F-07w
DCML

10進定数(1ワード)の転送
(DeCiMaL)

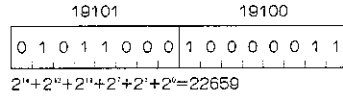
シンボル		
機能	10進定数nをレジスタD、D+1に転送する。	
演算内容	n → D、D+1	
nの使用範囲	00000~65535	
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
演算条件	入力信号の立上り(OFF→ON)	
演算後	D、D+1の内容	n
	フラグ	不変

(解説)



命 令	
STR	04001
F-07w	22659 19100

入力条件04001がOFF→ONの変化時に、レジスタ19100、19101に10進定数22659を転送します。レジスタ19100、19101は転送時、下の数値になります。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))"キープリレーの特殊領域"参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)"間接アドレス指定"の項を御参照ください。

F-08w
OCT

8進定数(1ワード)の転送 (OCTal)

シンボル		<p>(解説)</p>	<table border="1"> <thead> <tr> <th colspan="2">命 令</th> </tr> </thead> <tbody> <tr> <td>STR</td> <td>04001</td> </tr> <tr> <td>F-08w</td> <td>123456 19100</td> </tr> </tbody> </table>	命 令		STR	04001	F-08w	123456 19100
命 令									
STR	04001								
F-08w	123456 19100								
機 能	8進定数 n をレジスタ D 、 $D+1$ に転送する。								
演 算 内 容	$n \rightarrow D, D+1$	<p>入力条件04001がOFF→ONの変化時に、レジスタ19100、19101に8進定数123456を転送します。レジスタ19100、19101は転送時、下の数値になります。</p>							
n の使用範囲	000000~177777								
D の使用範囲	<table border="0"> <tr> <td>c0000~c01576</td> <td>@c0000~@c01574</td> </tr> <tr> <td>b0000~b1776</td> <td>@b0000~@b1774</td> </tr> <tr> <td>09000~09776</td> <td>@09000~@09774</td> </tr> <tr> <td>19000~19776</td> <td>@19000~@19774</td> </tr> </table>	c0000~c01576	@c0000~@c01574	b0000~b1776	@b0000~@b1774	09000~09776	@09000~@09774	19000~19776	@19000~@19774
c0000~c01576	@c0000~@c01574								
b0000~b1776	@b0000~@b1774								
09000~09776	@09000~@09774								
19000~19776	@19000~@19774								
演 算 条 件	入力信号の立上り(OFF→ON)								
演算後	D、D+1の内容	n							
	フ ラ グ	不変							

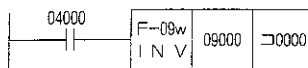
- 注1** c0734~c0737は特殊領域です。(2-3(3)“キープレーの特殊領域”参照)
- 注2** Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**F-09w
INV**

**16ビットデータの反転
(INVerter)**

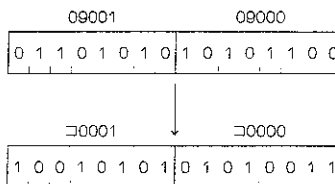
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">F-09w</td><td style="padding: 2px;">S</td><td style="padding: 2px;">D</td></tr></table>		F-09w	S	D
F-09w	S	D			
機能	レジスタS、S+1の内容(16ビットデータ)を反転してレジスタD、D+1に格納する。				
演算内容	S、S+1→D、D+1				
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @ b0000~@ b1774 @ 09000~@ 09774 @ 19000~@ 19774			
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S、S+1の内容	不変			
	Dの内容	レジスタSの内容の反転データ			
	D+1の内容	レジスタS+1の内容の反転データ			
	フラグ	不変			

(解説)



命令	
STR	04000
F-09w	09000
	コ1000

入力条件04000がOFF→ONの変化時にレジスタ09000、09001の16ビットの内容を反転させ、その内容をレジスタコ0000、コ0001に格納します。レジスタ09000、09001の内容は不変です。



- 注1** コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

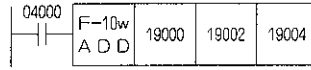
F-09w

**F-10w
ADD**

**レジスタ間(BCD4桁)の加算
(ADD)**

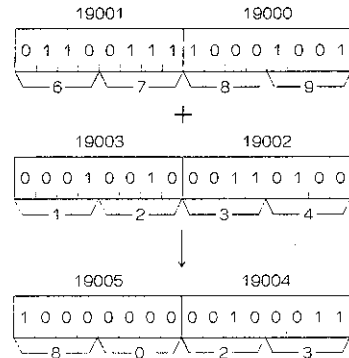
シンボル						
機能	レジスタS ₁ 、S ₁ +1の内容とレジスタS ₂ 、S ₂ +1の内容を加算(BCD4桁加算)してレジスタD、D+1に格納する。					
演算内容	(S ₁ 、S ₁ +1)+(S ₂ 、S ₂ +1)→D、D+1					
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算	S ₁ 、S ₁ +1の内容	不変				
	S ₂ 、S ₂ +1の内容	不変				
算	Dの内容	演算結果(下位2桁)		S ₁ 、S ₁ +1、S ₂ 、S ₂ +1がBCDコードでない時不変		
	D+1の内容	演算結果(上位2桁)				
後	フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
		0	1	0	0	1
		1~9999	1	0	0	0
		10000	0	0	1	1
		10001以上	0	0	1	0
BCD以外の時	0	1	0	0		

(解説)



命令	
STR	04000
F-10w	19000
	19002
	19004

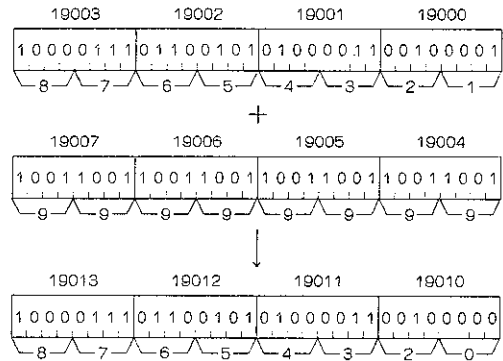
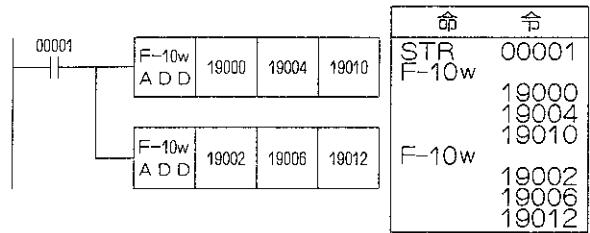
入力条件04000がOFF→ONの変化時に、レジスタ19000、19001の内容(BCD4桁)とレジスタ19002、19003の内容(BCD4桁)を加算してレジスタ19004、19005に格納します。



F-10w

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キーリレーの特殊領域”参照)
- 注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項をご参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(“データ処理命令とフラグ”参照)

参考 F-10w命令もF-10命令と同様に倍長演算が可能です。従ってBCD8桁以上の加算をする場合、F-10w命令を続けて設定します。



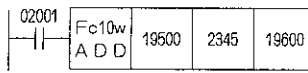
F-10w

Fc10w ADD

レジスタとBCD定数(4桁)の加算 (ADD)

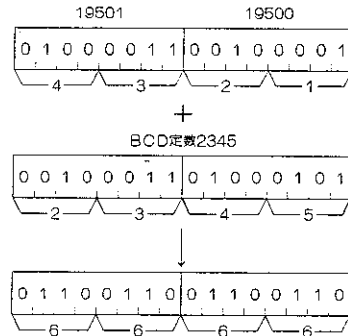
シンボル	— Fc10w ADD, S _i , n, D					
機能	レジスタS _i 、S _i +1の内容(BCD4桁)と4桁のBCD定数nを加算してレジスタD、D+1に格納する。					
演算内容	(S _i 、S _i +1)+n→D、D+1					
S _i の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
	nの使用範囲 0000~9999					
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
	演算条件 入力信号の立上り(OFF→ON)					
演算後	S _i 、S _i +1の内容	不変				
	Dの内容	演算結果(下位2桁)		S _i 、S _i +1の内容がBCDコードでない時不変		
	D+1の内容	演算結果(上位2桁)				
	フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
		0	1	0	0	1
1~9999		1	0	0	0	
10000		0	0	1	1	
10000以上	0	0	1	0		
BCD以外の時	0	1	0	0		

(解説)

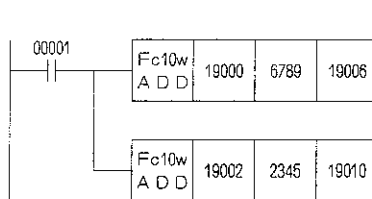


命令	
STR	02001
Fc10w	19500 2345 19600

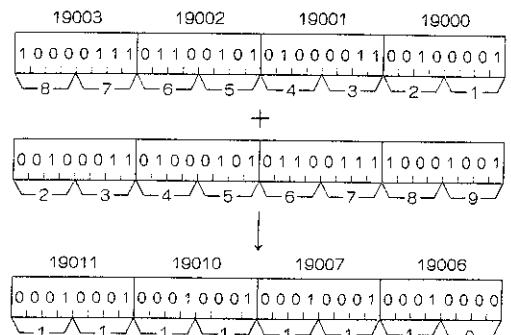
入力条件02001がOFF→ONの変化時、レジスタ19500、19501の内容(BCD4桁)とBCD定数2345を加算してレジスタ19600、19601に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 S_i、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(“データ処理命令とフラグ”参照)
- 参考 Fc10w命令もFc10命令と同様に倍長演算が可能です。従ってBCD8桁以上の加算をする場合、Fc10w命令を続けて設定します。



命令	
STR	00001
Fc10w	19000 6789 19006
Fc10w	19002 2345 19010

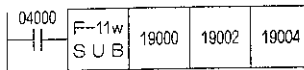


F-11w
SUB

レジスタ間(BCD4桁)の減算
(SUBtract)

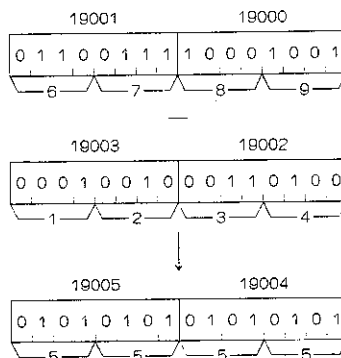
シンボル						
機能	レジスタS ₁ 、S ₁ +1の内容からレジスタS ₂ 、S ₂ +1の内容を減算(BCD4桁減算)してレジスタD、D+1に格納する。					
演算内容	$(S_1, S_1+1) - (S_2, S_2+1) \rightarrow D, D+1$					
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算	S ₁ 、S ₁ +1の内容	不変				
	S ₂ 、S ₂ +1の内容	不変				
算	Dの内容	演算結果(下位2桁)		S ₁ 、S ₁ +1、S ₂ 、S ₂ +1がBCDコードでない時不変		
	D+1の内容	演算結果(上位2桁)				
後	フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1	
	1~9999	1	0	0	0	
	負の数値	0	0	1	0	
BCD以外の時	0	1	0	0		

(解説)



命 令	
STR	04000
F-11w	19000
	19002
	19004

入力条件04000がOFF→ONの変化時、レジスタ19000、19001の内容(BCD4桁)からレジスタ19002、19003の内容(BCD4桁)を減算してレジスタ19004、19005に格納します。



F-11w

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)
- 注2 S₁、S₂、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(“データ処理命令とフラグ”参照)
- 注5 (S₁、S₁+1の内容) < (S₂、S₂+1の内容)の演算を行なうと答は10000の補数で得られます。

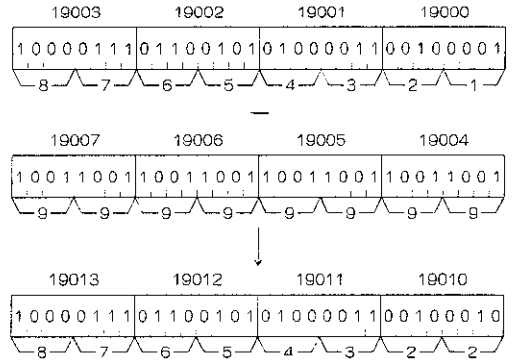
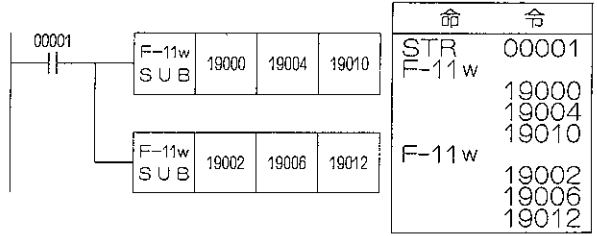
(例) 2578-7890=-5312

は5312の10000の補数4688が答となります。

(12578-7890=4688と考えてください。)

参考 F-11w 命令も F-11 命令と同様に倍長演算が可能です。

従ってBCD8桁以上の減算をする場合、F-11w命令を続けて設定します。

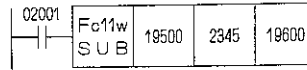


**Fc11w
SUB**

**レジスタとBCD定数(4桁)の減算
(SUBtract)**

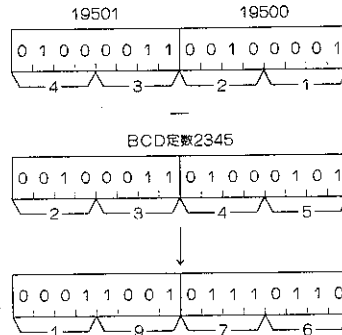
シンボル	Fc11w SUB Si n D				
機能	レジスタSi、Si+1の内容(BCD4桁)から4桁のBCD定数nを減算してレジスタD、D+1に格納する。				
演算内容	$(S_i, S_{i+1}) - n \rightarrow D, D+1$				
Siの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	④コ0000~④コ1574 ④b0000~④b1774 ④09000~④09774 ④19000~④19774			
	nの使用範囲		0000~9999		
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
	演算条件				
入力信号の立上り(OFF→ON)					
演算後	Si、Si+1の内容	不変			
	Dの内容	演算結果(下位2桁)	Si、Si+1の内容がBCDコードでない時不変		
	D+1の内容	演算結果(上位2桁)			
フラグ	演算結果	ノキャリー	エラー	キャリー	ゼロ
		07354	07355	07356	07357
	0	1	0	0	1
	1~9999	1	0	0	0
	負の数値	0	0	1	0
	BCD以外の時	0	1	0	0

(解説)



命 令	
STR	02001
Fc11w	19500 2345 19600

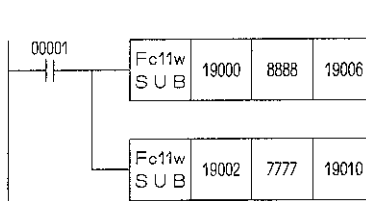
入力条件02001がOFF→ONの変化時、レジスタ19500、19501の内容(BCD4桁)からBCD定数2345を減算してレジスタ19600、19601に格納します。



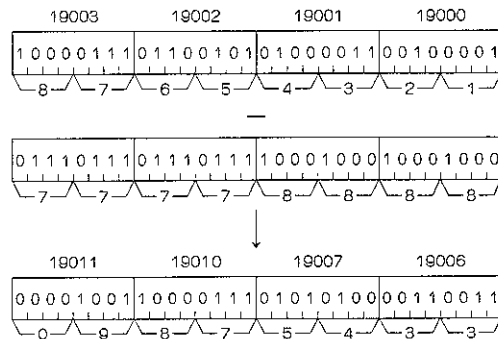
Fc11w

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Si、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(“データ処理命令とフラグ”参照)
- 注5 (Si、Si+1の内容) < n の演算を行なうと答は10000の補数で得られます。
(例) 4568-7890=-3322
は3322の10000の補数6678が答となります。
(14568-7890=6678と考えてください。)

参考 Fc11w 命令も Fc11 命令と同様に倍長演算が可能です。従ってBCD8桁以上の減算をする場合、Fc11w 命令を続けて設定します。



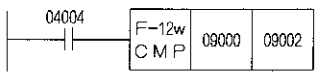
命 令	
STR	00001
Fc11w	19000 8888 19006
Fc11w	19002 7777 19010



F-12w CMP レジスタ間(1ワード)の比較 (COMPare)

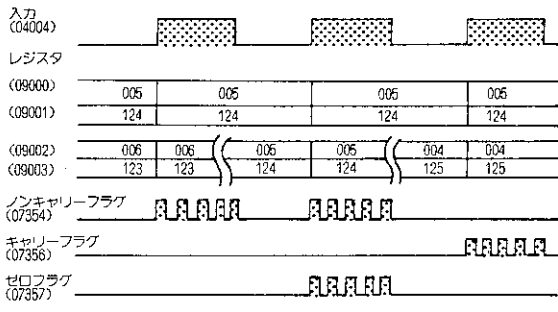
シンボル		
機能	レジスタS ₁ 、S ₁ +1の内容(1ワードデータ)とレジスタS ₂ 、S ₂ +1の内容(1ワードデータ)を大小比較する。	
演算内容	S ₁ 、S ₁ +1 <=> S ₂ 、S ₂ +1 → フラグ	
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号がONの時 (OFF→ONの変化時に限定されない)	
演算後	S ₁ 、S ₁ +1の内容	不変
	S ₂ 、S ₂ +1の内容	不変
フラグ	レジスタの内容	0/キャリー 07354 エラー 07355 キャリー 07356 ゼロ 07357
	S ₁ 、S ₁ +1 > S ₂ 、S ₂ +1	1 0 0 0
	S ₁ 、S ₁ +1 = S ₂ 、S ₂ +1	1 0 0 1
	S ₁ 、S ₁ +1 < S ₂ 、S ₂ +1	0 0 1 0

(解説)



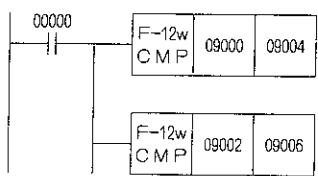
命令	
STR	04004
F-12w	09000
	09002

入力条件04004がONの時レジスタ09000、09001の内容(1ワードデータ)とレジスタ09002、09003の内容(1ワードデータ)を大小比較して、その結果をノンキャリーフラグ(07354)、キャリーフラグ(07356)、ゼロフラグ(07357)に設定します。
この時レジスタ09000、09001、09002、09003の内容は不変です。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 S₁、S₂には必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照
- 注5 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5))“演算実行条件”参照

参考 F-12w命令を連続して使用すると4バイト以上のデータの大小比較ができます。



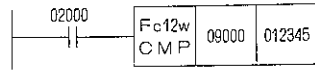
命令	
STR	00000
F-12w	09000
	09004
F-12w	09002
	09006

Fc12w CMP

レジスタと定数(1ワード)の比較 (COMPare)

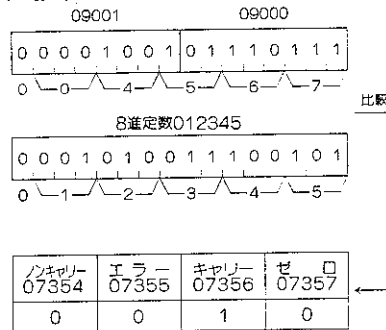
シンボル	Fc12w CMP S _i n					
機能	レジスタS _i 、S _i +1の内容(1ワードデータ)と8進定数nを大小比較する。					
演算内容	S _i 、S _i +1 <=> n → フラグ					
S _i の使用範囲	コ0000~コ1576	@コ0000~@コ1574				
	b0000~b1776 09000~09776 19000~19776	@b0000~@b1774 @09000~@09774 @19000~@19774				
nの使用範囲	000000~177777					
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)					
演算後	S _i 、S _i +1の内容	不変				
	フラグ	レジスタの内容	ノキャリー	エラー	キャリー	ゼロ
	S _i 、S _i +1 > n	07354	07355	07356	07357	□
	S _i 、S _i +1 = n	0	0	1	0	
S _i 、S _i +1 < n	0	0	1	0		

(解説)



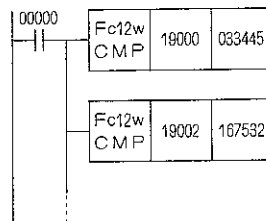
命 令	
STR	02000
Fc12w	09000 012345

入力条件02000がONの時、レジスタ09000、09001の内容(1ワードデータ)と8進定数012345を大小比較して、その結果をノンキャリーフラグ(07354)、キャリーフラグ(07356)、ゼロフラグ(07357)に設定します。この時、レジスタ09000、09001の内容は不変です。タイミング関係はF-12wと同様な動きをします。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 S_iには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)
- 注5 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5))“演算実行条件”参照)

参考 Fc12w命令を連続して使用すると4バイト以上のデータの大小比較ができません。



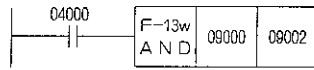
命 令	
STR	00000
Fc12w	19000 033445
Fc12w	19002 167532

**F-13w
AND**

**レジスタ間(1ワード)の論理積
(AND)**

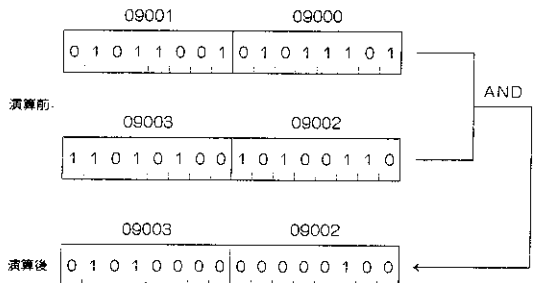
シンボル		
機能	レジスタS、S+1の内容(16ビットデータ)とレジスタD、D+1の内容(16ビットデータ)の論理積をとり、レジスタD、D+1に格納する。	
演算内容	S、S+1 \cap D、D+1 \rightarrow D、D+1	
Sの使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF \rightarrow ON)	
演算後	S、S+1の内容	不変
	D、D+1の内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04000
F-13w	09000
	09002

入力条件04000がOFF \rightarrow ONの変化時、レジスタ09000、09001の内容(16ビットデータ)とレジスタ09002、09003の内容(16ビットデータ)の論理積をとり、レジスタ09002、09003に格納します。レジスタ09000、09001の内容は不変です。



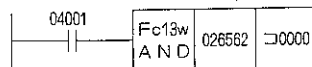
- 注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 S、Dには必ず偶数アドレスを設定してください。(C0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**Fc13w
AND**

**レジスタと定数(1ワード)の論理積
(AND)**

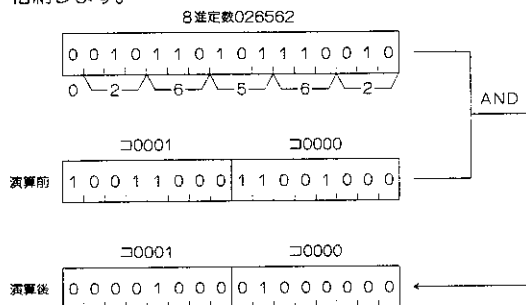
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">Fc13w AND</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">D</td> </tr> </table>		Fc13w AND	n	D	
Fc13w AND	n	D				
機能	8進定数nとレジスタD、D+1の内容(16ビットデータ)の論理積をとり、レジスタD、D+1に格納する。					
演算内容	$n \cap D, D+1 \rightarrow D, D+1$					
nの使用範囲	000000~177777					
Dの使用範囲	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">コ0000~コ1576</td> <td rowspan="4" style="padding: 2px; vertical-align: middle;">間接アドレス指定不可</td> </tr> <tr> <td style="padding: 2px;">b0000~b1776</td> </tr> <tr> <td style="padding: 2px;">09000~09776</td> </tr> <tr> <td style="padding: 2px;">19000~19776</td> </tr> </table>	コ0000~コ1576	間接アドレス指定不可	b0000~b1776	09000~09776	19000~19776
コ0000~コ1576	間接アドレス指定不可					
b0000~b1776						
09000~09776						
19000~19776						
演算条件	入力信号の立上り(OFF→ON)					
演算後	D、D+1の内容	演算結果				
	フラグ	不変				

(解説)



命 令	
STR	04001
Fc13w	026562
	コ0000

入力条件04001がOFF→ONの変化時に8進定数026562とレジスタコ0000、コ0001の内容(16ビットデータ)の論理積をとり、レジスタコ0000、コ0001に格納します。



注1 コ0734~コ0737は特殊領域です。(2-3(3))"キープリレーの特殊領域"参照)

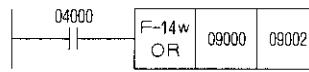
注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

F-14w
OR

レジスタ間(1ワード)の論理和
(OR)

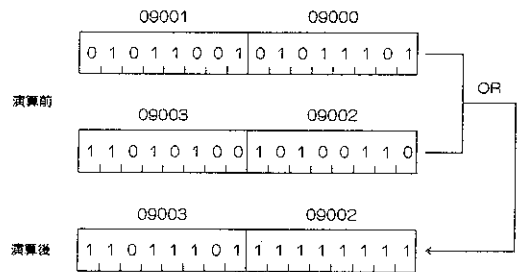
シンボル		
機能	レジスタS、S+1の内容(16ビットデータ)とレジスタD、D+1の内容(16ビットデータ)の論理和をとり、レジスタD、D+1に格納する。	
演算内容	S、S+1 U D、D+1 → D、D+1	
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	S、S+1の内容	不変
	D、D+1の内容	演算結果
	フラグ	不変

(解説)



命令	
STR	04000
F-14w	09000 09002

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(16ビットデータ)とレジスタ09002、09003の内容(16ビットデータ)の論理和をとり、レジスタ09002、09003に格納します。
レジスタ09000、09001の内容は不変です。



- 注1** コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2** S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3** 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

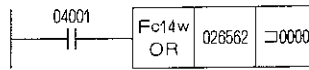
F-14w

Fc14w
OR

レジスタと定数(1ワード)の論理和
(OR)

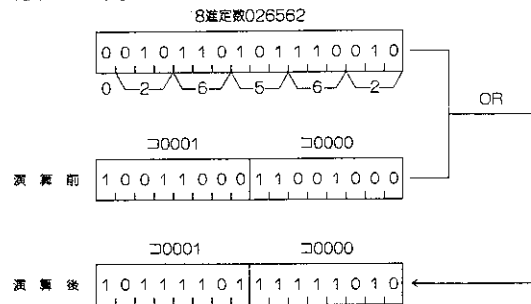
シンボル		
機能	8進定数 n とレジスタ D、D+1 の内容 (16ビットデータ) の論理和をとり、レジスタ D、D+1 に格納する。	
演算内容	n U D、D+1 → D、D+1	
n の使用範囲	000000~177777	
D の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	D、D+1の内容	演算結果
	フラグ	不変

(解説)



命令	
STR	04001
Fc14w	026562 コ0000

入力条件04001がOFF→ONの変化時、8進定数026562とレジスタコ0000、コ0001の内容(16ビットデータ)の論理和をとり、レジスタコ0000、コ0001に格納します。



注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

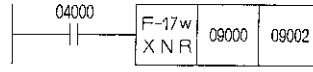
Fc14w

**F-17w
XNR**

**レジスタ間(1ワード)の一致
(eXclusive NoR)**

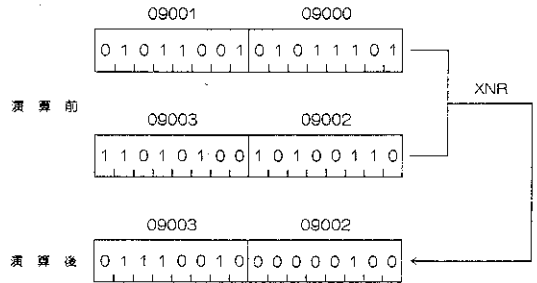
シンボル		
機能	レジスタS、S+1の内容(16ビットデータ)とレジスタD、D+1の内容(16ビットデータ)の否定排他的論理和をとり、レジスタD、D+1に格納する。	
演算内容	S、S+1 ⊕ D、D+1 → D、D+1	
Sの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	@C0000~@C01574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	S、S+1の内容	不変
	D、D+1の内容	演算結果
	フラグ	不変

〔解説〕



命 令	
STR	04000
F-17w	09000 09002

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(16ビットデータ)とレジスタ09002、09003の内容(16ビットデータ)の否定排他的論理和をとり、レジスタ09002、09003に格納します。レジスタ09000、09001の内容は不変です。



- 〔注1〕 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 〔注2〕 S、Dには必ず偶数アドレスを設定してください。(C0011、19003等は禁止)
- 〔注3〕 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

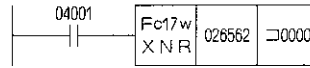
F-17w

Fc17w
XNR

レジスタと定数(1ワード)の一致
(eXclusive NOR)

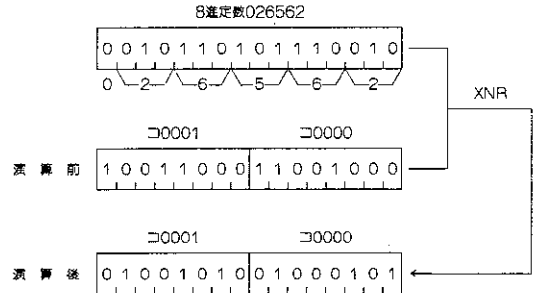
シンボル	Fc17w XNR		n	D
機能	8進定数nとレジスタD、D+1の内容(16ビットデータ)の否定排他的論理和をとり、レジスタD、D+1に格納する。			
演算内容	$n \oplus D, D+1 \rightarrow D, D+1$			
nの使用範囲	000000~177777			
Dの使用範囲	c0000~c1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	D、D+1の内容	演算結果		
	フラグ	不変		

(解説)



命 令	
STR	04001
Fc17w	026562 c0000

入力条件04001がOFF→ONの変化時、8進定数026562とレジスタc0000、c0001の内容(16ビットデータ)の否定排他的論理和をとり、レジスタc0000、c0001に格納します。



注1 c0734~c0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)

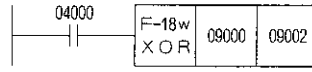
Fc17w

**F-18w
XOR**

**レジスタ間(1ワード)の排他的論理和
(eXclusive OR)**

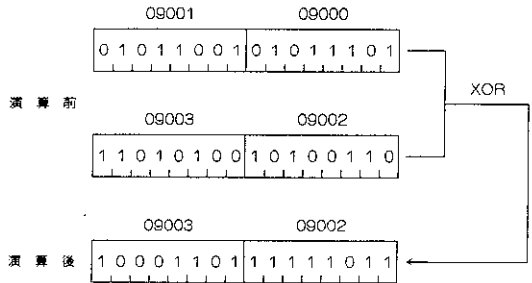
シンボル		
機能	レジスタS、S+1の内容(16ビットデータ)とレジスタD、D+1の内容(16ビットデータ)の排他的論理和をとり、レジスタD、D+1に格納する。	
演算内容	S、S+1 ⊕ D、D+1 → D、D+1	
Sの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	@コ0000～@コ1574 @b0000～@b1774 @09000～@09774 @19000～@19774
Dの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	S、S+1の内容	不変
	D、D+1の内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04000
F-18w	09000 09002

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(16ビットデータ)とレジスタ09002、09003の内容(16ビットデータ)の排他的論理和をとり、レジスタ09002、09003に格納します。レジスタ09000、09001の内容は不変です。



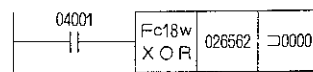
- 注1 コ0734～コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**Fc18w
XOR**

**レジスタと定数(1ワード)の排他的論理和
(eXclusive OR)**

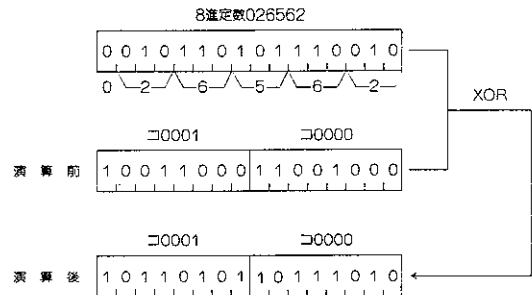
シンボル		
機能	8進定数nとレジスタD、D+1の内容(16ビットデータ)の排他的論理和をとり、レジスタD、D+1に格納する。	
演算内容	$n \oplus D, D+1 \rightarrow D, D+1$	
nの使用範囲	000000~177777	
Dの使用範囲	c00000~c1576 b00000~b1776 090000~09776 190000~19776	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	D、D+1の内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04001
Fc18w	026562 c0000

入力条件04001がOFF→ONの変化時に8進定数026562とレジスタc0000、c0001の内容(16ビットデータ)の排他的論理和をとり、レジスタc0000、c0001に格納します。



注1 c0734~c0737は特殊領域です。(2-3(3))"キープリレー"の特殊領域"参照)

注2 Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)

Fc18w

F-20
(MD)

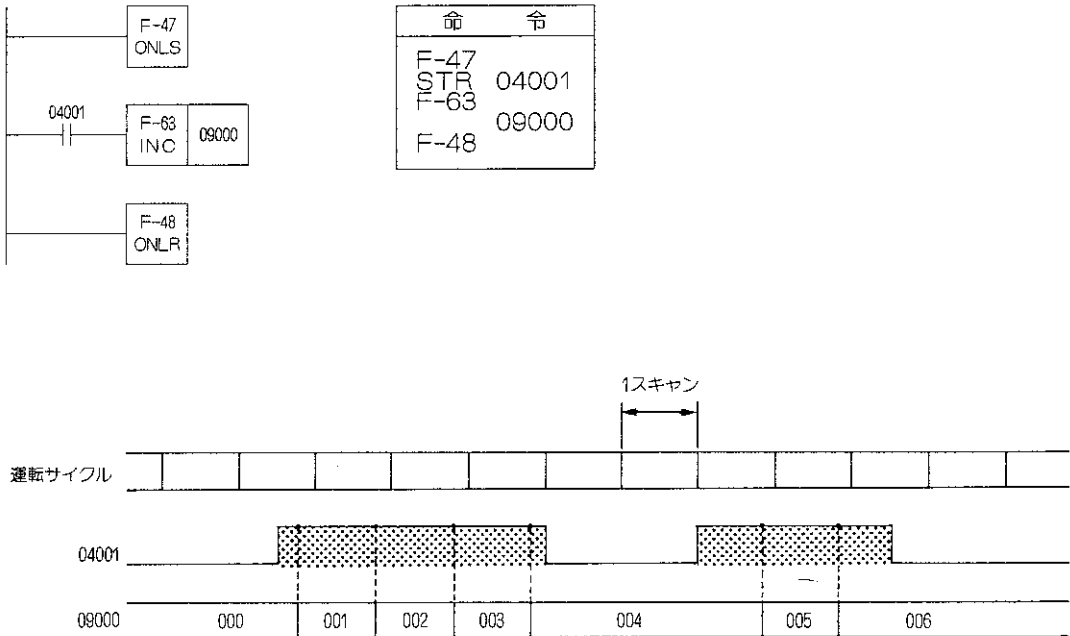
メンテナンスディスプレイ

F-20命令は、MD命令と同機能です。3-3(11)“MD(メンテナンスディスプレイ)”の項をご参照ください。

F-47 ONLS レベル演算条件セット
(ON Level Set)

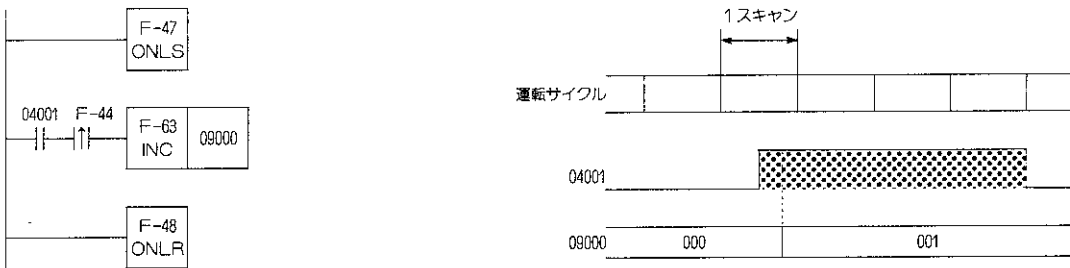
F-48 ONLR レベル演算条件リセット
(ON Level Reset)

F-47(ONLS)とF-48(ONLR)の間の命令の
立上り演算条件をレベル演算条件(ONで演算)
に設定します。



注1 F-47(ONLS)とF-48(ONLR)の中にさらにF-47を入れることはできません。

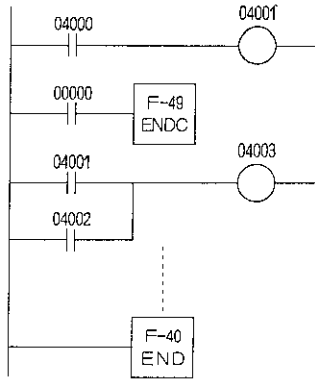
注2 微分命令(F-44、F-45)が含まれている回路では04001の立上り時の1スキャンだけ演算します。(F-44の例)



**F-49
ENDC**

条件エンド

F-49の条件がOFFの時、シーケンス演算を終了します。



アドレス	命 令
.....
00010	STR 04000
00011	OUT 04001
00012	STR 00000
00013	F-49
00014	STR 04001
00015	OR 04002
00016	OUT 04003
.....
36777	F-40

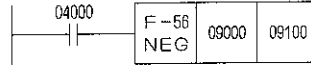
- 入力条件00000がONの時
F-40命令(アドレス36777)までの命令を実行します。
- 入力条件00000がOFFの時
アドレス00014以降の命令を実行しません。

**F-56
NEG**

1バイトデータの10の補数

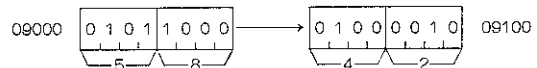
シンボル	— F-56 NEG S D				
機能	レジスタSの内容(1バイトデータ)を2桁のBCDコードと見なし、その値の10の補数を取り、レジスタDに格納する。				
演算内容	100 - S → D				
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
Dの使用範囲	コ0000~コ1577 b1000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	Sの内容	不変			
	Dの内容	●演算結果 ●レジスタSの内容がBCDコードでない時不変			
	フラグ	レジスタSの内容	ノンキャリー 07354	エラー 07355	キャリー 07356
	BCDコード	0	0	0	0
	BCDコードでない時	0	1	0	0

(解説)



命令	
STR	04000
F-56	09000 09100

入力条件04000がOFF→ONの変化時に、レジスタ09000の内容を2桁のBCDコードと見なし、その値の10の補数を取りレジスタ09100に格納します。09000の内容がBCDコード以外のおき、09100の内容は変化せず、エラーフラグ(07355)が1になります。



100 - 58 = 42

ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
0	0	0	0



ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
0	1	0	0

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

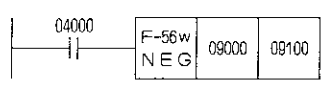
F-56

F-56w
NEG

1ワードデータの10の補数

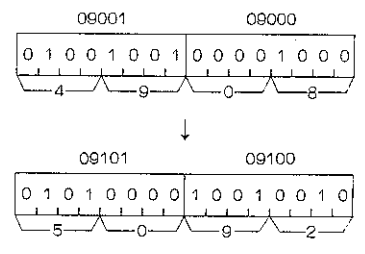
シンボル	F-56w NEG				S	D
機能	レジスタS、S+1の内容(1ワードデータ)を4桁のBCDコードと見なし、その値の10の補数を取り、レジスタD、D+1に格納する。					
演算内容	10000-(S、S+1)→D、D+1					
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776		@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
Dの使用範囲	コ0000~コ1576 b1000~b1776 09000~09776 19000~19776		間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)					
演算後	S、S+1の内容		不変			
	Dの内容		演算結果(下位)		レジスタS、S+1の内容がBCDコードでない時不変	
	D+1の内容		演算結果(上位)			
フラグ		レジスタS、S+1の内容	ノンキャリー	エラー	キャリー	ゼロ
		BCDコード	07354	07355	07356	07357
		BCDコードでない時	0	1	0	0

(解説)



命令	
STR	04000
F-56w	09000
	09100

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容を4桁のBCDコードと見なし、その値の10の補数を取りレジスタ09100、09101に格納します。



10000-4908=5092

ノンキャリー	エラー	キャリー	ゼロ
07354	07355	07356	07357
0	0	0	0

- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

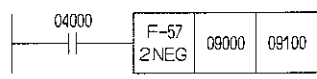
F-56w

**F-57
2NEG**

1バイトデータの2の補数

シンボル		
機能	レジスタSの内容(8ビットデータ)の2の補数を取りレジスタDに格納する。	
演算内容	0-S→D	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	演算結果
	フラグ	不変

(解説)



命 令	
STR	04000
F-57	09000 09100

入力条件04000がOFF→ONの変化時に、レジスタ09000の内容(8ビットデータ)の2の補数を取り、レジスタ09100に格納します。

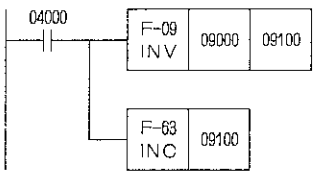


(2の補数の作り方)

- i) すべてのビットを反転する(0なら1、1なら0とする)
- ii) i)を施した数に+1する。

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キーリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

参考 上記の場合、下記命令と同じ動作となります。



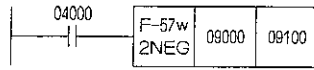
F-57

F-57w
2NEG

1ワードデータの2の補数

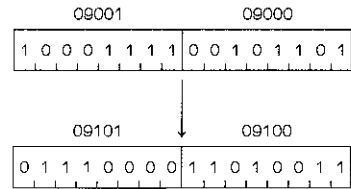
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">F-57w</td><td style="padding: 2px;">S</td><td style="padding: 2px;">D</td></tr></table>			F-57w	S	D
F-57w	S	D				
機能	レジスタS、S+1の内容(1ワードデータ)の2の補数を取り、レジスタD、D+1に格納する。					
演算内容	0-(S、S+1)→D、D+1					
Sの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	@C0000~@C01574 @b0000~@b1774 @09000~@09774 @19000~@19774				
Dの使用範囲	C0000~C01576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算後	S、S+1の内容	不変				
	Dの内容	演算結果(下位)				
	D+1の内容	演算結果(上位)				
	フラグ	不変				

(解説)



命令	
STR	04000
F-57w	09000
	09100

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(16ビットデータ)の2の補数を取り、レジスタ09100、09101に格納する。

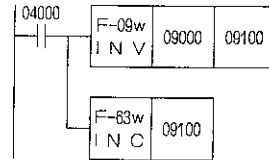


注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 S、Dには必ず偶数アドレスを設定してください。(C0011、1900等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

参考 上記の場合、下記命令と同じ動作となります。



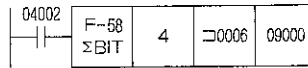
F-57w

F-58
ΣBIT

ONビット数の合計

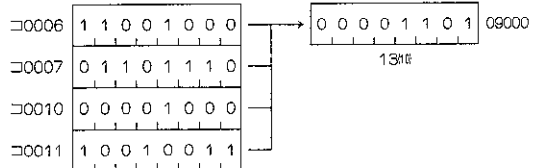
シンボル	<table border="1"> <tr> <td>F-58 ΣBIT</td> <td>n</td> <td>S</td> <td>D</td> </tr> </table>			F-58 ΣBIT	n	S	D
F-58 ΣBIT	n	S	D				
機能	レジスタSを先頭とするnバイトのレジスタ中のONビット数をレジスタDに格納する。						
演算内容	ONビット数→D						
nの使用範囲	0~7(0とすると8バイトとなる)						
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可					
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可					
演算条件	入力信号の立上り(OFF→ON)						
演算後	S, S+1, …… S+n-1の内容	不変					
	Dの内容	演算結果					
	フラグ	不変					

〔解説〕



命令	
STR	04002
F-58	4
	コ0006
	09000

入力条件04002がOFF→ONの変化時、レジスタコ0006を先頭とする4バイトのレジスタ中のONビット数をレジスタ09000に格納する。



コ0006~コ0011の32ビット中13ビットがON

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

**F-60w
SFR**

両方向シフトレジスタ(1ワード)
(Forward/Backward Shift Register)

シンボル		①シフト方向指示入力 ②データ入力 ③シフト入力 ④リセット入力			
機能	レジスタD、D+1の16ビットデータをシフト方向指示入力①に従って上位ビット、又は下位ビットへシフトする。				
演算内容	<ul style="list-style-type: none"> ●シフト方向指示入力①がONの場合 <ul style="list-style-type: none"> ●シフト方向指示入力①がOFFの場合 				
Dの使用範囲	c0000~c01576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
演算条件	リセット入力④がOFFの時、シフト入力③の立上り(OFF→ON)でシフト				
演算後 フラグ	D、D+1の内容	<ul style="list-style-type: none"> ●リセット入力④がOFFの時、演算結果 ●リセット入力④がONの時、全ビットOFF 			
	リセット入力④	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	OFF	1又は0	0	0又は1	0又は1
	ON	0		0	0

- 注1) c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2) Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)
- 注3) フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

(解説)

00000	F-60w SFR	09000
00001		
00002		
00003		

命 令	
STR	00000
STR	00001
STR	00002
STR	00003
F-60w	09000

00000(①)ON.....MSB方向へシフト
 00001(②)ON.....データ入力ON
 00002(③)OFF→ON.....シフト指示
 00003(④)OFF.....リセット機能なし

入力条件が上記の場合、演算結果は次のようになります。

09001	09000
1 0 0 1 0 1 1 0	1 0 1 0 0 1 0 0
演算前	
↓	
09001	09000
0 0 1 0 1 1 0 1	0 1 0 0 1 1 0 0 1
演算後	

ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
0	0	1	0

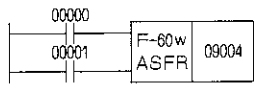
F-60w

F-61w ASFR 非同期両方向シフトレジスタ(1ワード) (Asynchronous Shift Register)

シンボル		①シフト方向指示入力 ②シフト入力																																		
機能	シフト方向指示入力①に従って、レジスタD-2、D-1 (①ON) または、レジスタD+2、D+3 (①OFF)の1ワードデータをレジスタD、D+1にシフトする。																																			
演算内容	●シフト方向指示入力ONのとき D-2、D-1→D、D+1 ●シフト方向指示入力OFFのとき D+2、D+3→D、D+1																																			
Dの使用範囲	c0002~c01574 b0002~b1774 09002~09774 19002~19774	間接アドレス指定不可																																		
演算条件	レジスタD、D+1の内容が0の時、シフト入力②がONでシフト(OFF→ONの変化時に限定されない)																																			
	<table border="1"> <thead> <tr> <th rowspan="2"></th> <th colspan="2">① ON</th> <th colspan="2">① OFF</th> <th colspan="2">① ON/OFF</th> </tr> <tr> <th>演算前</th> <th>演算後</th> <th>演算前</th> <th>演算後</th> <th>演算前</th> <th>演算後</th> </tr> </thead> <tbody> <tr> <td>レジスタ D-2, D-1の内容</td> <td>D1</td> <td>0</td> <td>D1</td> <td>同左</td> <td>D1</td> <td>同左</td> </tr> <tr> <td>レジスタ D, D+1の内容</td> <td>0</td> <td>D1</td> <td>0</td> <td>D2</td> <td>0以外</td> <td>同左</td> </tr> <tr> <td>レジスタ D+2, D+3の内容</td> <td>D2</td> <td>同左</td> <td>D2</td> <td>0</td> <td>D2</td> <td>同左</td> </tr> </tbody> </table>			① ON		① OFF		① ON/OFF		演算前	演算後	演算前	演算後	演算前	演算後	レジスタ D-2, D-1の内容	D1	0	D1	同左	D1	同左	レジスタ D, D+1の内容	0	D1	0	D2	0以外	同左	レジスタ D+2, D+3の内容	D2	同左	D2	0	D2	同左
	① ON			① OFF		① ON/OFF																														
	演算前	演算後	演算前	演算後	演算前	演算後																														
レジスタ D-2, D-1の内容	D1	0	D1	同左	D1	同左																														
レジスタ D, D+1の内容	0	D1	0	D2	0以外	同左																														
レジスタ D+2, D+3の内容	D2	同左	D2	0	D2	同左																														
フラグ	ノンキャリー 07354	1 (D1=0) 0 (D1≠0)	1 (D2=0) 0 (D2≠0)	1																																
	エラー 07355	0	0	0																																
	キャリー 07356	0 (D1=0) 1 (D1≠0)	0 (D2=0) 1 (D2≠0)	0																																
	ゼロ 07357	0	0	0																																

- 注1 コ0734~コ0737は特殊領域です。(2-3(3))"キープリレー"の特殊領域(参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5))"演算実行条件"(参照)

(解説)



命令	
STR	00000
STR	00001
F-60w	09004

00000(①)ON..... 09002、09003よりシフト
 00001(②)ON..... シフト指示
 09004、09005の内容 0000

入力条件が上記の場合、演算結果は次のようになります。

	演算前				演算後				
09000	1	2	3	4	1	2	3	4	09000
09001									09001
09002	5	6	7	8	0	0	0	0	09002
09003									09003
09004	0	0	0	0	5	6	7	8	09004
09005									09005
09006	9	8	7	6	9	8	7	6	09006
09007									09007
09010	5	4	3	2	5	4	3	2	09010
09011									09011

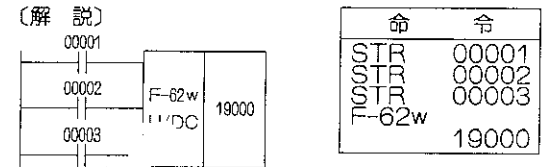
キャリーフラグ(07356)のみONします。

F-61w

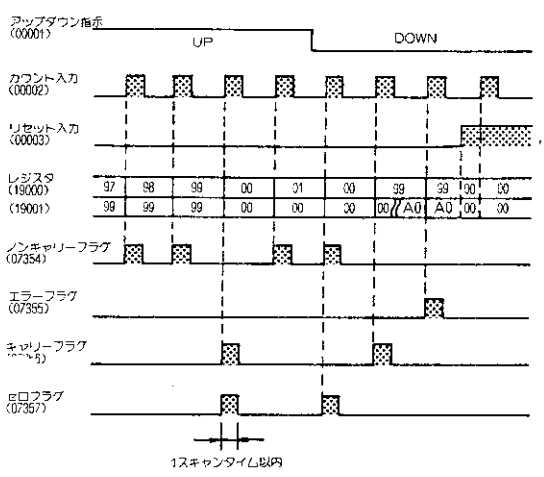
F-62w
U/DC

BCD 4桁のアップ・ダウンカウンタ (Up/Down Counter)

シンボル		①アップ・ダウン指示入力 ②カウント入力 ③リセット入力	(解説) 	<table border="1"> <tr><th colspan="2">命 令</th></tr> <tr><td>STR</td><td>00001</td></tr> <tr><td>STR</td><td>00002</td></tr> <tr><td>STR</td><td>00003</td></tr> <tr><td>F-62w</td><td>19000</td></tr> </table>	命 令		STR	00001	STR	00002	STR	00003	F-62w	19000
命 令														
STR	00001													
STR	00002													
STR	00003													
F-62w	19000													
機能	アップダウン指示入力①に従ってレジスタD、D+1の内容(BCD4桁)を加算(①ON)または減算(①OFF)する。													
演算内容	アップダウン指示入力①ONのとき $(D, D+1)+1 \rightarrow D, D+1$ アップダウン指示入力①OFFのとき $(D, D+1)-1 \rightarrow D, D+1$													
Dの使用範囲	コ0000~コ1576 b 0000~b 1776 09000~09776 19000~19776	間接アドレス指定不可												
演算条件	リセット入力③がOFFのとき、カウント入力②の立上り(OFF→ON)													
演算後	Dの内容	演算結果(下2桁)	リセット入力③OFFの時、全ビットOFF											
	D+1の内容	演算結果(上2桁)												
	ON	アップ・ダウン指示入力①	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	□						
			9999+1	0	0	1	1							
	OFF		0000~9998+1	1	0	0	0							
			BCD以外の数値	0	1	0	0							
			0000-1	0	0	1	0							
		0001-1	1	0	0	1								
	0002~9999-1	1	0	0	0									
	BCD以外の数値	0	1	0	0									
	リセット入力③ONの時		0	0	0	0								



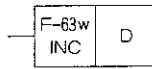
リセット入力00003がOFFで計数可能となります。
(ON/リセットに設定時)
アップダウン指示入力00001がONの時加算、OFFの時減算カウンタとして動作します。レジスタ19000または19001の内容がBCD以外のコードの時、エラーフラグ(07355)がONし、カウント動作は実行しません。



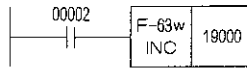
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

F-62w

F-63w 加算カウンタ(1ワード)
INC (INCrement)

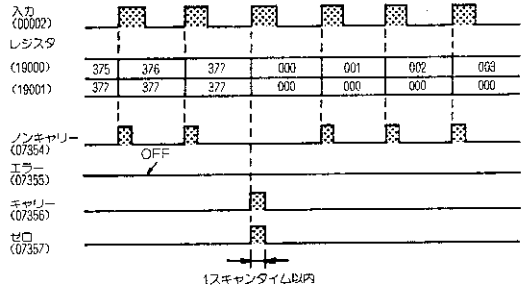
シンボル					
機能	レジスタD、D+1の内容(バイナリデータ)を加算カウントする。				
演算内容	$\langle D, D+1 \rangle + 1 \rightarrow D, D+1$				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776		間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)				
演算後	Dの内容	演算結果(下位)			
	D+1の内容	演算結果(上位)			
	フラグ	演算結果(8進)	ノンキャリー(07354)	エラー(07355)	キャリー(07356)
	17777~000000	0	0	1	1
	上記以外	1	0	0	0

(解説)



命令	
STR	00002
F-63w	19000

入力条件00002がOFF→ONの変化を検知して加算カウントします。

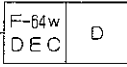
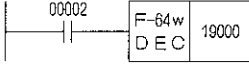
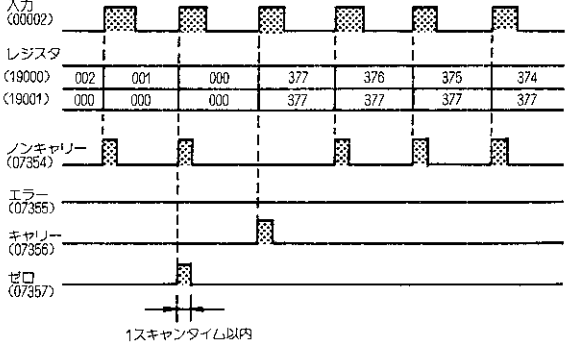


- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)

F-63w

**F-64w
DEC**

**減算カウンタ(1ワード)
(DECrement)**

シンボル			<p>(解説)</p> 		<table border="1"> <tr><th colspan="2">命 令</th></tr> <tr><td>STR</td><td>00002</td></tr> <tr><td>F-64w</td><td>19000</td></tr> </table>	命 令		STR	00002	F-64w	19000
命 令											
STR	00002										
F-64w	19000										
機 能	レジスタD、D+1の内容(バイナリーデータ)を減算カウントする。		入力条件00002がOFF→ONの変化を検知して減算カウントします。								
演 算 内 容	$\langle D, D+1 \rangle - 1 \rightarrow D, D+1$										
Dの使用範囲	c0000~c1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可	 <p>1スキャンタイム以内</p>								
演 算 条 件	入力信号の立上り(OFF→ON)										
演 算 後	Dの内容	演算結果(下位)									
	D+1の内容	演算結果(上位)									
フ ラ グ	演 算 結 果 (8進)	ノンキャリー (07354)	エラー (07355)	キャリー (07356)	ゼロ (07357)						
	000001~000000	1	0	0	1						
	000000~177777	0	0	1	0						
	上記以外	1	0	0	0						

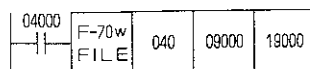
- 注1** c0734~c0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2** Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)
- 注3** フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

F-64w

F-70w FILE nワード一括転送 (FILE)

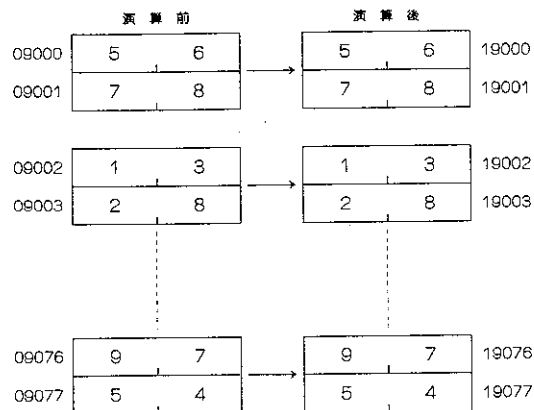
シンボル	— F-70w FILE n S D		
機能	レジスタSからS+2n-1までのnワードのデータをレジスタDからD+2n-1までのnワードに一括転送する。		
演算内容	S, S+1, …, S+2n-1 → D, D+1, …, D+2n-1		
nの使用範囲	000~377(8) (000とすると256ワードとなる)		
Sの使用範囲	c0000~c1576 b0000~b1776 09000~09776 19000~19776 000000~037776	@c0000~@c1574 @b0000~@b1774 @09000~@09774 @19000~@19774 @000000~@037774	
Dの使用範囲	c0000~c1576 b0000~b1776 09000~09776 19000~19776 000000~037776	@c0000~@c1574 @b0000~@b1774 @09000~@09774 @19000~@19774 @000000~@037774	
演算条件	入力信号の立上り(OFF→ON)		
演算後	S…S+2n-1の内容	不変	
	Dの内容	レジスタSの内容	
	D+1の内容	レジスタS+1の内容	
	⋮	⋮	
D+2n-1の内容	レジスタS+2n-1の内容		
フラグ	不変		

(解説)



命令	
STR	04000
F-70w	040
	09000
	19000

入力条件04000がOFF→ONの変化時に、レジスタ09000から9077までの040ワード(10進数で32ワード)のデータをレジスタ19000から19077までの32ワードに一括転送します。レジスタ09000から09077までの内容は不変です。



注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 S, Dには必ず偶数アドレスを設定してください。(c0011, 19003等は禁止)

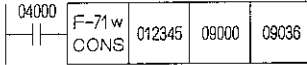
注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**F-71w
CONS**

**8進定数(1ワード)一括転送
(CONStant)**

シンボル			
機能	レジスタD ₁ 、D ₁ +1からレジスタD ₂ 、D ₂ +1に8進定数nを一括転送する。		
演算内容	n→(D ₁ 、D ₁ +1)、……(D ₂ 、D ₂ +1)		
nの使用範囲	000000~177777(8)		
D ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776 000000~037776	間接アドレス指定不可	
D ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776 000000~037776	間接アドレス指定不可	
演算条件	入力信号の立上り(OFF→ON)		
演算後	D ₁ 、D ₁ +1 D ₁ +2、D ₁ +3 ⋮ D ₂ -2、D ₂ -1 D ₂ 、D ₂ +1	定数n	
	フラグ	不変	

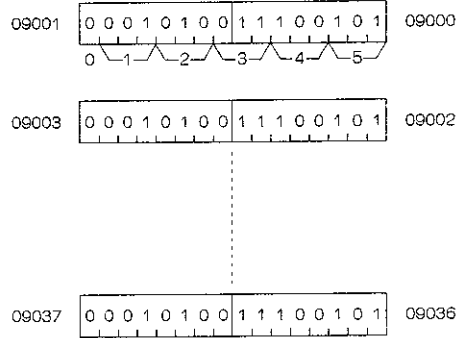
(解説)



命 令	
STR	04000
F-71w	012345 09000 09036

入力条件04000がOFF→ONの変化時、レジスタ09000、09001から、09036、09037に8進定数012345を一括転送します。

演算後



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

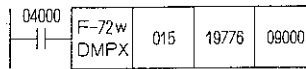
F-71w

**F-72w
DMPX**

**ファイル1のレジスタへのnワード分配
(DeMultiPleXer)**

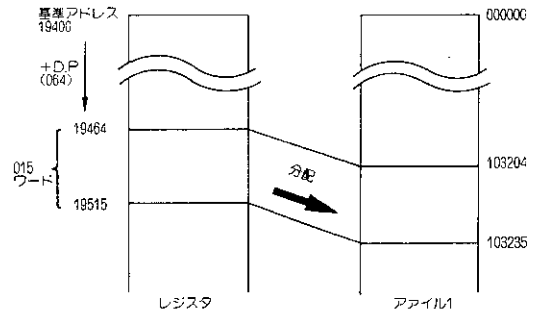
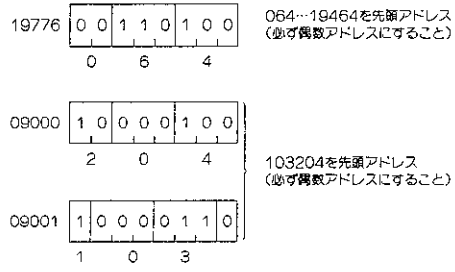
シンボル	<table border="1"> <tr> <td>F-72w DMPX</td> <td>n</td> <td>S</td> <td>D</td> </tr> </table>			F-72w DMPX	n	S	D
F-72w DMPX	n	S	D				
機能	レジスタSが含まれるデータメモリアドレスの先頭アドレス(基準アドレス)からSの内容(データポインタ)だけ変位したレジスタを先頭とするnワードのレジスタ群の内容をレジスタD、D+1の内容でアドレス指定されるファイル1のレジスタへ転送する。						
演算内容	$X + \langle S \rangle, \dots, X + \langle S \rangle + 2n - 1$ $\rightarrow \langle D, D+1 \rangle, \dots, \langle D, D+1 \rangle + 2n - 1$ $X \dots S$ が含まれるデータメモリアドレス(基準アドレス) $\langle S \rangle \dots$ データポインタ						
nの使用範囲	000~377(8) (000とすると256ワードとなる)						
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可					
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可					
演算条件	入力信号の立上り(OFF→ON)						
演算後	ファイル1以外のレジスタ	不変					
	$\langle D, D+1 \rangle$	レジスタ $X + \langle S \rangle$ の内容					
	$\langle D, D+1 \rangle + 1$	レジスタ $X + \langle S \rangle + 1$ の内容					
	\vdots $\langle D, D+1 \rangle + 2n - 1$	レジスタ $X + \langle S \rangle + 2n - 1$ の内容					
フラグ	不変						

(解説)



命令	
STR	04000
F-72w	015
	19776
	09000

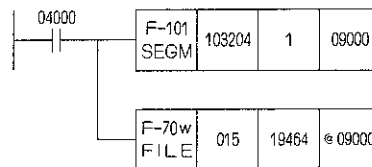
入力条件04000がOFF→ONの変化時に19400(レジスタ19776が含まれるデータメモリアドレスの先頭アドレス…基準アドレス)からレジスタ19776の内容(データポインタ)だけ変位したレジスタを先頭とする015₁₆ワードのレジスタ群の内容をレジスタ09000と09001の内容でアドレス指定されるファイル1のレジスタを先頭とする015₁₆ワードのレジスタ群へ転送します。



F-72w

- 注1) コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2) S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3) 基準アドレスに関しては3-5(8)“データメモリのブロックと基準アドレス”の項を御参照ください。

参考) レジスタが上記内容のとき、次の命令と同じ動作となります。

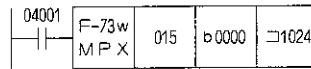


**F-73w
MPX**

**ファイル1のレジスタからのnワード抽出
(MultiPlexer)**

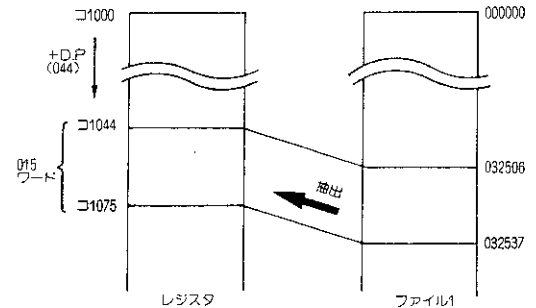
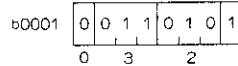
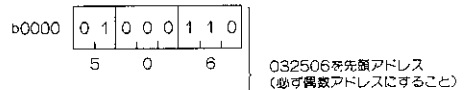
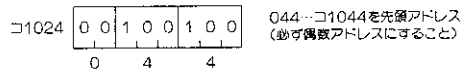
シンボル				
機能	レジスタS、S+1の内容でアドレス指定されるファイル1のレジスタ群を先頭とするnワードのレジスタ群の内容をレジスタDが含まれるデータメモリブロックの先頭アドレス(基準アドレス)からDの内容だけ変位したレジスタを先頭とするnワードのレジスタ群へ転送する。			
演算内容	$\langle S, S+1 \rangle, \dots, \langle S, S+1 \rangle + 2n - 1$ $\rightarrow X + \langle D \rangle, \dots, X + \langle D \rangle + 2n - 1$ $X \dots D$ が含まれるデータメモリブロックの先頭アドレス(基準アドレス) $\langle D \rangle \dots$ データポインタ			
nの使用範囲	000~377(8) (000とすると256ワードとなる)			
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	ファイル1のレジスタ	不変		
	$X + \langle D \rangle$	ファイル1の $\langle S, S+1 \rangle$ の内容		
	$X + \langle D \rangle + 1$	ファイル1の $\langle S, S+1 \rangle + 1$ の内容		
	$X + \langle D \rangle + 2n - 1$	ファイル1の $\langle S, S+1 \rangle + 2n - 1$ の内容		
フラグ	不変			

(解説)



命令	
STR	04001
F-73w	015
	b0000
	コ1024

入力条件04001がOFF→ONの変化時にレジスタb0000、b0001の内容でアドレス指定されるファイル1のレジスタを先頭とする015₈ワードのレジスタ群の内容をコ1000(レジスタコ1024が含まれるデータメモリブロックの先頭アドレス…基準アドレス)からレジスタコ1024の内容(データポインタ)だけ変位したレジスタを先頭とするnワードのレジスタ群へ転送する。



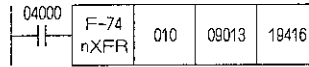
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 基準アドレスに関しては3-5(8)“データメモリのブロックと基準アドレス”の項を御参照ください。

F-74
nXFR

nバイト転送

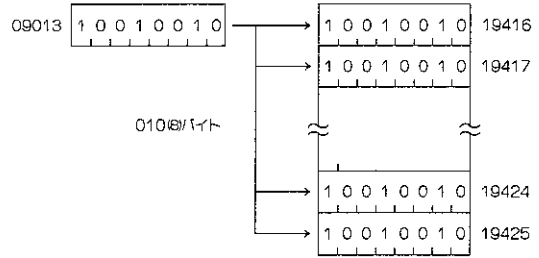
シンボル	F-74 nXFR				n	S	D
機能	レジスタDを先頭とするnバイトのレジスタにレジスタSの内容を転送する。						
演算内容	S→D、…D+n-1						
nの使用範囲	000~377(8) (000とすると256/バイトとなる)						
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可				
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777		@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
演算条件	入力信号の立上り(OFF→ON)						
演算後	Sの内容	不変					
	Dの内容	レジスタSの内容					
	D+1の内容						
	⋮						
	D+n-1の内容						
フラグ	不変						

(解説)



命 令	
STR	04000
F-74	010
	09013
	19416

入力条件04000がOFF→ONの変化時、レジスタ19416を先頭とする010₈/バイトのレジスタにレジスタ09013の内容を転送します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

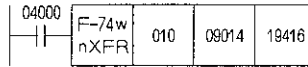
F-74

F-74w
nXFR

nワード転送

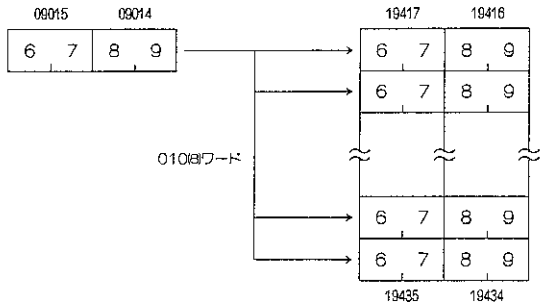
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-74w</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">S</td> <td style="padding: 2px;">D</td> </tr> <tr> <td style="padding: 2px;">nXFR</td> <td></td> <td></td> <td></td> </tr> </table>				F-74w	n	S	D	nXFR			
F-74w	n	S	D									
nXFR												
機能	レジスタD、D+1を先頭とするnワードのレジスタにレジスタS、S+1の内容を転送する。											
演算内容	S、S+1→D、D+1、…D+2n-2、D+2n-1											
nの使用範囲	000~377(8) (000とすると256ワードとなる)											
Sの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776		間接アドレス指定不可									
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776		@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774									
演算条件	入力信号の立上り(OFF→ON)											
演算後	S、S+1の内容	不変										
	Dの内容	レジスタSの内容										
	D+1の内容	レジスタS+1の内容										
	⋮	⋮										
	D+2n-2	レジスタSの内容										
D+2n-1	レジスタS+1の内容											
フラグ	不変											

(解説)



命 令	
STR	04000
F-74w	010
	09014
	19416

入力条件04000がOFF→ONの変化時、レジスタ19416、19417を先頭とする010₈ワードのレジスタにレジスタ09014、09015の内容を転送します。



注1 コ0734~コ0737は特殊領域です。(2-3(3))「キープリレーの特殊領域」参照

注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

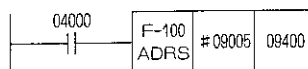
注3 間接アドレスの使用法に関しては、3-5(3)「間接アドレス指定」の項を御参照ください。

**F-100
ADRS**

間接アドレスの設定(ファイル0のデータメモリに限定)

シンボル		
機能	レジスタSのファイルアドレスをレジスタD、D+1に設定する。 レジスタSはファイル0のため、レジスタD+2に0を転送する。	
演算内容	#S→D、D+1 0→D+2	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可
演算条件	入力信号の立上り(OFF→ON)	
演算後	Sの内容	不変
	Dの内容	レジスタSのファイルアドレス(下位)
	D+1の内容	レジスタSのファイルアドレス(上位)
	D+2の内容	000 ₍₈₎
	フラグ	不変

(解説)

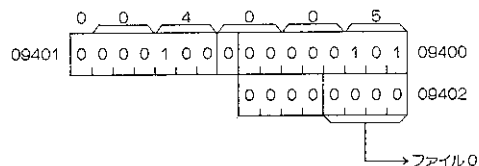


命 令	
STR	04000
F-100	#09005 09400

入力条件04000がOFF→ONの変化時に、レジスタ09005のファイルアドレスをレジスタ09400、09401に設定します。

レジスタ09402の内容は000になります。

●演算後のレジスタ



ファイル0のファイルアドレス004005はレジスタ9005を示します。

この設定したファイルアドレスは間接アドレス指定時の直接アドレスとなります。(＠09400)

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)"キープリレーの特殊領域"参照)
- 注2 演算前のレジスタSの内容は、演算に関与しません。
- 注3 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

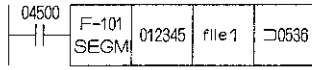
E-100

**F-101
SEGM**

間接アドレスの設定

シンボル	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="width: 30px;">F-101 SEGM</td> <td style="width: 30px;">n</td> <td style="width: 30px;">fileN</td> <td style="width: 30px;">D</td> </tr> </table>				F-101 SEGM	n	fileN	D
F-101 SEGM	n	fileN	D					
機能	間接アドレス指定に使用するファイルアドレスP _i をレジスタD、D+1に設定する。 ファイル番号NをレジスタD+2、に設定する。							
演算内容	n → D、D+1 fileN → D+2							
nの使用範囲	000000~177777(a)							
Nの使用範囲	0~7							
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774		間接アドレス指定不可					
演算条件	入力信号の立上り(OFF→ON)							
演算後	Dの内容	n(下位)						
	D+1の内容	n(上位)						
	D+2の内容	ファイル番号(000~007)						
	フラグ	不変						

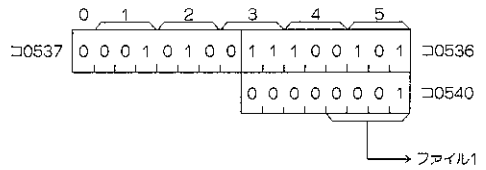
(解説)



命 令	
STR	04500
F-101	012345 file1 コ0536

入力条件04500がOFF→ONの変化時、ファイル1のファイルアドレス012345をレジスタコ0536、コ0537、コ0540に設定します。

●演算後のレジスタ



この設定したファイルアドレスは、間接アドレス指定時の直接アドレスとなります。(コ0536)

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

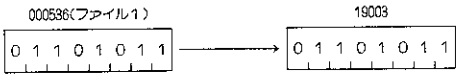
注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

**F-102
MRD**

直接指定アドレスのレジスタからの読出(1バイト)

シンボル	<table border="1"> <tr> <td>F-102 MRD</td> <td>n</td> <td>fileN</td> <td>D</td> </tr> </table>				F-102 MRD	n	fileN	D	<p>(解説)</p>	<table border="1"> <tr> <th colspan="2">命 令</th> </tr> <tr> <td>STR</td> <td>05000</td> </tr> <tr> <td>F-102</td> <td>000536 file1 19003</td> </tr> </table>	命 令		STR	05000	F-102	000536 file1 19003
F-102 MRD	n	fileN	D													
命 令																
STR	05000															
F-102	000536 file1 19003															
機能	<p>ファイルNの、ファイルアドレスnのレジスタの内容をレジスタDに転送する。</p>															
演算内容	n・fileN→D															
nの使用範囲	000000~177777(8)															
Nの使用範囲	0~7															
Dの使用範囲	c00000~c01577 b00000~b1777 090000~09777 190000~19777		間接アドレス指定不可													
演算条件	入力信号の立上り(OFF→ON)															
演算後	nの内容	不変														
	Dの内容	レジスタnの内容														
	フラグ	不変														

入力条件05000がOFF→ONの変化時に、ファイル1のレジスタ000536の内容をレジスタ19003に転送します。



注1) c0734~c0737は特殊領域です。(2-3(3)「キープリレーの特殊領域」参照)

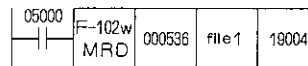
F-102

**F-102w
MRD**

直接指定アドレスのレジスタからの読出(1ワード)

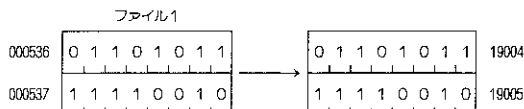
シンボル	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-102w MRD</td> <td style="text-align: center;">n</td> <td style="text-align: center;">fileN</td> <td style="text-align: center;">D</td> </tr> </table>				F-102w MRD	n	fileN	D
F-102w MRD	n	fileN	D					
機能	ファイルNのファイルアドレスn、n+1のレジスタの内容をレジスタD、D+1に転送する。							
演算内容	n・fileN、n+1・fileN→D、D+1							
nの使用範囲	000000~177776 (B)							
Nの使用範囲	0~7							
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776		間接アドレス指定不可					
演算条件	入力信号の立上り(OFF→ON)							
演算後	n+1の内容	不変						
	Dの内容	レジスタnの内容						
	D+1の内容	レジスタn+1の内容						
	フラグ	不変						

(解説)



命 令	
STR	05000
F-102w	000536
	file1
	19004

入力条件05000がOFF→ONの変化時に、ファイル1のレジスタ000536、000537の内容(1ワードデータ)をレジスタ19004、19005に転送します。



- 注1) コ0734~コ0737は特殊領域です。(2-3(3)"キープリレーの特殊領域"参照)
- 注2) nには必ず偶数アドレスを設定してください。(000003、177777等は禁止)
- 注3) Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

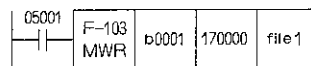
F-102w

**F-103
MWR**

直接指定アドレスのレジスタへの書込(1バイト)

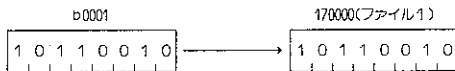
シンボル	F-103 MWR S n fileN		
機能	レジスタSの内容をファイルNのファイルアドレスnのレジスタに転送する。		
演算内容	S → n · fileN		
Sの使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可	
nの使用範囲	000000~177777(8)		
Nの使用範囲	0~7		
演算条件	入力信号の立上り(OFF→ON)		
演算後	Sの内容	不変	
	nの内容	レジスタSの内容	
	フラグ	不変	

(解説)



命令	
STR	05001
F-103	b0001
	170000
	file1

入力条件05001がOFF→ONの変化時にレジスタb0001の内容をファイル1のレジスタ170000に転送します。



注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

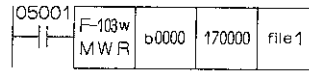
F-103

F-103w
MWR

直接指定アドレスのレジスタへの書込(1ワード)

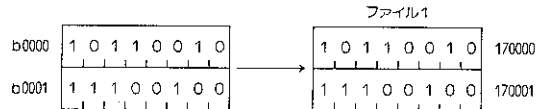
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="padding: 2px;">F-103w</td> <td style="padding: 2px;">S</td> <td style="padding: 2px;">n</td> <td style="padding: 2px;">fileN</td> </tr> <tr> <td style="padding: 2px;">MWR</td> <td></td> <td></td> <td></td> </tr> </table>			F-103w	S	n	fileN	MWR			
F-103w	S	n	fileN								
MWR											
機能	レジスタS、S+1の内容をファイルNのファイルアドレスn、n+1のレジスタに転送する。										
演算内容	S、S+1 → n・fileN、n+1・fileN										
Sの使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可									
nの使用範囲	000000～177776(8)										
Nの使用範囲	0～7										
演算条件	入力信号の立上り(OFF→ON)										
演算後	S、S+1の内容	不変									
	nの内容	レジスタSの内容									
	n+1の内容	レジスタS+1の内容									
	フラグ	不変									

〔解説〕



命 令	
STR	05001
F-103w	b0000
	170000
	file1

入力条件05001がOFF→ONの変化時にレジスタb0000、b0001の内容(1ワードデータ)をファイル1のレジスタ170000、170001に転送します。



- 注1 コ0734～コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Sには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 nには必ず偶数アドレスを設定してください。(000003、177777等は禁止)

F-103w

F-130
BIT→

ビット抽出(間接指定)

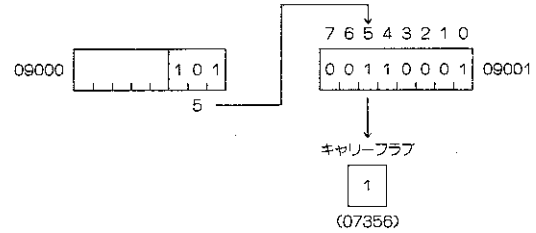
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="text-align: center;">F-130 BIT→</td><td style="text-align: center;">S₁</td><td style="text-align: center;">S₂</td></tr></table>		F-130 BIT→	S ₁	S ₂									
F-130 BIT→	S ₁	S ₂												
機能	レジスタS ₁ の内容で指定されるレジスタS ₂ のビット内容をキャリーフラグ(07356)に転送します。													
演算内容	S ₂ のビット(S ₁)→キャリーフラグ													
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可												
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可												
演算条件	入力信号がONの時 (OFF→ONの変化時に限定されない)													
演算後	S ₁ の内容	不変												
	S ₂ の内容	不変												
フラグ	指定ビットの状態	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <th>ノキャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> </tr> <tr> <td>0(OFF)</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1(ON)</td> <td>0</td> <td>1</td> <td>0</td> </tr> </table>	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	0(OFF)	0	0	0	1(ON)	0	1	0
ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357											
0(OFF)	0	0	0											
1(ON)	0	1	0											

(解説)



命 令	
STR	04002
F-130	09000 09001

入力条件04002がONの時、レジスタ09000の下位3ビットで指定されるレジスタ09001のビット内容をキャリーフラグ(07356)に転送します。

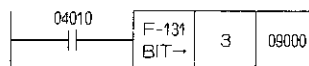


- 注1** コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2** 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(3)“演算実行条件”参照)
- 注3** フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

F-131 ビット抽出(直接指定)

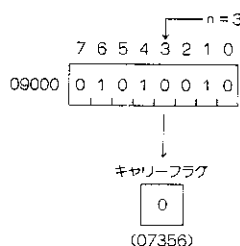
シンボル	— F-131 BIT→ n S					
機能	レジスタSのビットnの内容をキャリーフラグに転送する。					
演算内容	Sのビットn→キャリーフラグ					
nの使用範囲	0~7					
Sの使用範囲	C0000~C0157 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可			
演算内容	入力信号がONの時 (OFF→ONの変化時に限定されない)					
演算後	Sの内容	不変				
	フラグ	指定ビットの状態	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
		0(OFF)	0	0	0	0
1(ON)	0	0	1	0		

(解説)



命令	
STR	04010
F-131	
	3
	09000

入力条件04010がONの時、レジスタ09000のビット3の内容をキャリーフラグ(07356)に転送します。



- 注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(3))“演算実行条件”参照)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)

F-131

F-132 ビットセット/リセット(間接指定) S/R (Set/Reset)

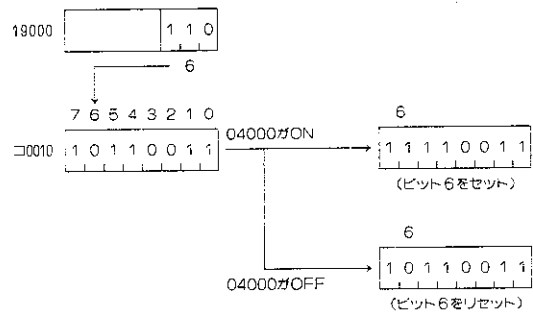
シンボル	<p>①セット/リセット指示入力 ②入力条件</p>	
機能	レジスタSの内容で指定されるレジスタDのビットを、セット/リセット指示入力①に従ってセットまたはリセットする。	
演算内容	①の状態→Dのビット(S)	
Sの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777 間接アドレス指定不可	
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777 間接アドレス指定不可	
演算条件	入力条件②がONの時 (OFF→ONの変化時に限定されない)	
演算後	Sの内容	不変
	Dの内容	指定ビットのみ変化
	フラグ	不変

(解説)



命 令	
STR	04000
STR	04001
F-132	19000
	C0010

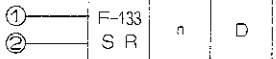
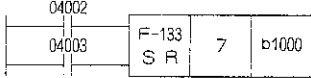
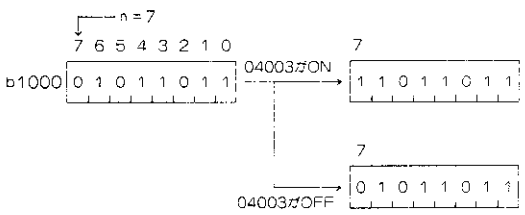
入力条件04001がONの時、レジスタ19000の低位3ビットで指定されるレジスタC0010のビットを、04000がON時セット、OFF時リセットします。



F-132

- 注1 コ0734~コ0737は特殊領域です。(2-3(3)"キープリレーの特殊領域"参照)
- 注2 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)"演算実行条件"参照)

F-133 ビットセット/リセット(直接指定) S/R (Set/Reset)

シンボル	 <p>①セット/リセット指示入力 ②入力条件</p>	<p>(解説)</p>  <table border="1" data-bbox="1063 222 1269 367"> <thead> <tr> <th colspan="2">命 令</th> </tr> </thead> <tbody> <tr> <td>STR</td> <td>04002</td> </tr> <tr> <td>STR</td> <td>04003</td> </tr> <tr> <td>F-133</td> <td></td> </tr> <tr> <td></td> <td>7</td> </tr> <tr> <td></td> <td>b1000</td> </tr> </tbody> </table> <p>入力条件04003がONの時、レジスタb1000のビット7を04002がON時セット、OFF時リセットします。</p> 	命 令		STR	04002	STR	04003	F-133			7		b1000
命 令														
STR	04002													
STR	04003													
F-133														
	7													
	b1000													
機能	レジスタDのビットnをセット/リセット指示入力①に従ってセットまたはリセットする。													
演算内容	①の状態→Dのビットn													
nの使用範囲	0~7													
Dの使用範囲	コ0000~コ1577 b0000~b1777 間接アドレス指定不可 O9000~O9777 19000~19777													
演算条件	入力条件②がONの時 (OFF→ONの変化時に限定されない)													
演算後	<table border="1"> <tr> <td>Dの内容</td> <td>指定ビットのみ変化</td> </tr> <tr> <td>フラグ</td> <td>不変</td> </tr> </table>	Dの内容	指定ビットのみ変化	フラグ	不変									
Dの内容	指定ビットのみ変化													
フラグ	不変													

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)“演算実行条件”参照)

F-133

F-140 ラベルの設定 LABL (LABeL)

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-140</td> <td style="text-align: center;">LBn</td> </tr> <tr> <td style="text-align: center;">LABL</td> <td></td> </tr> </table>		F-140	LBn	LABL																																										
F-140	LBn																																														
LABL																																															
機能	F-141(JMP)命令のジャンプ先、F-142(CALL)命令のサブルーチン先を示す。																																														
nの使用範囲	000~577 ^①																																														
(使用例)	<table border="1"> <thead> <tr> <th>アドレス</th> <th colspan="2">命 令</th> </tr> </thead> <tbody> <tr><td>00000</td><td>STR</td><td>00000</td></tr> <tr><td>00001</td><td>OR</td><td>00001</td></tr> <tr><td>00002</td><td>OUT</td><td>04000</td></tr> <tr><td>00003</td><td>F-140</td><td></td></tr> <tr><td>00004</td><td></td><td>LB002</td></tr> <tr><td>00005</td><td>STR</td><td>04000</td></tr> <tr><td>00006</td><td>F-00</td><td></td></tr> <tr><td>00007</td><td></td><td>09000</td></tr> <tr><td>00010</td><td></td><td>09001</td></tr> <tr><td>00011</td><td>STR</td><td>00002</td></tr> <tr><td>00012</td><td>AND</td><td>04000</td></tr> <tr><td>00013</td><td>OUT</td><td>04001</td></tr> <tr><td>00014</td><td>F-140</td><td></td></tr> <tr><td>00015</td><td></td><td>LB005</td></tr> </tbody> </table>	アドレス	命 令		00000	STR	00000	00001	OR	00001	00002	OUT	04000	00003	F-140		00004		LB002	00005	STR	04000	00006	F-00		00007		09000	00010		09001	00011	STR	00002	00012	AND	04000	00013	OUT	04001	00014	F-140		00015		LB005	<p>F-140は、ジャンプ先、サブルーチン先を表わすラベルで、実際に演算を実行するものではありません。</p> <p>従ってF-140を実行後、データメモリは保持されています。</p>
アドレス	命 令																																														
00000	STR	00000																																													
00001	OR	00001																																													
00002	OUT	04000																																													
00003	F-140																																														
00004		LB002																																													
00005	STR	04000																																													
00006	F-00																																														
00007		09000																																													
00010		09001																																													
00011	STR	00002																																													
00012	AND	04000																																													
00013	OUT	04001																																													
00014	F-140																																														
00015		LB005																																													

注1) ラベル番号(LB000~LB577)は、任意に選択できますが、同じ番号を2度使用することはできません。

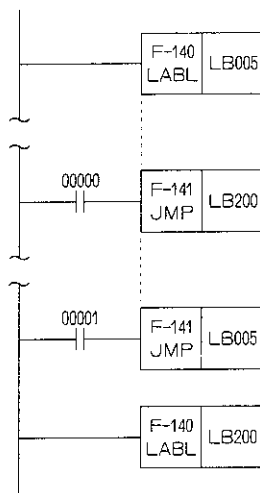
F-140

F-141
JMP

ラベルへジャンプ
(JuMP)

シンボル	F-141 JMP LBn
機能	プログラムの実行をLBn(F-140)のプログラムアドレスへ移す。
nの使用範囲	000~577 ⁽⁸⁾
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)

(解説)



アドレス	命令
00005	F-140
00006	LB005
⋮	⋮
00777	STR 00000
01000	F-141
01001	LB200
⋮	⋮
02002	STR 00001
02003	F-141
02004	LB005
02005	F-140
02006	LB200

入力条件00000がONの時、LB200のプログラムアドレス02005へジャンプし、アドレス02007以降の命令へ移ります。

入力条件00001がONの時、LB005のプログラムアドレス00005へジャンプし、アドレス00007以降の命令へ移ります。

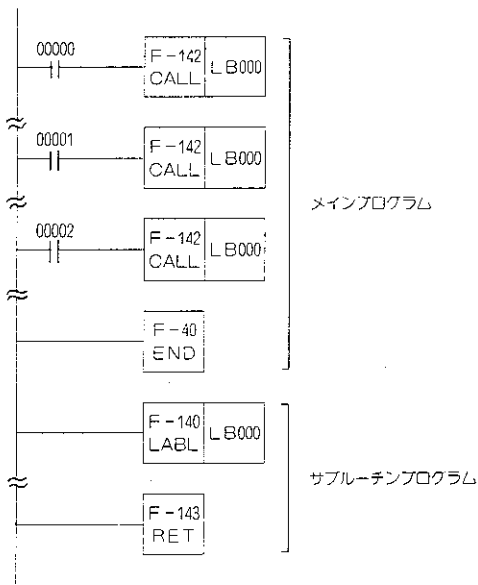
- 注1 F-141命令実行後、アータメモリの内容は変化しません。
- 注2 ※部分は、F-41(JCS)、F-42(JCR)を使用しても実行されますが、F-141(JMP)を使用しますとF-140(LABL)までの命令を処理しないため演算時間が短縮できます。
- 注3 F-141命令のラベル番号は任意に同一番号を何度でも使用できます。
- 注4 F-141命令は、ジャンプ先アドレスまでの命令を実行しないため、ジャンプ先アドレス以前にF-40(END命令)が存在してもF-40は無視されます。
- 注5 ジャンプ先ラベル(F-140)は必ず設定してください。ジャンプ先ラベル番号が存在しないと誤動作します。

F-142 ラベルをサブルーチンコール
CALL (CALL)

F-143 サブルーチンからのリターン
RET (Return)

シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">F-142</td><td style="padding: 2px;"> </td><td style="padding: 2px;">LBn</td></tr><tr><td style="padding: 2px;">CALL</td><td style="padding: 2px;"> </td><td style="padding: 2px;"></td></tr></table> <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">F-143</td><td style="padding: 2px;"> </td><td style="padding: 2px;">RET</td></tr></table>	F-142		LBn	CALL			F-143		RET
F-142		LBn								
CALL										
F-143		RET								
機能	プログラムの実行をLBn(F-140)のサブルーチンに移し、F-143命令で戻る。									
nの使用範囲	000~577 ⁽⁶⁾									
演算条件	入力信号の立上り(OFF→ON)									

(解説)



アドレス	命 令	
00010	STR	00000
00011	F-142	
00012		LB000
00100	STR	00001
00101	F-142	
00102		LB000
00200	STR	00002
00201	F-142	
00202		LB000
00300	F-40	
00301	F-140	
00302		LB000
00315	F-143	

F-142(CALL)、F-143(RET)命令は、プログラム中で何度も実行する必要のある部分があるときに使用するとステップ数を縮めるだけでなく、プログラムの構造自体を組織化することができます。

上記例の場合、入力条件00000がOFF→ONの変化時、メインプログラムからアドレス00303~00314のサブルーチンプログラムの実行に移り、F-143命令でメインプログラムのアドレス00013以降の命令を実行します。

注1 サブルーチンがコールされたとき、サブルーチン内の命令は、レベル演算条件(ONで実行)となりません。

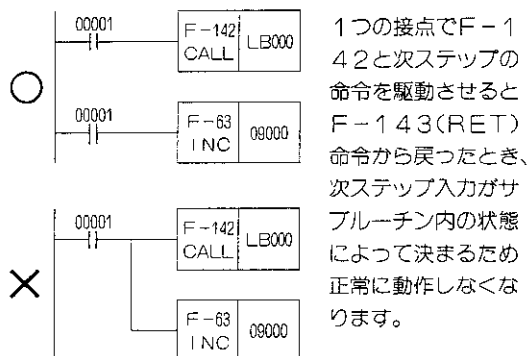
注2 次の各命令をサブルーチンプログラムに入れることはできません。

TMR、CNT、F-30(MCS)、F-31(MCR)、F-40(END)、F-41(JCS)、F-42(JCR)、F-44(H↑↑)、F-45(H↓↓)、F-47(ONLS)、F-48(ONLR)、F-141(JMP)、F-142(CALL)

注3 必ず、サブルーチンプログラムの前にメインプログラムを作成し、その最終アドレスにF-40(END命令)を入れてください。

注4 サブルーチンの多重使用(ネスティング)はできません。

注5 F-142(CALL)命令の次ステップは接点入力で始めてください。



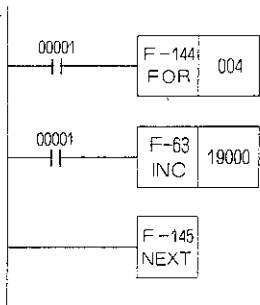
E=143

F-144 ループ回数の設定
FOR

F-145 ループの終了
NEXT

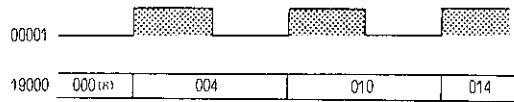
シンボル	<div style="display: inline-block; border: 1px solid black; padding: 2px;"> F-144 FOR </div> <div style="display: inline-block; border: 1px solid black; padding: 2px; margin-left: 10px;"> n </div> <div style="display: inline-block; border: 1px solid black; padding: 2px; margin-left: 10px;"> F-145 NEXT </div>
機能	F-144(FOR)とF-145(NEXT)間のプログラムをn回くり返す。
nの使用範囲	000~377 ₈ (000とすると256回くり返す)
演算条件	入力信号の立上り(OFF→ON)

(解説)



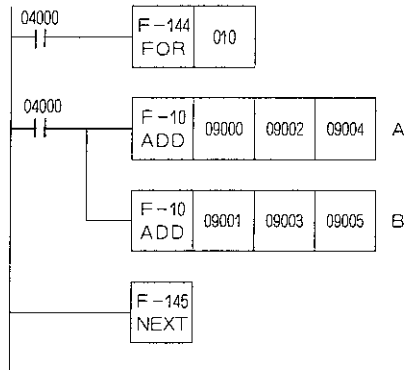
命 令	
STR	00001
F-144	004
F-63	19000
F-145	

入力条件00001がOFF→ONの変化時に、F-63(INC)命令を4回実行します。



- 注1** F-144(FOR)とF-145(NEXT)は必ず一対でご使用ください。
- 注2** F-144(FOR)命令を実行時、F-144(FOR)とF-145(NEXT)の間の命令はレベル演算条件(ONで実行)となります。
- 注3** 次の各命令をF-144(FOR)とF-145(NEXT)の間に入れることはできません。
TMR、CNT、F-30(MCS)、F-31(MCR)、F-40(END)、F-41(JCS)、F-42(JCR)、F-44(↑↑)、F-45(↓↓)、F-47(ONLS)、F-48(ONLR)、F-141(JMP)、F-144(FOR)、F-145(NEXT)
- 注4** 非実行時、F-144(FOR)とF-145(NEXT)の間のデータメモリの内容は変化しません。
- 注5** F-144(FOR)/F-145(NEXT)間で実行する命令数は極力少なくしてください。演算する場合の演算時間を考慮に入れて設計してください。

注6



F-10命令は倍長演算が可能ですが、Bの命令の演算フラグがAの命令に影響を与えることはありません。

注7 §5-(2)追加説明を参照ください。

F-153
→BIN

BCD(8桁)→BIN(32ビット)変換

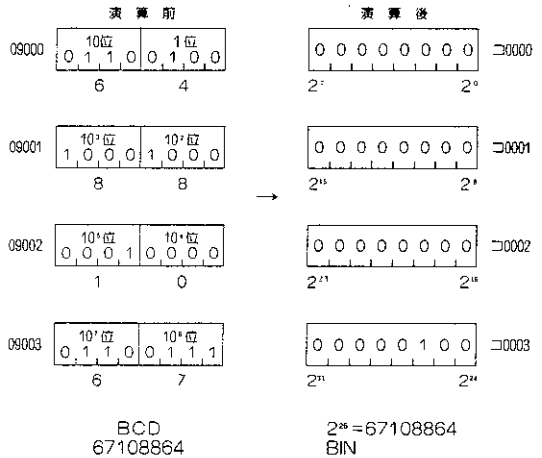
シンボル	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="text-align: center;">F-153</td> <td style="text-align: center;">S</td> <td style="text-align: center;">D</td> </tr> <tr> <td style="text-align: center;">-BIN</td> <td></td> <td></td> </tr> </table>				F-153	S	D	-BIN																
F-153	S	D																						
-BIN																								
機能	レジスタSを先頭とする4バイトのBCD8桁データをバイナリコードに変換し、レジスタDを先頭とする4バイトに格納する。																							
演算内容	S,S+1,S+2,S+3 → D,D+1,D+2,D+3																							
Sの使用範囲	C0000~C1574 B0000~B1774 09000~09774 19000~19774	間接アドレス指定不可																						
Dの使用範囲	C0000~C1574 B0000~B1774 09000~09774 19000~19774	間接アドレス指定不可																						
演算条件	入力信号の立上り(OFF→ON)																							
演算後	S,S+1,S+2,S+3の内容	不変																						
	Dの内容	演算結果 (0~255)	S,S+1,S+2,S+3の内容がBCDコードでない時不変																					
	D+1の内容	演算結果 (256~65025)																						
	D+2の内容	演算結果 (65026~16777215)																						
	D+3の内容	演算結果 (16777216~99999999)																						
フラグ	<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td>S,S+1,S+2,S+3の内容</td> <td>ノキャリー</td> <td>エラー</td> <td>キャリー</td> <td>ゼロ</td> </tr> <tr> <td></td> <td>07354</td> <td>07355</td> <td>07356</td> <td>07357</td> </tr> <tr> <td>BCDコード</td> <td colspan="2">0</td> <td>0</td> <td>0</td> </tr> <tr> <td>BCDコードでない時</td> <td colspan="2">0</td> <td>1</td> <td>0</td> </tr> </table>	S,S+1,S+2,S+3の内容	ノキャリー	エラー	キャリー	ゼロ		07354	07355	07356	07357	BCDコード	0		0	0	BCDコードでない時	0		1	0			
S,S+1,S+2,S+3の内容	ノキャリー	エラー	キャリー	ゼロ																				
	07354	07355	07356	07357																				
BCDコード	0		0	0																				
BCDコードでない時	0		1	0																				

(解説)



命令	
STR	04000
F-153	09000
	C0000

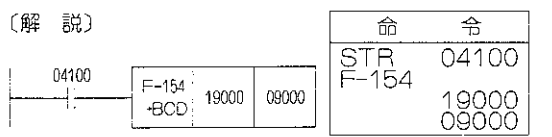
入力条件04000がOFF→ONの変化時に、レジスタ09000を先頭とする4バイトのBCD8桁データをバイナリコードに変換してレジスタC0000を先頭とする4バイトに変換データを格納します。



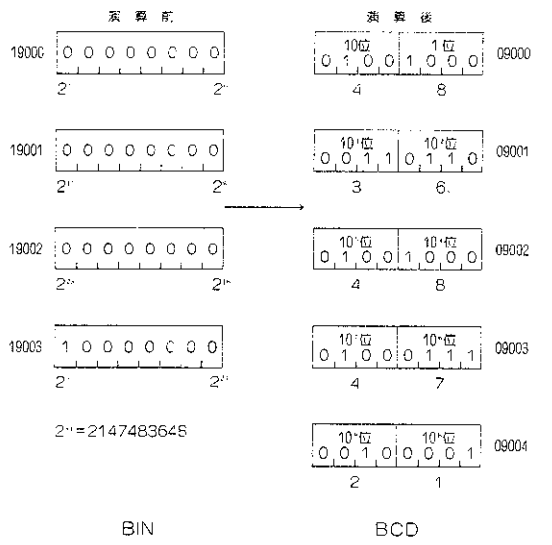
- 注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 S,Dには必ず偶数アドレスを設定してください。(C0011,19003等は禁止)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

F-154 BIN(32ビット)→BCD(10桁)変換

シンボル	<table border="1"> <tr> <td>F-154</td> <td>S</td> <td>D</td> </tr> <tr> <td>→BCD</td> <td></td> <td></td> </tr> </table>		F-154	S	D	→BCD		
F-154	S	D						
→BCD								
機能	レジスタSを先頭とする4バイト(32ビット)のバイナリデータをBCDコードに変換し、レジスタDを先頭とする5バイトに格納する。							
演算内容	S, S+1, S+2, S+3→ D, D+1, D+2, D+3, D+4							
Sの使用範囲	c0000~c1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可						
Dの使用範囲	c0000~c1572 b0000~b1772 09000~09772 19000~19772	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S, S+1, S+2, S+3の内容	不変						
	Dの内容	演算結果(1の位と10の位)						
	D+1の内容	演算結果(10 ² の位と10 ³ の位)						
	D+2の内容	演算結果(10 ⁴ の位と10 ⁵ の位)						
	D+3の内容	演算結果(10 ⁶ の位と10 ⁷ の位)						
	D+4の内容	演算結果(10 ⁸ の位と10 ⁹ の位)						
フラグ	不変							



入力条件04100がOFF→ONの変化時に、レジスタ19000を先頭とする4バイト(32ビット)のバイナリデータをBCDコードに変換して、レジスタ09000を先頭とする5バイトに変換データを格納します。



F-154

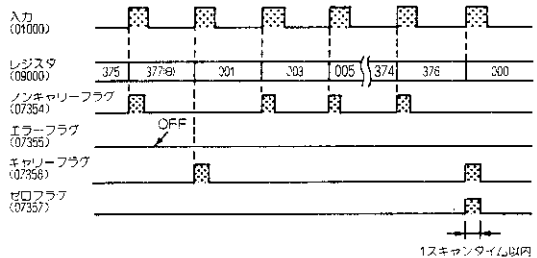
- 注1) c0734~c0737は特殊領域です。(2-3(3)「キー・プリレーの特殊領域」参照)
- 注2) S, Dには必ず偶数アドレスを設定してください。(c0011, 19003等は禁止)

F-163 加算(+2)カウンタ(1バイト) INC2

シンボル		(解説)																																
機能	レジスタDの内容(バイナリデータ)を加算(+2)カウントする。	入力条件01000がOFF→ONの変化時、レジスタ09000の内容(バイナリデータ)を+2します。																																
演算内容	$\langle D \rangle + 2 \rightarrow D$																																	
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																																
演算条件	入力信号の立上り(OFF→ON)																																	
演算後	Dの内容	演算結果																																
	フラグ	<table border="1"> <thead> <tr> <th>演算結果</th> <th>ノンキャリー</th> <th>エラー</th> <th>キャリー</th> <th>ゼロ</th> <th>□</th> </tr> </thead> <tbody> <tr> <td>07354</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>376₍₈₎→000</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> </tr> <tr> <td>377₍₈₎→001</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>上記以外</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	演算結果	ノンキャリー	エラー	キャリー	ゼロ	□	07354	0	0	0	1	1	376 ₍₈₎ →000	0	0	1	1	1	377 ₍₈₎ →001	0	0	1	0	0	上記以外	1	0	0	0	0		
	演算結果	ノンキャリー	エラー	キャリー	ゼロ	□																												
	07354	0	0	0	1	1																												
376 ₍₈₎ →000	0	0	1	1	1																													
377 ₍₈₎ →001	0	0	1	0	0																													
上記以外	1	0	0	0	0																													

注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注2 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

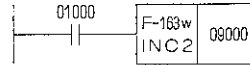


**F-163w
INC2**

加算(+2)カウンタ(1ワード)

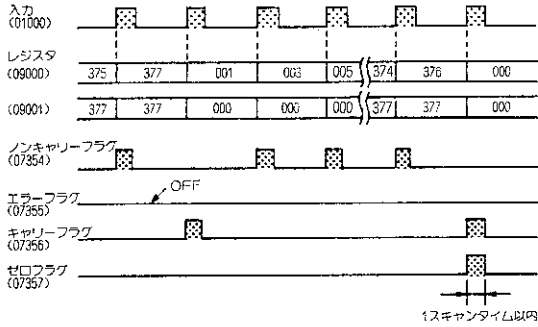
シンボル	<table border="1"> <tr> <td>F-163w INC2</td> <td>D</td> </tr> </table>		F-163w INC2	D																							
F-163w INC2	D																										
機能	レジスタD、D+1の内容(バイナリデータ)を加算(+2)カウントする。																										
演算内容	$\langle D, D+1 \rangle + 2 \rightarrow D, D+1$																										
Dの使用範囲	c0000~c01576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可																									
演算条件	入力信号の立上り(OFF→ON)																										
演算後	Dの内容	演算結果(下位)																									
	D+1の内容	演算結果(上位)																									
	フラグ	<table border="1"> <thead> <tr> <th>演算結果</th> <th>ノンキャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> <th>□</th> </tr> </thead> <tbody> <tr> <td>17776~000000</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td></td> </tr> <tr> <td>17777~000001</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td></td> </tr> <tr> <td>上記以外</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td></td> </tr> </tbody> </table>	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	□	17776~000000	0	0	1	1		17777~000001	0	0	1	0		上記以外	1	0	0	0		
		演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	□																				
17776~000000		0	0	1	1																						
17777~000001	0	0	1	0																							
上記以外	1	0	0	0																							

(解説)



命令	
STR	01000
F-163w	09000

入力条件01000がOFF→ONの変化時、レジスタ09000、09001の内容(16ビットのバイナリデータ)を+2します。



- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Dには必ず偶数アドレスを設定してください。(c0011、19003等は禁止)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

F-163w

**F-164
DEC2**

減算(-2)カウンタ(1バイト)

シンボル	<table border="1"> <tr> <td>F-164 DEC2</td> <td>D</td> </tr> </table>		F-164 DEC2	D	(解説)	<table border="1"> <tr> <td colspan="2">命令</td> </tr> <tr> <td>STR</td> <td>01001</td> </tr> <tr> <td>F-164</td> <td>09020</td> </tr> </table>	命令		STR	01001	F-164	09020
F-164 DEC2	D											
命令												
STR	01001											
F-164	09020											
機能	レジスタDの内容(バイナリデータ)を減算(-2)カウントする。											
演算内容	<D>-2→D		<p>入力条件01001がOFF→ONの変化時、レジスタ09020の内容(バイナリデータ)を-2します。</p>									
Dの使用範囲	C0000~C01577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可										
演算条件	入力信号の立上り(OFF→ON)											
演算後	Dの内容	演算結果										
	フラグ	演算結果	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357						
		002→000	1	0	0	1						
		001→377 ^(a) 000→376 ^(a)	0	0	1	0						
上記以外	1	0	0	0								

注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照)

F-164w
DEC2

減算(-2)カウンタ(1ワード)

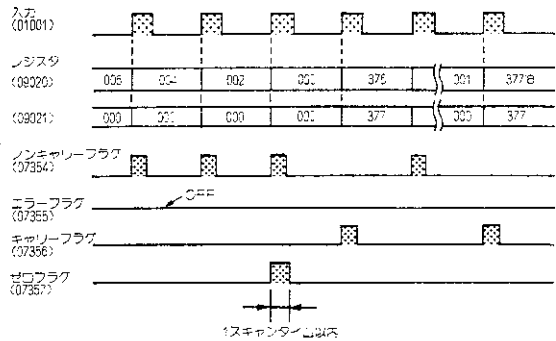
シンボル	F-164w DEC2 D																						
機能	レジスタD、D+1の内容(バイナリデータ)を減算(-2)カウントする。																						
演算内容	$\langle D, D+1 \rangle - 2 \rightarrow D, D+1$																						
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可																					
演算条件	入力信号の立上り(OFF→ON)																						
演算	Dの内容	演算結果(下位)																					
	D+1の内容	演算結果(上位)																					
後	フラグ	<table border="1"> <thead> <tr> <th>演算結果</th> <th>キャリー 07354</th> <th>エラー 07355</th> <th>キャリー 07356</th> <th>ゼロ 07357</th> </tr> </thead> <tbody> <tr> <td>00002~00003</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>00000~07777 00003~07776</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>上記以外</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	演算結果	キャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357	00002~00003	1	0	0	1	00000~07777 00003~07776	0	0	1	0	上記以外	1	0	0	0	
		演算結果	キャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357																	
		00002~00003	1	0	0	1																	
		00000~07777 00003~07776	0	0	1	0																	
上記以外	1	0	0	0																			

(解説)



命令	
STR	01001
F-164w	09020

入力条件01001がOFF→ONの変化時、レジスタ09020、09021の内容(16ビットのバイナリデータ)を-2します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

F-200
→POR

ポートへの書込

F-201
POR→

ポートからの読出

シンボル	$\text{F-200} \rightarrow \text{POR} \text{ TASK}_n @ S \text{ PORT}_n$	$\text{F-201} \text{ POR} \rightarrow \text{TASK}_n \text{ PORT}_n @ D$																									
機能	タスク番号 n と $@S$ 内で示す間接アドレスを先頭とする $S+3$ で指定されるバイト数の内容をポート n へ転送する。	タスク番号 n をポート n へ転送し、 $@D$ で示す間接アドレスを先頭とする $D+3$ で指定されるバイト数へポート n から転送する。																									
演算内容	$\text{TASK}_n \rightarrow \text{PORT}_n$ $\langle S, S+1, S+2 \rangle \rightarrow \text{PORT}_n(S+3 \text{ で指定したバイト数})$ $S+3 \rightarrow \text{PORT}_n(\text{転送バイト数の指定})$ $S+4, S+5, S+6 \rightarrow \text{PORT}_n(\text{ポートへのコマンド})$ $S+7, S+10, S+11 \rightarrow \text{PORT}_n(\text{ポートからのステータス})$	$\text{TASK}_n \rightarrow \text{PORT}_n$ $\langle D, D+1, D+2 \rangle \rightarrow \text{PORT}_n(D+3 \text{ で指定したバイト数})$ $D+3 \rightarrow \text{PORT}_n(D+3 \text{ はポートで設定})$ $D+4, D+5, D+6 \rightarrow \text{PORT}_n(\text{ポートへのコマンド})$ $D+7, D+10, D+11 \rightarrow \text{PORT}_n(\text{ポートからのステータス})$																									
TASK n の使用範囲	TASK0 ~ TASK17 (8)	同左																									
PORT n の使用範囲	PORT1 ~ PORT17 (8)	同左																									
Sの使用範囲	$\text{c0000} \sim \text{c01566}$ $\text{b0000} \sim \text{b1766}$ $\text{09000} \sim \text{09766}$ $\text{19000} \sim \text{19766}$	_____																									
Dの使用範囲	_____	$\text{c0000} \sim \text{c01566}$ $\text{b0000} \sim \text{b1766}$ $\text{09000} \sim \text{09766}$ $\text{19000} \sim \text{19766}$																									
演算条件	<ul style="list-style-type: none"> ● 入力信号の立上り(OFF→ON) ● $S+3 \sim S+11$ は入力信号に無関係に転送 	同左																									
フラグ	<table border="1"> <thead> <tr> <th></th> <th>ノンキャリア 07354</th> <th>エラー 07355</th> <th>キャリア 07356</th> <th>ゼロ 07357</th> </tr> </thead> <tbody> <tr> <td>ポートからの応答なし</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>転送待ちのとき</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>転送完了時</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>上記以外</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>		ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357	ポートからの応答なし	0	1	0	0	転送待ちのとき	1	0	0	0	転送完了時	0	0	1	0	上記以外	0	0	0	0	同左
	ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357																							
ポートからの応答なし	0	1	0	0																							
転送待ちのとき	1	0	0	0																							
転送完了時	0	0	1	0																							
上記以外	0	0	0	0																							

F-200とF-201命令は、オプションと本体のデータメモリ間のデータ転送に使用します。

使用方法は各オプションの取扱説明書を御参照ください。

注1 オプションの無い時、上記2命令を使用しないでください。使用すると誤動作の原因になることがあります。

注2 c0734～c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

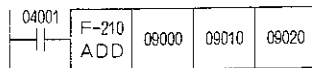
F-200
F-201

**F-210
ADD**

**レジスタ間のバイナリ加算(8ビット+8ビット)
(ADD)**

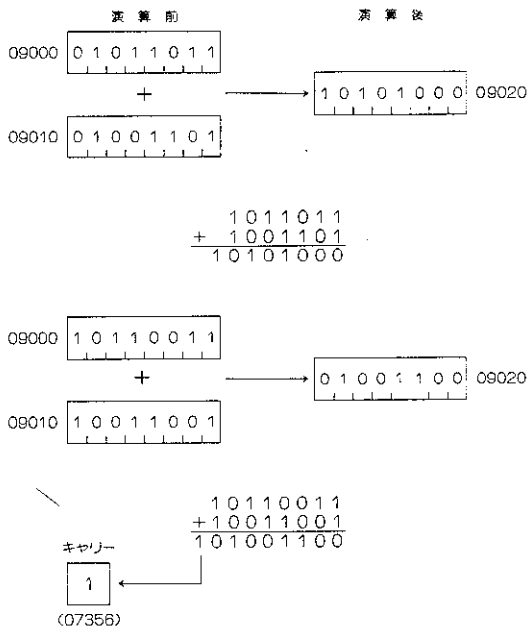
シンボル					
機能	レジスタS ₁ の内容とレジスタS ₂ の内容をバイナリ加算してレジスタDに格納する。				
演算内容	S ₁ +S ₂ →D				
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S ₁ の内容	不変			
	S ₂ の内容	不変			
フラグ	Dの内容	演算結果			
	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1
	001~377 _(b)	1	0	0	0
	400 _(b)	0	0	1	1
401 _(b) 以上	0	0	1	0	

(解説)



命 令	
STR	04001
F-210	09000
	09010
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09010の内容をバイナリ加算して、結果をレジスタ09020に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

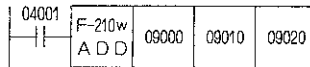
F-210

**F-210w
ADD**

**レジスタ間のバイナリ加算(16ビット+16ビット)
(ADD)**

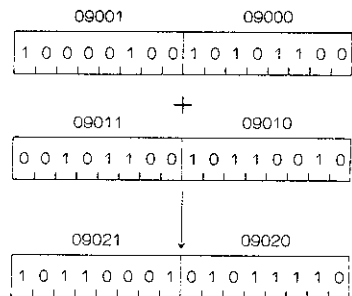
シンボル						
機能	レジスタS ₁ 、S ₁ +1の内容とレジスタS ₂ 、S ₂ +1の内容をバイナリ加算してレジスタD、D+1に格納する。					
演算内容	(S ₁ 、S ₁ +1)+(S ₂ 、S ₂ +1)→D、D+1					
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	※ コ0000~※ コ1574 ※ b0000~※ b1774 ※ 09000~※ 09774 ※ 19000~※ 19774				
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)					
演算	S ₁ 、S ₁ +1の内容	不変				
	S ₂ 、S ₂ +1の内容	不変				
算	Dの内容	演算結果(下位)				
	D+1の内容	演算結果(上位)				
後	フラグ	演算結果(8進)	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
		0	1	0	0	1
		000001~177777	1	0	0	0
		200000	0	0	1	1
		200001以上	0	0	1	0

(解説)



命 令	
STR	04001
F-210w	09000
	09010
	09020

入力条件04001がOFF→ONの変化時に、レジスタ09000、09001の内容とレジスタ09010、09011の内容をバイナリ加算して結果をレジスタ09020、09021に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 S₁、S₂、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

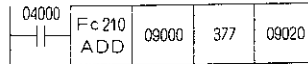
F-210w

**Fc210
ADD**

**レジスタと定数のバイナリ加算(8ビット+8ビット)
(ADD)**

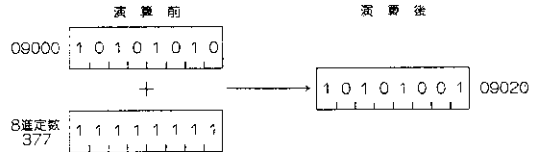
シンボル	Fc210 ADD S _i n D				
機能	レジスタS _i の内容と8進定数nの内容をバイナリ加算してレジスタDに格納する。				
演算内容	S _i + n → D				
S _i の使用範囲	コ0000~コ1577	@コ0000~@コ1574			
	b0000~b1777 09000~09777 19000~19777	@ b0000~@ b1774 @ 09000~@ 09774 @ 19000~@ 19774			
nの使用範囲	000~377(8)				
Dの使用範囲	コ0000~コ1577	間接アドレス指定不可			
	b0000~b1777 09000~09777 19000~19777				
演算条件	入力信号の立上り(OFF→ON)				
演算後	S _i の内容	不変			
	Dの内容	演算結果			
フラグ	演算結果	オーバーフロー	エラー	キャリー	ゼロ
		07354	07355	07356	07357
	0	1	0	0	1
	001~377(8)	1	0	0	0
	400(8)	0	0	1	1
401(8)以上	0	0	1	0	

(解説)



命令	
STR	04000
Fc210	09000
	377
	09020

入力条件04000がOFF→ONの変化時に、レジスタ09000の内容と8進定数nをバイナリ加算して結果をレジスタ09020に格納します。



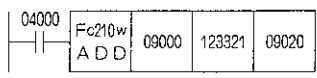
- 注1) コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2) 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@ b0173等は禁止)
- 注3) 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4) フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6)“データ処理命令とフラグ”参照)

**Fc210w
ADD**

**レジスタと定数のバイナリ加算(16ビット+16ビット)
(ADD)**

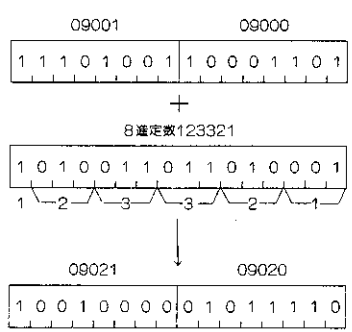
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="padding: 2px;">Fc210w ADD</td><td style="padding: 2px;">S_i</td><td style="padding: 2px;">n</td><td style="padding: 2px;">D</td></tr></table>					Fc210w ADD	S _i	n	D
Fc210w ADD	S _i	n	D						
機能	レジスタS _i 、S _i +1の内容と8進定数nの内容をバイナリ加算してレジスタD、D+1に格納する。								
演算内容	(S _i 、S _i +1)+n→D、D+1								
S _i の使用範囲	C0000~C1576		* C0000~* C1574						
	b0000~b1776		* b0000~* b1774						
nの使用範囲	09000~09776		* 09000~* 09774						
	19000~19776		* 19000~* 19774						
Dの使用範囲	C0000~C1576		間接アドレス指定不可						
演算条件	b0000~b1776								
	09000~09776								
	19000~19776								
演算条件	入力信号の立上り(OFF→ON)								
	演算後	S _i 、S _i +1の内容	不変						
Dの内容		演算結果(下位)							
D+1の内容		演算結果(上位)							
フラグ	演算結果(8進)	ノキャリー	エラー	キャリー	ゼロ				
		07354	07355	07356	07357				
	0	1	0	0	1				
	000001~17777	1	0	0	0				
	200000	0	0	1	1				
200001以上	0	0	1	0					

(解説)



命令	
STR	04000
Fc210w	09000
	123321
	09020

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容と8進定数123321をバイナリ加算して結果をレジスタ09020、09021に格納します。



- 注1 C0734~C0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照
- 注2 S_i、Dには必ず偶数アドレスを設定してください。(C0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))“データ処理命令とフラグ”参照

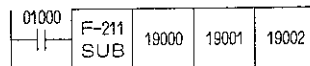
Fc210w

F-211
SUB

レジスタ間のバイナリ減算(16ビット-16ビット)
(SUBtract)

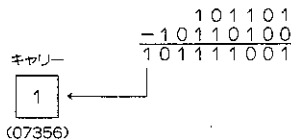
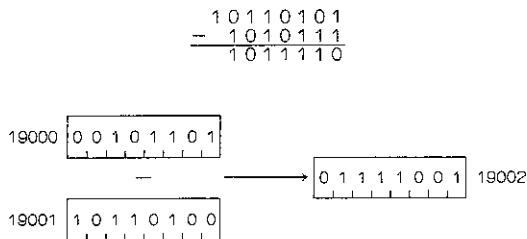
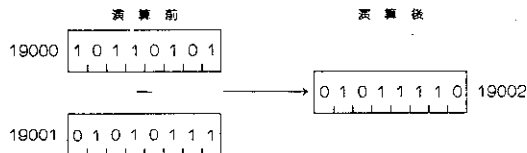
シンボル	F-211 SUB S ₁ S ₂ D				
機能	レジスタS ₁ の内容からレジスタS ₂ の内容をバイナリ減算してレジスタDに格納する。				
演算内容	S ₁ - S ₂ → D				
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算	S ₁ の内容	不変			
	S ₂ の内容	不変			
	Dの内容	演算結果			
後フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1
	1~377(8)	1	0	0	0
	負の数値	0	0	1	0

(解説)



命令	
STR	01000
F-211	19000
	19001
	19002

入力条件01000がOFF→ONの変化時に、レジスタ19000の内容からレジスタ19001の内容をバイナリ減算してレジスタ19002に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@コ0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6))“データ処理命令とフラグ”参照)

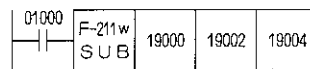
F-211

F-211w
SUB

レジスタ間のバイナリ減算(16ビット-16ビット)
(SUBtract)

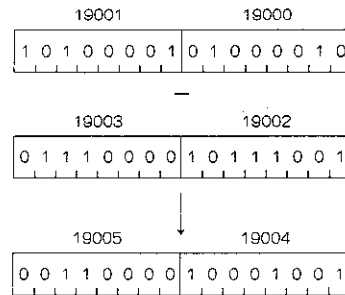
シンボル					
機能	レジスタS ₁ 、S ₁ +1の内容からレジスタS ₂ 、S ₂ +1の内容をバイナリ減算してレジスタD、D+1に格納する。				
演算内容	(S ₁ 、S ₁ +1)-(S ₂ 、S ₂ +1)→D、D+1				
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	◎コ0000~◎コ1574 ◎b0000~◎b1774 ◎09000~◎09774 ◎19000~◎19774			
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算	S ₁ 、S ₁ +1の内容	不変			
	S ₂ 、S ₂ +1の内容	不変			
	Dの内容	演算結果(下位)			
	D+1の内容	演算結果(上位)			
後フラグ	演算結果(8進)	キャリー07354	エラー07355	キャリーゼ07356	ゼロ07357
	0	1	0	0	1
	1~177777	1	0	0	0
	負の数値	0	0	1	0

(解説)



命令	
STR	01000
F-211w	19000
	19002
	19004

入力条件01000がOFF→ONの変化時に、レジスタ19000、19001の内容からレジスタ19002、19003の内容をバイナリ減算して結果をレジスタ19004、19005に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))"キープリレーの特殊領域"参照
- 注2 S₁、S₂、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)"間接アドレス指定"の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6))"データ処理命令とフラグ"参照

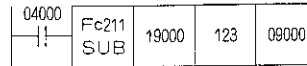
F-211w

**Fc211
SUB**

**レジスタと定数のバイナリ減算(8ビット→8ビット)
(SUBtract)**

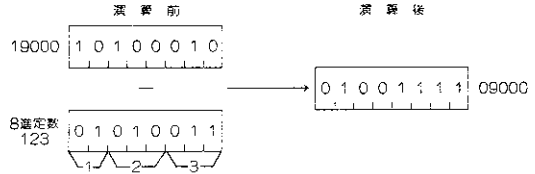
シンボル	Fc211 SUB S _i n D				
機能	レジスタS _i の内容から8進定数nをバイナリ減算してレジスタDに格納する。				
演算内容	S _i - n → D				
S _i の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	“コ0000~“コ1574 “b0000~“b1774 “09000~“09774 “19000~“19774			
nの使用範囲	000~377(8)				
Dの使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S _i の内容	不変			
	Dの内容	演算結果			
フラグ	演算結果	07354	07355	07356	07357
	0	1	0	0	1
	1~377(8)	1	0	0	0
	負の数値	0	0	1	0

(解説)



命 令	
STR	04000
Fc211	19000
	123
	09000

入力条件04000がOFF→ONの変化時に、レジスタ19000の内容から8進定数123をバイナリ減算して結果をレジスタ09000に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(“コ0001、“b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6)“データ処理命令とフラグ”参照)

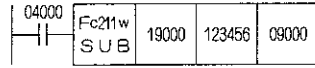
Fc211

Fc211w
SUB

レジスタと定数のバイナリ減算(16ビット-16ビット)
(SUBtract)

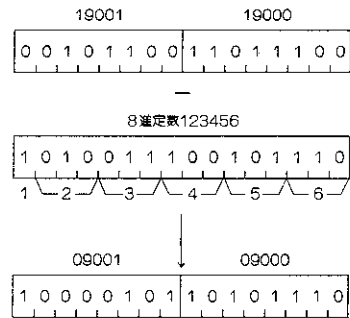
シンボル	Fc211w SUB S _i n D				
機能	レジスタS _i 、S _i +1の内容から8進定数nをバイナリ減算して、レジスタD、D+1に格納する。				
演算内容	(S _i 、S _i +1)-n→D、D+1				
S _i の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
nの使用範囲	000000~177777(8)				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S _i 、S _i +1の内容	不変			
	Dの内容	演算結果(下位)			
	D+1の内容	演算結果(上位)			
フラグ	演算結果	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	0	1	0	0	1
	1~177777 ₈	1	0	0	0
	負の数値	0	0	1	0

(解説)



命令	
STR	04000
Fc211w	19000 123456 09000

入力条件04000がOFF→ONの変化時に、レジスタ19000、19001の内容から8進定数123456をバイナリ減算して、結果をレジスタ09000、09001に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 S_i、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

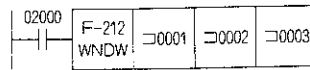
Fc211w

F-212
WNDW

ウィンドウコンパレータ(1バイトレジスタ間)

シンボル	F-212 WNDW S ₁ S ₂ S ₃																															
機能	レジスタS ₁ とレジスタS ₂ 、レジスタS ₃ の内容を比較し、比較結果をフラグに格納する。																															
演算内容	比較結果→フラグ																															
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	“ コ0000~“ コ1574 “ b0000~“ b1774 “ 09000~“ 09774 “ 19000~“ 19774																														
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																														
S ₃ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可																														
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)																															
演算後	S ₁ の内容	不変																														
	S ₂ の内容	不変																														
	S ₃ の内容	不変																														
	フラグ	<table border="1"> <thead> <tr> <th>レジスタの内容</th> <th>ノンキャリア</th> <th>エラー</th> <th>キャリア</th> <th>ゼロ</th> </tr> <tr> <th></th> <th>07354</th> <th>07355</th> <th>07356</th> <th>07357</th> </tr> </thead> <tbody> <tr> <td>S₁<S₂</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>S₂≤S₁∩S₃</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>S₁<S₃</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>S₁<S₃</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	レジスタの内容	ノンキャリア	エラー	キャリア	ゼロ		07354	07355	07356	07357	S ₁ <S ₂	0	0	1	0	S ₂ ≤S ₁ ∩S ₃	0	0	0	1	S ₁ <S ₃	1	0	0	0	S ₁ <S ₃	0	1	0	0
レジスタの内容	ノンキャリア	エラー	キャリア	ゼロ																												
	07354	07355	07356	07357																												
S ₁ <S ₂	0	0	1	0																												
S ₂ ≤S ₁ ∩S ₃	0	0	0	1																												
S ₁ <S ₃	1	0	0	0																												
S ₁ <S ₃	0	1	0	0																												

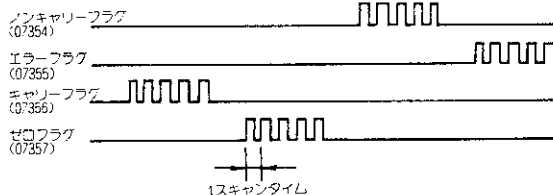
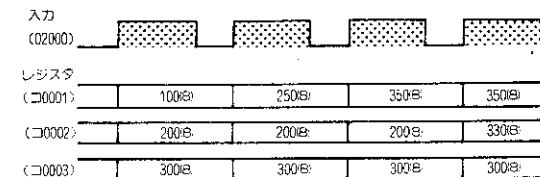
(解説)



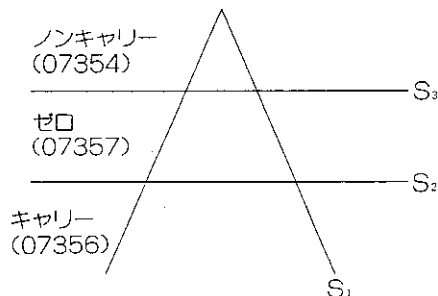
命令	
STR	02000
F-212	コ0001
	コ0002
	コ0003

入力条件02000がONの時、レジスタコ0001の内容がコ0001<コ0002か、コ0002≤コ0001≤コ0003か、コ0003<コ0001かのどの範囲に入っているかを演算し、その結果を、キャリアフラグ(07356)、ゼロフラグ(07357)、ノンキャリアフラグ(07354)に設定します。

コ0002≤コ0003の条件の場合のみ演算し、コ0003<コ0002の場合は、演算を中止し、エラーフラグ(07355)をONにします。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(“コ0001、“b0173等は禁止)
- 注3 間接アドレスの使用法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5))“演算実行条件”参照)
- 注5 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6))“データ処理命令とフラグ”参照)

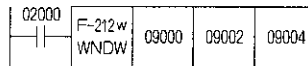


**F-212w
WNDW**

ウィンドウコンパレータ(1ワードレジスタ間)

シンボル	F-212w WNDW S ₁ S ₂ S ₃					
機能	レジスタS ₁ 、S ₁ +1とレジスタS ₂ 、S ₂ +1、レジスタS ₃ 、S ₃ +1の内容を比較し、比較結果をフラグに格納する。					
演算内容	比較結果→フラグ					
S ₁ の使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	* C0000~* C1574 * b0000~* b1774 * 09000~* 09774 * 19000~* 19774				
S ₂ の使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
S ₃ の使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可				
演算条件	入力信号がONの時					
演算中	S ₁ 、S ₁ +1の内容	不変				
	S ₂ 、S ₂ +1の内容	不変				
	S ₃ 、S ₃ +1の内容	不変				
演算後	フラグ	レジスタの内容	ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357
		S ₁ +1 < S ₂	0	0	1	0
		S ₂ +1 < S ₃	0	0	0	1
		S ₁ +1 < S ₃	1	0	0	0
		S ₁ +1 < S ₂	0	1	0	0

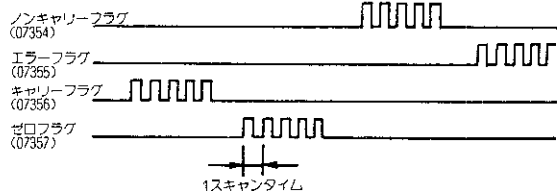
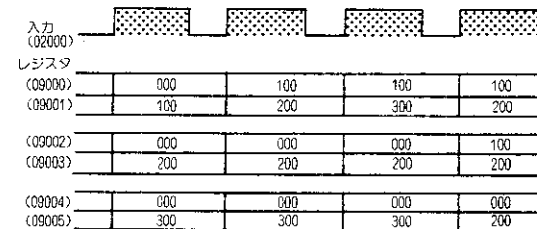
(解説)



命 令	
STR	02000
F-212w	09000 09002 09004

入力条件02000がONの時、レジスタ09000、09001の1ワードデータの内容(09000、09001)が(09000、09001) < (09002、09003)か(09002、09003) ≤ (09000、09001) ≤ (09004、09005)か(09004、09005) < (09000、09001)かどの範囲に入っているかを演算し、その結果をキャリアフラグ(07356)、ゼロフラグ(07357)、ノンキャリアフラグ(07354)に設定します。

(09002、09003) ≤ (09004、09005)の条件の場合のみ演算し、(09004、09005) < (09002、09003)の場合は演算を中止し、エラーフラグ(07355)をONにします。



- 注1 C0734~C0737は特殊領域です。2-3(3)“キープリューの特殊領域”参照
- 注2 S₁、S₂、S₃には必ず偶数アドレスを設定してください。(C0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)“演算実行条件”参照)
- 注5 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。(3-5(6)“データ処理命令とフラグ”参照)

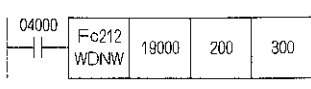
F-212w

Fc212
WDNW

ウィンドウコンパレータ(1バイト定数間)

シンボル	Fc212 WDNW			S ₁	n ₁	n ₂
機能	レジスタS ₁ の内容と8進定数n ₁ 、n ₂ を比較し、比較結果をフラグに設定する。					
演算内容	比較結果→フラグ					
S ₁ の使用範囲	c0000~c1577 b0000~b1777 09000~09777 19000~19777		④ c0000~④ c1574 ④ b0000~④ b1774 ④ 09000~④ 09774 ④ 19000~④ 19774			
n ₁ の使用範囲	000~377(8)					
n ₂ の使用範囲	000~377(8)					
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)					
演算後	S ₁ の内容	不変				
	レジスタの内容	ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357	
	S ₁ < n ₁	0	0	1	0	
	n ₁ ≤ S ₁ ≤ n ₂	0	0	0	1	
	n ₂ < S ₁	1	0	0	0	
	n ₂ < n ₁	0	1	0	0	

(解説)



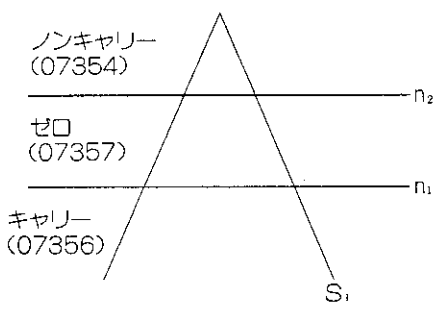
命令	
STR	04000
Fc212	19000
	200
	300

入力条件04000がOFF→ONの変化時に、レジスタ19000の内容(19000)が(19000) < 200か 200 ≤ (19000) ≤ 300か 300 < (19000)かのどの範囲に入っているかを演算し、その結果をキャリアフラグ(07356)、ゼロフラグ(07357)、ノンキャリアフラグ(07354)に設定します。

19000の内容	ノンキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357
150	0	0	1	0
250	0	0	0	1
350	1	0	0	0

Fc212

- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@ c0001、@ b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)“演算実行条件”参照)
- 注5 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6)“データ処理命令とフラグ”参照)

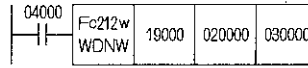


**Fc212w
WNDW**

ウィンドウコンパレータ(1ワード定数間)

シンボル	Fc212w WNDW				S_1	n_1	n_2
機能	レジスタ S_1 、 S_1+1 の内容(1ワードデータ)と8進定数 n_1 、 n_2 を比較し、比較結果をフラグに設定する。						
演算内容	比較結果→フラグ						
S_1 の使用範囲	c0000~c01576 b0000~b1776 09000~09776 19000~19776		@ c0000~@ c01574 @ b0000~@ b1774 @ 09000~@ 09774 @ 19000~@ 19774				
n_1 の使用範囲	000000~177777(8)						
n_2 の使用範囲	000000~177777(8)						
演算条件	入力信号がONの時(OFF→ONの変化時に限定されない)						
演算後	S_1 、 S_1+1 の内容	不変					
	レジスタの内容	ノキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357		
	S_1 、 $S_1+1 < n_1$	0	0	1	0		
	$n_1 \leq S_1$ 、 $S_1+1 \leq n_2$	0	0	0	1		
	$n_2 < S_1$ 、 S_1+1	1	0	0	0		
$n_2 < n_1$	0	1	0	0			

(解説)



命令	
STR	04000
Fc212w	19000 020000 030000

入力条件04000がOFF→ONの変化時に、レジスタ19000、19001の1ワードデータの内容(19000、19001)が、(19000、19001) < 020000か 020000 ≤ (19000、19001) ≤ 030000か 030000 < (19000、19001)かどの範囲に入っているかを演算し、その結果をキャリアフラグ(07356)、ゼロフラグ(07357)、ノンキャリアフラグ(07354)に設定します。

19000、19001の内容	ノキャリア 07354	エラー 07355	キャリア 07356	ゼロ 07357
015000	0	0	1	0
025000	0	0	0	1
035000	1	0	0	0

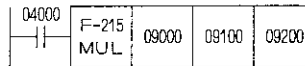
- 注1 c0734~c0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@c0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。
- 注4 入力信号がONの間、毎スキャンサイクル演算が実行されます。(3-5(5)“演算実行条件”参照)
- 注5 フラグの状態は、そのスキャンサイクル中の次のフラグに影響を与える命令までが有効です。
(3-5(6)“データ処理命令とフラグ”参照)

F-215
MUL

レジスタ間のバイナリ乗算(8ビット×8ビット)
(MULtiply)

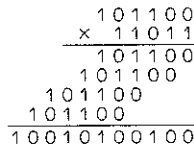
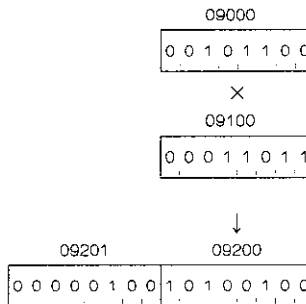
シンボル	<table border="1"> <tr> <td>F-215 MUL</td> <td>S₁</td> <td>S₂</td> <td>D</td> </tr> </table>				F-215 MUL	S ₁	S ₂	D
F-215 MUL	S ₁	S ₂	D					
機能	レジスタS ₁ の内容とレジスタS ₂ の内容をバイナリ乗算してレジスタD、D+1に格納する。							
演算内容	S ₁ × S ₂ → D、D+1							
S ₁ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	@ コ0000~@ コ1574 @ b0000~@ b1774 @ 09000~@ 09774 @ 19000~@ 19774						
S ₂ の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	間接アドレス指定不可						
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S ₁ の内容	不変						
	S ₂ の内容	不変						
	Dの内容	演算結果(下位)						
	D+1の内容	演算結果(上位)						
フラグ	ノンキャリー 07354 0	エラー 07355 0	キャリー 07356 0	ゼロ 07357 0				

(解説)



命 令	
STR	04000
F-215	09000
	09100
	09200

入力条件04000がOFF→ONの変化時に、レジスタ09000の内容とレジスタ09100の内容をバイナリ乗算して結果をレジスタ09200と09201に格納します。



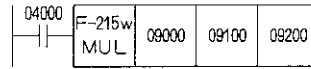
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@ コ0001、@ b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

F-215w
MUL

レジスタ間のバイナリ乗算(16ビット×16ビット)
(MULTiPLY)

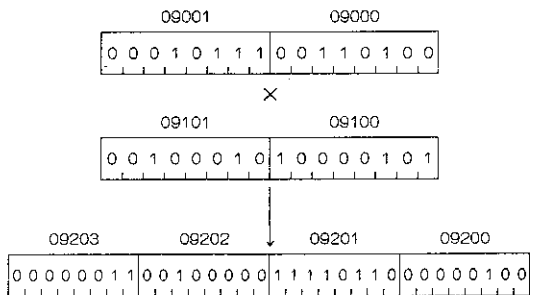
シンボル	— <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td style="text-align: center;">F-215w MUL</td><td style="text-align: center;">S₁</td><td style="text-align: center;">S₂</td><td style="text-align: center;">D</td></tr></table>				F-215w MUL	S ₁	S ₂	D
F-215w MUL	S ₁	S ₂	D					
機能	レジスタS ₁ 、S ₁ +1の内容とレジスタS ₂ 、S ₂ +1の内容をバイナリ乗算して、レジスタD、D+1、D+2、D+3に格納する。							
演算内容	$(S_1, S_1+1) \times (S_2, S_2+1) \rightarrow D, D+1, D+2, D+3$							
S ₁ の使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	Ⓜコ0000～Ⓜコ1974 Ⓜb0000～Ⓜb1774 Ⓜ09000～Ⓜ09774 Ⓜ19000～Ⓜ19774						
S ₂ の使用範囲	コ0000～コ1576 b0000～b1776 09000～09776 19000～19776	間接アドレス指定不可						
Dの使用範囲	コ0000～コ1574 b0000～b1774 09000～09774 19000～19774	間接アドレス指定不可						
演算条件	入力信号の立上り(OFF→ON)							
演算後	S ₁ 、S ₁ +1の内容	不変						
	S ₂ 、S ₂ +1の内容	不変						
	Dの内容	演算結果(下位)						
	D+1の内容	演算結果						
	D+2の内容	演算結果						
	D+3の内容	演算結果(上位)						
フラグ	ノンキャリー 07354 0	エラー 07355 0	キャリー 07356 0	ゼロ 07357 0				

(解説)



命令	
STR	04000
F-215w	09000
	09100
	09200

入力条件04000がOFF→ONの変化時に、レジスタ09000、09001の内容(16ビットデータ)とレジスタ09100、09101の内容(16ビットデータ)をバイナリ乗算して結果をレジスタ09200、09201、09202、09203に格納します。



注1 コ0734～コ0737は特殊領域です。(2-3(3)“キープリューの特殊領域”参照)

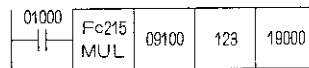
注2 S₁、S₂、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

Fc215 MUL レジスタと定数のバイナリ乗算(8ビット×8ビット)

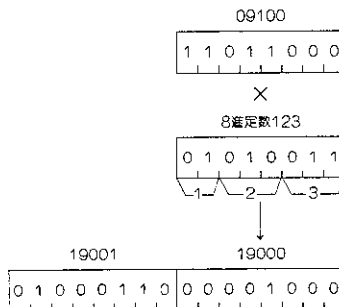
シンボル	Fc215 MUL S _i n D			
機能	レジスタSの内容と8進定数nをバイナリ乗算してレジスタD、D+1に格納する。			
演算内容	S _i × n → D、D+1			
S _i の使用範囲	c0000~c01577 b0000~b1777 09000~09777 19000~19777	@c0000~@c01574 @b0000~@b1774 @09000~@09774 @19000~@19774		
nの使用範囲	000~377(8)			
Dの使用範囲	c0000~c01576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	S _i の内容	不変		
	Dの内容	演算結果(下位)		
	D+1の内容	演算結果(上位)		
フラグ	ノンキャリー 07354 0	エラー 07355 0	キャリー 07356 0	ゼろ 07357 0

(解説)



命 令	
STR	01000
Fc215	09100
	123
	19000

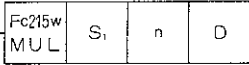
入力条件01000がOFF→ONの変化時に、レジスタ09100の内容と8進定数123をバイナリ乗算して、結果をレジスタ19000、19001に格納します。



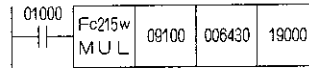
- [注1] c0734~c0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- [注2] 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@c0001、@b0173等は禁止)
- [注3] 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

Fc215w
MUL

レジスタと定数のバイナリ乗算(16ビット×16ビット)
(MULtiply)

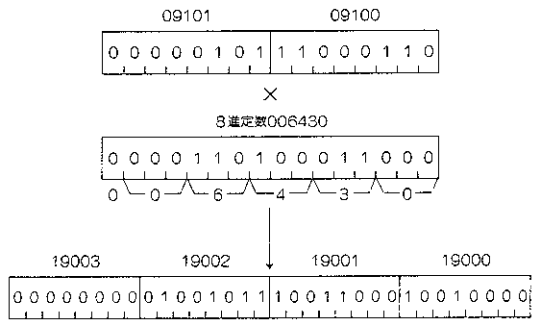
シンボル				
機能	レジスタSi、Si+1の内容(16ビットデータ)と8進定数nをバイナリ乗算してレジスタD、D+1、D+2、D+3に格納する。			
演算内容	$(S_i, S_{i+1}) \times n \rightarrow D, D+1, D+2, D+3$			
Siの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	※コ0000~※コ1574 ※b0000~※b1774 ※09000~※09774 ※19000~※19774		
nの使用範囲	000000~177777 (e)			
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可		
演算条件	入力信号の立上り(OFF→ON)			
演算後	Si、Si+1の内容	不変		
	Dの内容	演算結果(下位)		
	D+1の内容	演算結果		
	D+2の内容	演算結果		
	D+3の内容	演算結果(上位)		
フラグ	ノンキャリー 07354 0	エラー 07355 0	キャリー 07356 0	ゼロ 07357 0

(解説)



命 令	
STR	01000
Fc215w	09100
	006430
	19000

入力条件01000がOFF→ONの変化時に、レジスタ09100、09101の内容(16ビットデータ)と8進定数006430をバイナリ乗算して、結果をレジスタ19000、19001、19002、19003に格納します。



- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 Si、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

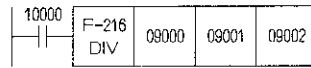
Fc215w

F-216
DIV

レジスタ間のバイナリ除算(8ビット÷8ビット)
(DIVide)

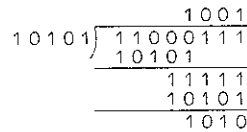
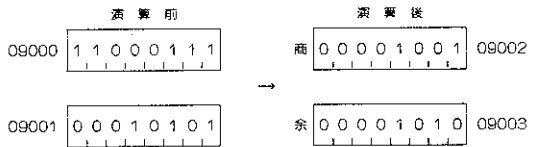
シンボル	F-216 DIV				S ₁	S ₂	D
機能	レジスタS ₁ の内容をレジスタS ₂ の内容でバイナリ除算し、レジスタDに商をレジスタD+1に余を格納する。						
演算内容	S ₁ ÷ S ₂ → D, D+1						
S ₁ の使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777		@C0000~@C1574 @b0000~@b1774 @09000~@09774 @19000~@19774				
S ₂ の使用範囲	C0000~C1577 b0000~b1777 09000~09777 19000~19777		間接アドレス指定不可				
Dの使用範囲	C0000~C1576 b0000~b1776 09000~09776 19000~19776		間接アドレス指定不可				
演算条件	入力信号の立上り(OFF→ON)						
演算後	S ₁ の内容	不変					
	S ₂ の内容	不変					
	Dの内容	演算結果の商		レジスタS ₂ の内容が000 ₍₈₎ のとき不変			
	D+1の内容	演算結果の余		不変			
フラグ	レジスタS ₂ の内容	フキヤリ 07354	エラー 07355	キャリー 07356	ゼロ 07357		
	000 ₈ 上記以外	0	1 0	0	0		

(解説)



命令	
STR	10000
F-216	09000 09001 09002

入力条件 10000 が OFF→ON の変化時に、レジスタ 09000 の内容をレジスタ 09001 の内容でバイナリ除算し、商をレジスタ 09002 に余をレジスタ 09003 に格納します。



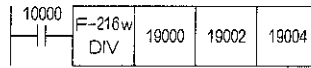
- 注1 C0734~C0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(@C0001、@b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**F-216w
DIV**

**レジスタ間のバイナリ除算(15ビット÷15ビット)
(DIVide)**

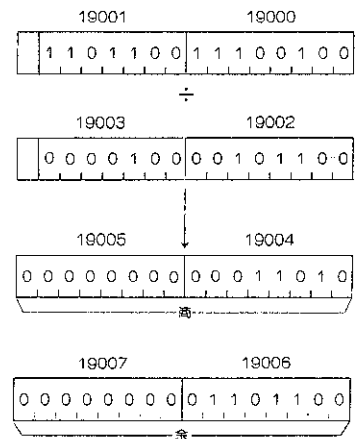
シンボル	— $\boxed{\text{F-216w DIV}} \quad \boxed{S_1} \quad \boxed{S_2} \quad \boxed{D}$				
機能	レジスタS ₁ 、S ₁ +1の内容(15ビットデータ)をレジスタS ₂ 、S ₂ +1の内容(15ビットデータ)でバイナリ除算し、レジスタD、D+1に商を、レジスタD+2、D+3に余を格納する。				
演算内容	$(S_1, S_1+1) \div (S_2, S_2+1) \rightarrow D, D+1, D+2, D+3$				
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	@コ0000~@コ1574 @b0000~@b1774 @09000~@09774 @19000~@19774			
S ₂ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S ₁ 、S ₁ +1の内容	不変			
	S ₂ の内容	不変			
	Dの内容	演算結果の商(下位)	レジスタS ₁ 、S ₂ +1の内容が000000 ₍₈₎ のとき不変		
	D+1の内容	演算結果の商(上位)			
	D+2の内容	演算結果の余(下位)			
	D+3の内容	演算結果の余(上位)			
フラグ	レジスタS ₁ 、S ₂ +1の内容	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	000000 ₍₈₎	0	1	0	0
	上記以外	0	0	0	0

(解説)



命令	
STR	10000
F-216	19000 19002 19004

入力条件10000がOFF→ONの変化時に、レジスタ19000、19001の内容(15ビットデータ)をレジスタ19002、19003の内容(15ビットデータ)でバイナリ除算し、商をレジスタ19004、19005に余をレジスタ19006、19007に格納します。



レジスタ19001、19003のMSB(ビット7)は、無視されます。

F-216w

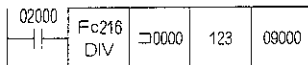
- 注1 コ0734~コ0737は特殊領域です。(2-3(3)“キープリレーの特殊領域”参照)
- 注2 S₁、S₂、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

**Fc216
DIV**

**レジスタと定数のバイナリ除算(8ビット÷8ビット)
(DIVide)**

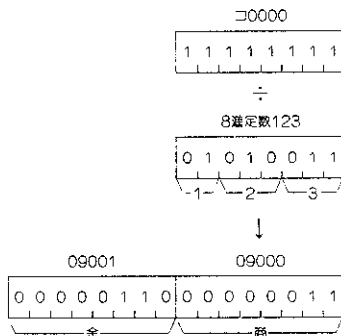
シンボル	Fc216 DIV S _i n D				
機能	レジスタS _i の内容を8進定数nでバイナリ除算し、レジスタDに商をレジスタD+1に余を格納する。				
演算内容	S _i ÷ n → D, D+1				
S _i の使用範囲	コ0000~コ1577 b0000~b1777 09000~09777 19000~19777	※ コ0000~※コ1574 ※ b0000~※b1774 ※ 09000~※09774 ※ 19000~※19774			
nの使用範囲	000~377(8)				
Dの使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	Sの内容	不変			
	Dの内容	演算結果の商	n=000のとき 不変		
	D+1の内容	演算結果の余			
フラグ	8進定数n	ノンキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	000	0	1	0	0
	上記以外	0	0	0	0

(解説)



命 令	
STR	02000
Fc216	コ0000 123 09000

入力条件02000がOFF→ONの変化時に、レジスタコ0000の内容を8進定数123でバイナリ除算し、商をレジスタ09000に、余をレジスタ09001に格納する。



Fc216

- 注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)
- 注2 間接アドレス指定する場合必ず偶数アドレスを設定してください。
(※コ0001、※b0173等は禁止)
- 注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の項を御参照ください。

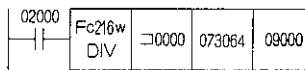
Fc216w
DIV

レジスタと定数のバイナリ除算(15ビット÷15ビット)

(DIVide)

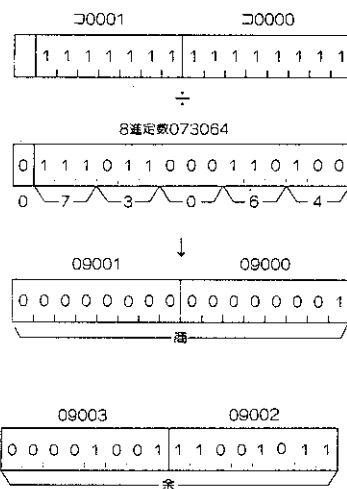
シンボル					
機能	レジスタS ₁ 、S ₁ +1の内容(15ビットデータ)を8進定数nでバイナリ除算し、レジスタD、D+1に商をレジスタD+2、D+3に余を格納する。				
演算内容	(S ₁ 、S ₁ +1)÷n→D、D+1、D+2、D+3				
S ₁ の使用範囲	コ0000~コ1576 b0000~b1776 09000~09776 19000~19776	a コ0000~a コ1574 a b0000~a b1774 a 09000~a 09774 a 19000~a 19774			
nの使用範囲	000000~077777(8)				
Dの使用範囲	コ0000~コ1574 b0000~b1774 09000~09774 19000~19774	間接アドレス指定不可			
演算条件	入力信号の立上り(OFF→ON)				
演算後	S ₁ 、S ₁ +1の内容	不変			
	Dの内容	演算結果の商(下位)	n = 000000 のとき不変		
	D+1の内容	演算結果の商(上位)			
	D+2の内容	演算結果の余(上位)			
	D+3の内容	演算結果の余(下位)			
フラグ	8進定数n	ノキャリー 07354	エラー 07355	キャリー 07356	ゼロ 07357
	000000	0	1	0	0
	上記以外	0	0	0	0

(解説)



命 令	
STR	02000
Fc216w	コ0000
	073064
	09000

入力条件02000がOFF→ONの変化時に、レジスタコ0000、コ0001の内容(15ビットデータ)を8進定数073064でバイナリ除算し、商をレジスタ09000、09001に余をレジスタ09002、09003に格納する。



レジスタコ0001のMSB(ビット7)は無視されます。

注1 コ0734~コ0737は特殊領域です。(2-3(3))“キープリレーの特殊領域”参照)

注2 S、Dには必ず偶数アドレスを設定してください。(コ0011、19003等は禁止)

注3 間接アドレスの使用方法に関しては、3-5(3)“間接アドレス指定”の頂を御参照ください。

§ 4 入力ユニット、出力ユニットのリレー番号について

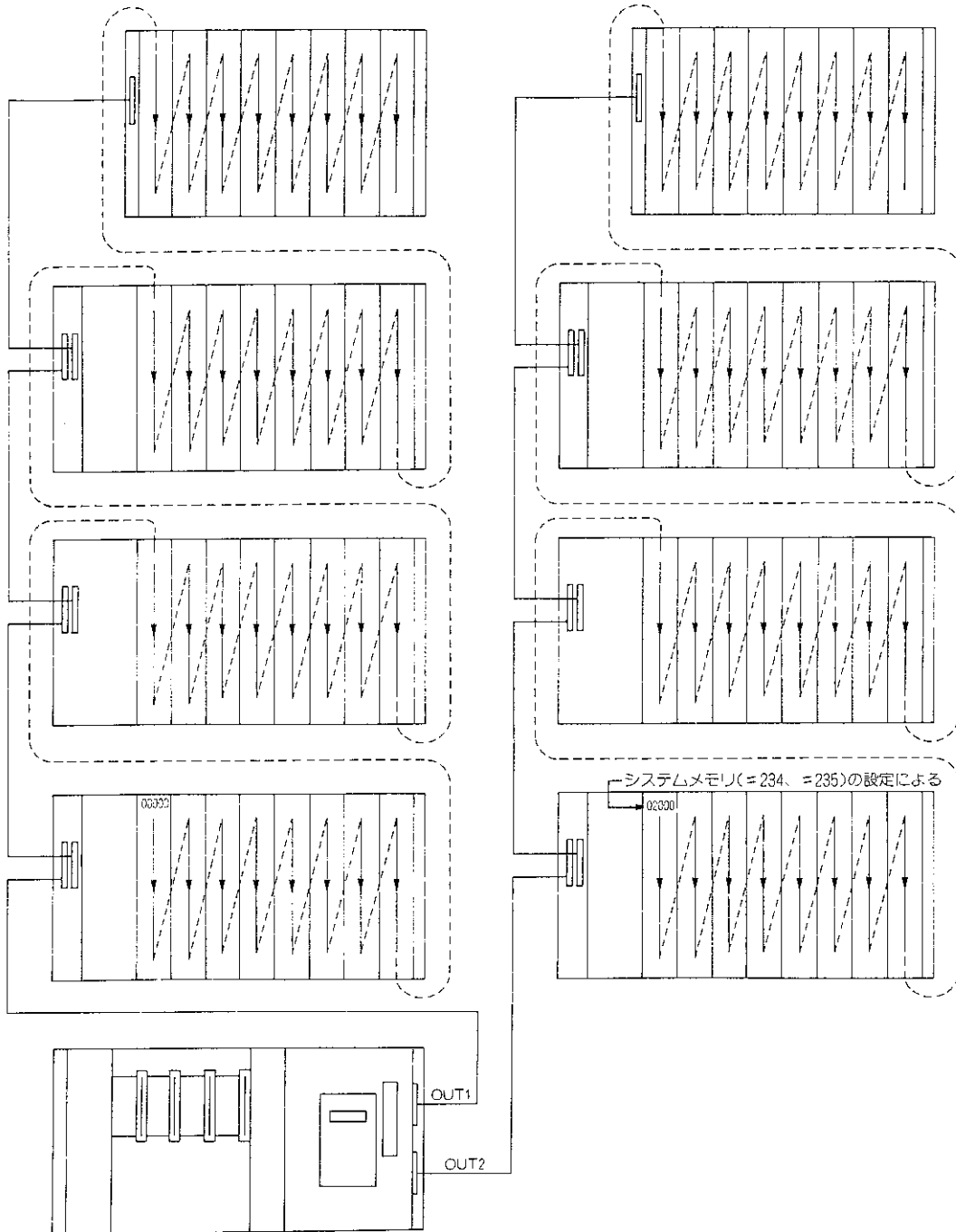
入力ユニット、出力ユニットのリレー番号は、増設ベースユニットの装着順にOUT 1、OUT 2それぞれ順番方式で決まります。

OUT 2の入出力ユニットの先頭アドレスはシステムメモリ(≠234、≠235)の内容で決まります。

初期状態は、02000に設定されています。

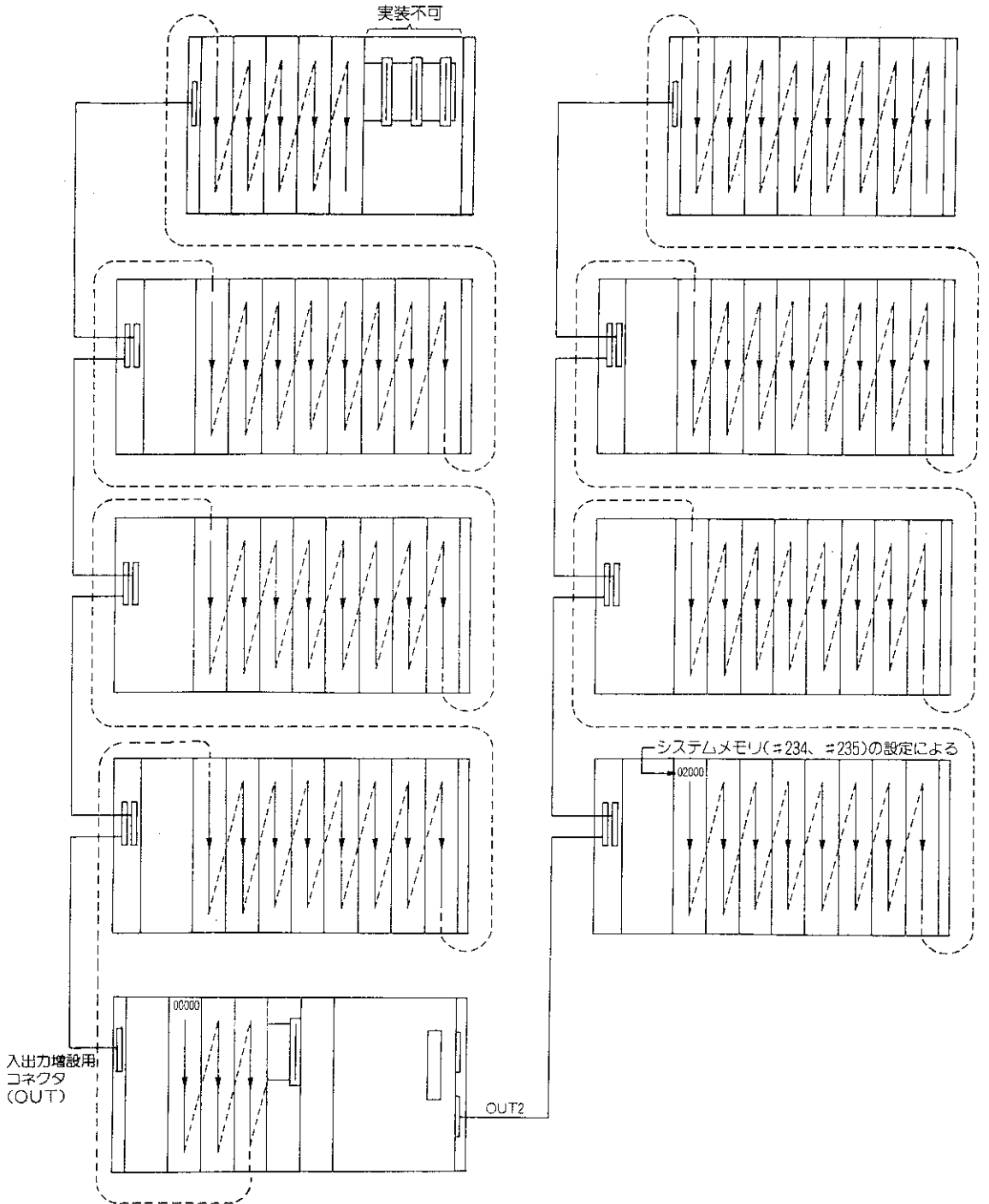
詳細は、2-4 “システムメモリ” の項をご参照ください。

■ ZW-1K0CU、ZW-1K1CU、ZW-1K2CU

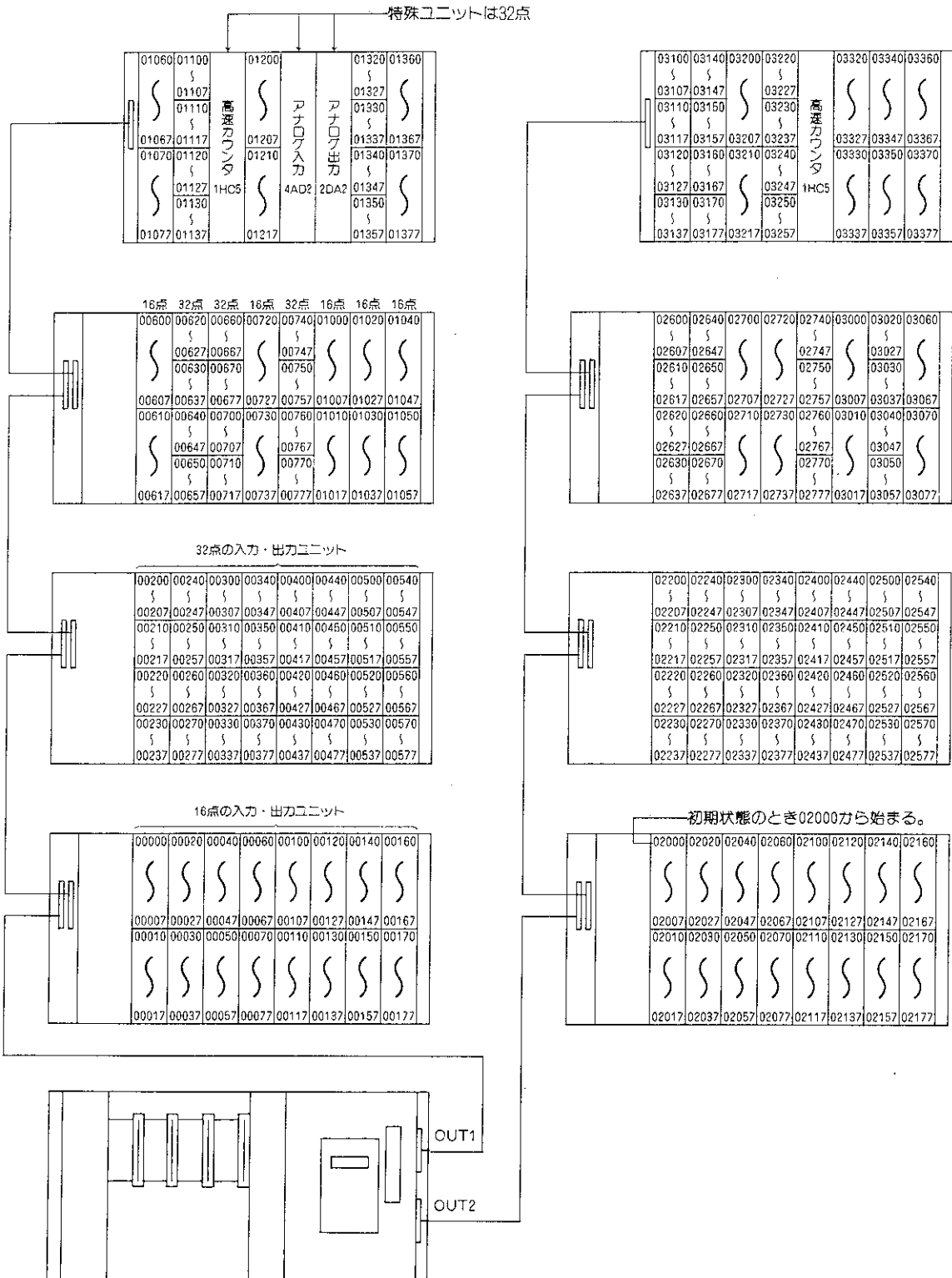


注1 ZW-1K1CUにはオプション用スロットはありません。
またZW-1K2CUにはモニタ装置はありません。

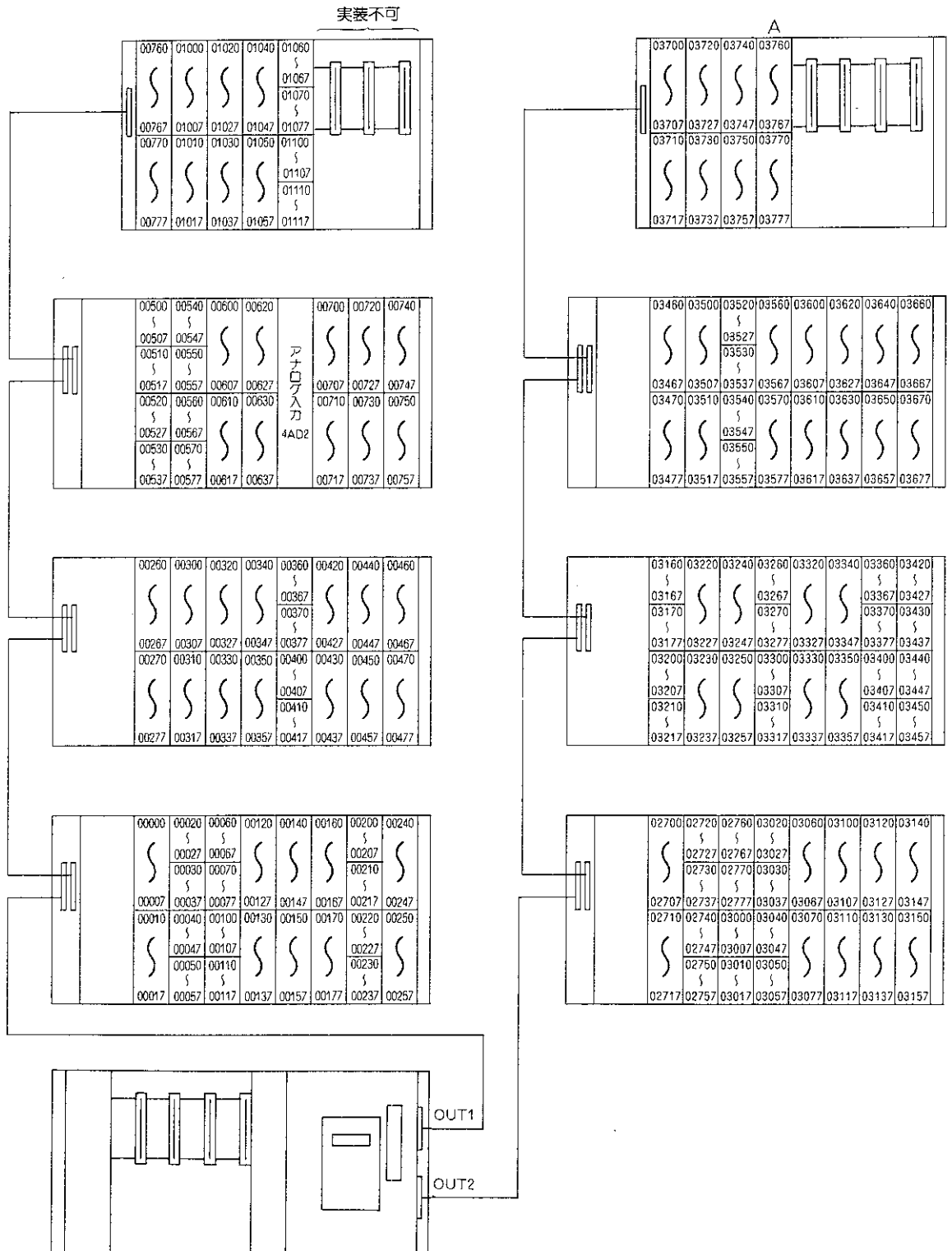
■ZW-1K3CUのリレー番号



(1) システムメモリ(≒234、≒235)が初期状態(≒234…200、≒235…000)のときの入力、出力ユニットの装着位置とリレー番号の関係を示します。
例としてZW-1K0CUを使用したときを示します。



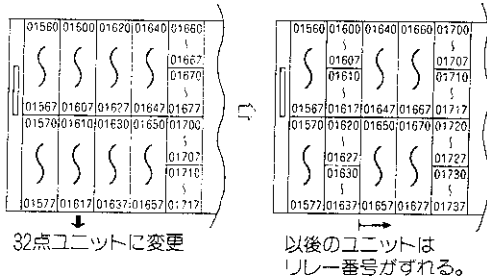
(2) システムメモリ(#234、#235)を(#234…270、#235…000)と設定したときの入力・出力ユニットの装着位置とリレー番号の関係を示します。
 例としてZW-1K0CUを使用したときを示します。



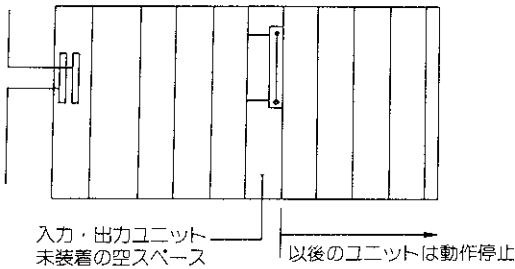
注1 OUT 1 (ZW-1K3CUの場合は、入出力増設用コネクタ)とOUT 2の入出力リレー番号が重複することのないように、入力、出力ユニットの装置及びシステムメモリの設定を行なってください。
 例えば前項の入力・出力ユニットの装着状態で、システムメモリ≠234…106、≠235…000 (OUT 2は01060～)と設定すると入出力リレー番号01060～01117が重複します。

注2 点数の異なる入力・出力ユニットに変更すると、以後の入力・出力ユニットのリレー番号がずれますのでご注意ください。

(例)



注3 ZW-1K3CUの入出力ユニット用スロット又は増設ベースユニットに入力・出力ユニットを装着する場合、空スペースより右に装着された入力・出力ユニット及び、次段の増設ベースユニットの入力・出力ユニットは動作しません。



ただしOUT 1とOUT 2は独立していますのでOUT 1の増設ベースユニットに空スペースがあってもOUT 2は動作します。

注4 W100の最大入出力点数は2048点 (00000～03777) です。2048点を越えるように入力・出力ユニットを装着しても(00000～03777)の2048点のみ有効です。例えば前項のAの位置に32点ユニットを装着してもAのユニットは(03760～03777)の16点のみ有効です。

§ 5 追補

〔1〕 ファイルアドレスについて

本ユニット(ZW-20CM)の通信条件を設定するためにPCのメモリ位置をファイル番号とファイルアドレスの2種類の数値で設定します。

〔1〕 ファイル番号

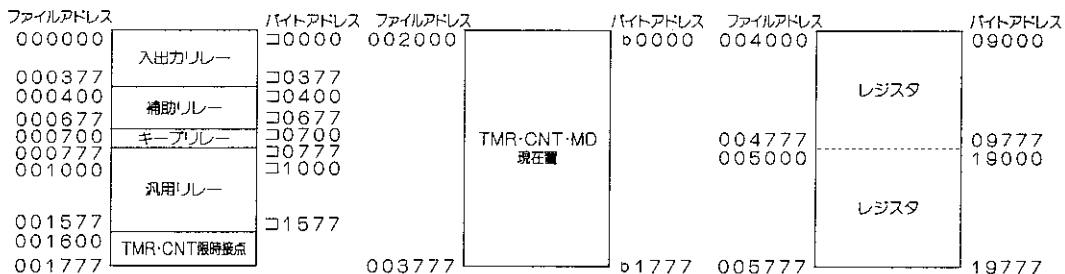
PCの内部メモリエリアは1Mバイトあり、それを16個に区切り、その区切られた部分をファイル番号0~17(a)が割付けられています。

ファイル番号	用途
0	I/O、補助リレー、レジスタ等に使用
1	データメモリ領域(ファイル1のレジスタ領域)
2	データメモリ領域(ファイル2のレジスタ領域)
3	データメモリ領域(ファイル3のレジスタ領域)
4	データメモリ領域(ファイル4のレジスタ領域)
5	データメモリ領域(ファイル5のレジスタ領域)
6	データメモリ領域(ファイル6のレジスタ領域)
7	データメモリ領域(ファイル7のレジスタ領域)
10	プログラムメモリ用
11	予約領域
12	プログラムメモリ(PROM)用
13	予約領域
14	予約領域
15	予約領域
16	予約領域
17	2P-RAM

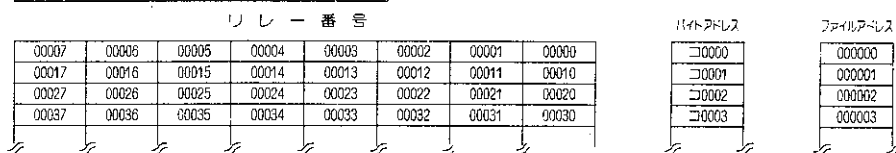
〔2〕 PCリレー番号とファイルアドレス

PCリレー番号やレジスタはc0000~b0000~09000~19777で表しますが、全て“ファイル0”のメモリ内にあります。全体を通して付けたアドレス番号

をファイルアドレスといいます。PCのアドレスマップには全て、リレー番号、バイトアドレス、ファイルアドレスが併記されています。



データメモリのアドレスマップ



〔3〕 PCのメモリモジュールとファイル番号

PCに使用するメモリモジュールによってファイル番号の使用できる範囲が異なります。

	メモリモジュール		
	ZW-1MA	ZW-2MA	ZW-3MA
使用できる ファイル番号	ファイル1 ファイル1(16Kバイト)	ファイル0 ファイル1(64Kバイト)	ファイル0 ファイル1 ファイル2 各(64Kバイト)

〔注1〕 ファイルアドレスは16Kで(000000~037777(8))、64Kで(000000~177777(8))です。

W100プログラミングマニュアル 追加説明

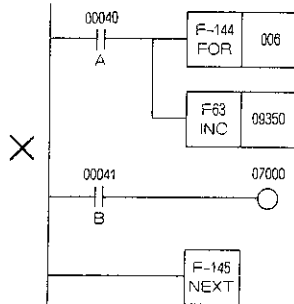
頁	内 容	
11	<p>#050 異常スロット</p> <p>自己診断の結果、システムメモリ#160に異常コードの"63(オプション異常)"が格納されているときに、本システムメモリをモニタすることにより、基本ベースユニットに実装されているオプションユニットの異常スロット番号を確認することができます。</p> <p>異常スロット番号を確認するときには、ビットパターンにより確認し、表示された内容を参照ください。</p> <p>オプションユニット用スロット番号は、基本ベースユニットにより下記ようになります。</p>	<div style="margin-bottom: 10px;"> <p>□……正常</p> <p>■……異常</p> </div>
22	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p>ZW-IK 0 CU/ZW-IK 2 CU</p> <p>スロット 1 スロット 4</p> <p>スロット 2 スロット 3</p> </div> <div style="text-align: center;"> <p>ZW-IK 3 CU</p> <p>スロット 1</p> </div> </div>	<p>スロット 1</p>
11 22	<p>#052, #053 (ユーザプログラムの異常アドレスモニタ)</p> <p>自己診断の結果、システムメモリ#160に異常コードの"21(メモリのパリティチェック異常)"または"24(命令コードチェック異常)"が格納されているときに、本システムメモリをモニタすることにより、ユーザプログラム中の異常発生アドレスを確認することができます。</p> <p>異常発生アドレスを確認するときには、#052、#053をビットパターンで確認し、表示された内容を参照してください。</p> <p>(例)下記のように表示されているときには、ユーザプログラム中のアドレス1300番地が異常であることを示します。</p>	<div style="margin-bottom: 10px;"> <p>□……0</p> <p>■……1</p> </div> <div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p>#053</p> </div> <div style="text-align: center;"> <p>#052</p> </div> </div>
11 22	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p>#053</p> <p>0 1 3 0 0</p> </div> <div style="text-align: center;"> <p>#052</p> </div> </div>	

F-144 ループ回数の設定
FOR (FOR)

注6 F-144(FOR)、F-145(NEXT)命令で下記のプログラム(プログラム例1、プログラム例2)を組んだとき、両方とも動作としては同じですが、プログラム例1についてはF-63(INC)命令が動作を行いません。

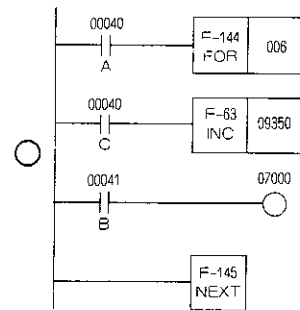
- 動作としては、プログラム例1、プログラム例2ともに接点00040(Aの接点)がONになると、F-144の次のステップからF-145の間のプログラムをF-144で指定された回数だけ繰返し実行します。

プログラム例1



- プログラム例1では、接点00040(Aの接点)がONになるとF-144とF-63を実行した後、F-144の次のステップからF-145の間のプログラムをF-144で指定された回数だけ繰返し実行しますが、このときF-63は接点00041(Bの接点)の条件で実行します。これはF-145でF-144の1つ前のステップへ戻ったとき、F-63の実行条件はF-63の1つ前のACC(アキュムレータ)に蓄込まれた状態(この例の場合はF-145の1つ前にACCに蓄込まれた状態)で実行されるため、プログラム動作どおりの動作を行いません。

プログラム例2



- プログラム例2では、F-145でF-144の1つ前のステップへ戻ってもF-63はF-145を実行する前にACCに蓄込まれた状態で実行するのではなく、接点00040(Cの接点)の条件で実行されるためプログラム動作どおりの動作を行います。以上のことによりF-144の次のステップは接点入力で始まるプログラム例2のようにしてください。

シャープ株式会社

本社 〒545 大阪市阿倍野区長池町22番22号 電話(06) 621-1221(大代表)
東京支社 〒162 東京都新宿区市谷八幡町8番地 電話(03) 260-1161(大代表)
情報システム事業本部 〒639-11 奈良県大和郡山市美濃庄町492番地 電話(07435)3-5521(大代表)

お問い合わせは…下記におたずねください。

シャープシステムズロケット株式会社

本社 〒162 東京都新宿区市谷八幡町8番地 電話(03) 267-4411(代表)
仙台 〒983 仙台市若林区卸町東3丁目1番27号 電話(022)288-9171(代表)
宇都宮 〒320 宇都宮市不働前4丁目2番41号 電話(0286)37-9508(代表)
東京 〒162 東京都新宿区市谷八幡町8番地 電話(03) 267-4411(代表)
横浜 〒222 横浜市港北区新横浜1丁目9番1号 電話(045)471-7404(代表)
名古屋 〒454 名古屋市中川区山王3丁目5番5号 電話(052)332-2691(代表)
金沢 〒921 石川県石川郡野々市町字御経塚町1096番地の1 電話(0762)40-1265(代表)
大阪 〒545 大阪市阿倍野区西田辺町1丁目19番20号 電話(06) 606-5451(代表)
広島 〒730 広島市中区中町9番8号 電話(082)241-0841(代表)
福岡 〒812 福岡市博多区博多駅前1丁目4番1号 電話(092)481-3441(代表)

●メンテナンスのご用命は…

シャープシステムサービス株式会社

本社 〒130 東京都墨田区石原2丁目12番3号 電話(03) 621-7621
札幌・仙台・新潟・宇都宮・大宮・東京第1・東京第2・東京第3・横浜・名古屋・金沢・京都・大阪第1・大阪第2・神戸・岡山・広島・高松・福岡・鹿児島をはじめ全国112カ所